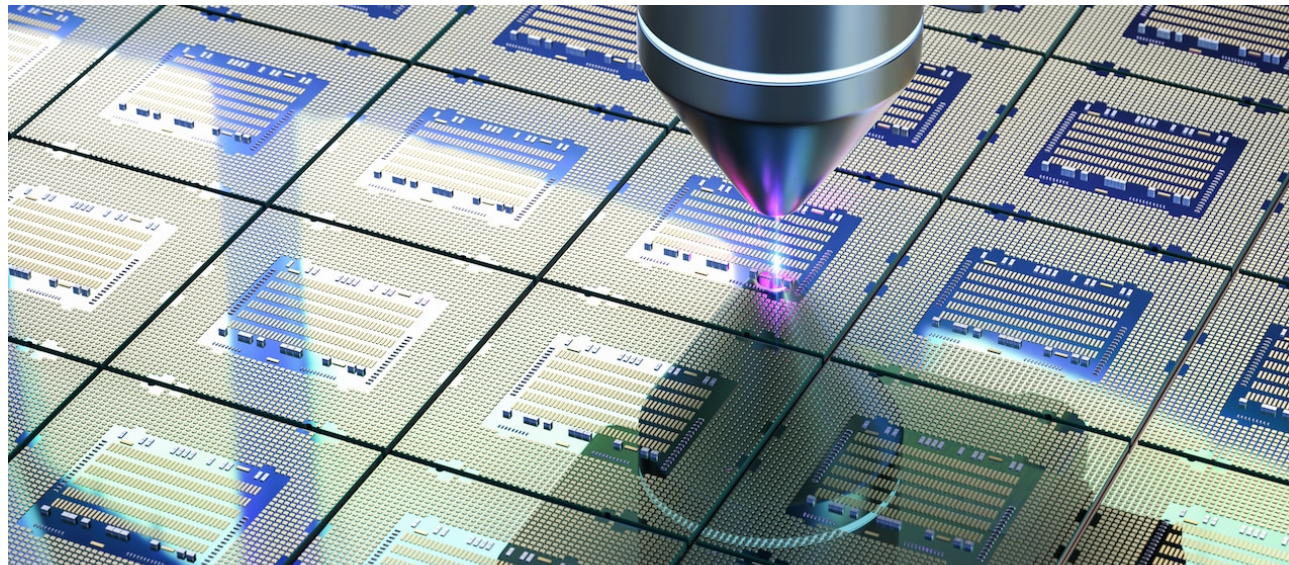


THIẾT KẾ VI MẠCH, CƠ HỘI VÀ THÁCH THỨC



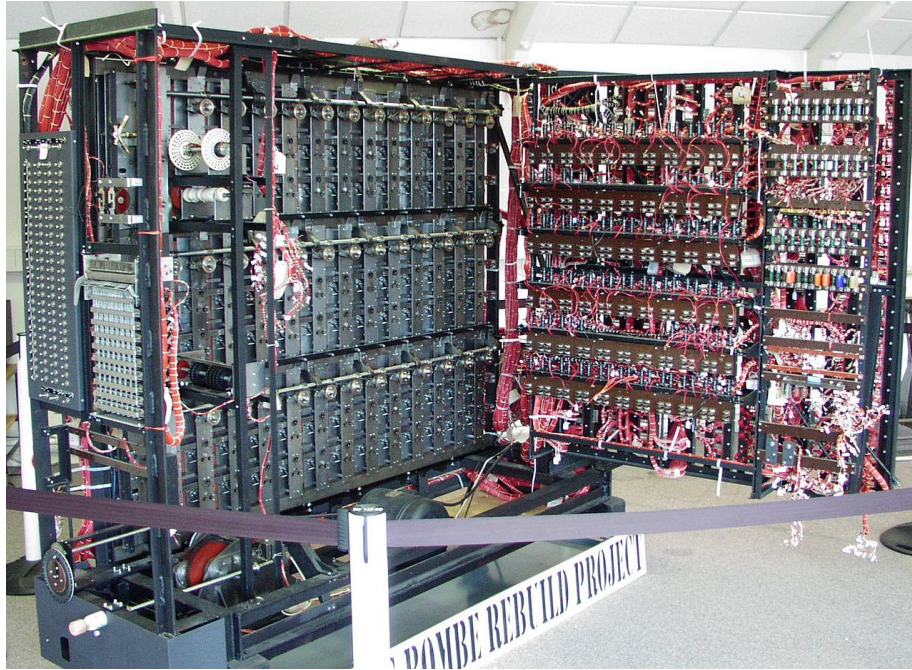
Faculty Radio-electronic Engineering
Institute System integration (ISI)

Hardware security and embedded systems Research group

OUTLINE

- **CMOS Technology**
 - A historical perspective: Computer & transistor revolution
 - Fabrication process, Integration
 - IC integration & Roadmap
- **Semiconductor Industry**
 - Growing market
 - Value chain
 - Supply chain
 - IC design flows
 - IC engineers/IC Lab for education
- **Education & training**
 - Heating up events
 - Design flow overview
 - IC design for military applications
- **IC design research in MTA**
- **Conclusions**

The first computers



BOMBE (1940, [Alan Turing](https://en.wikipedia.org/wiki/Alan_Turing)): the first electro-mechanical computer for decrypting the Germany Enigma message. £100,000, 2.1x1.98x0.61 m³, 1 ton. Each bombe 08 mounted drums, which were in three groups of 12 triplets.

<https://en.wikipedia.org/wiki/Bombe>
<https://vi.wikipedia.org/wiki/ENIAC>

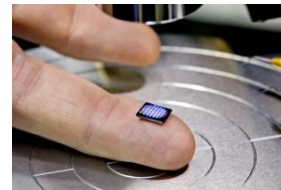
How to make computer smaller, faster, more reliable and more energy efficient?



Like this?

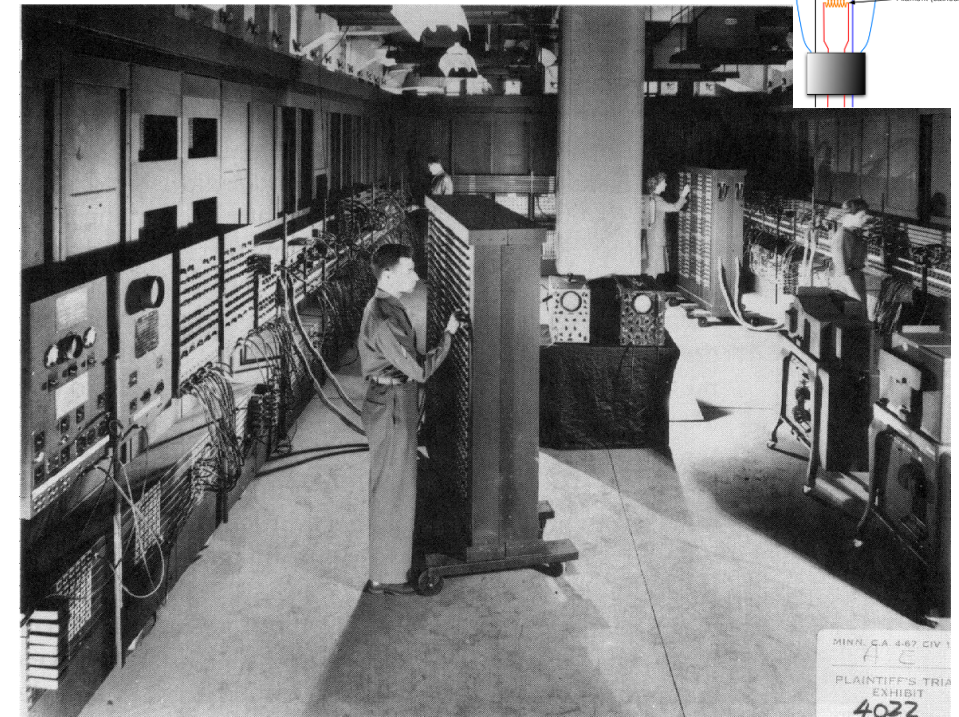
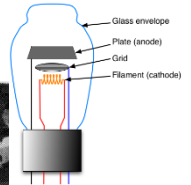


or this?



ENIAC (1945): the first electronic computer designed by Pennsylvania scientists using **vacuum tubes** for calculating Artillery firing tables.

18,000 Vacuum tubes (24m long x 2x6m high), too complex, poor reliable, and supper power hungry



The CMOS technology: Transistor revolution

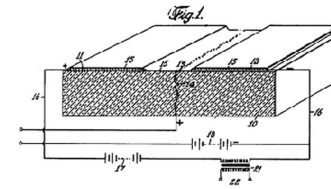
- 1926: Field effect semiconductor device conceptually patented (Polish-American Julius E. Lilienfeld),
- 1935: MOSFET independently anticipated by O. Heil
- **1948: First working (BJT) transistor**, Bell lab
- 1955 Carl Frosch and L. Derick **accidentally grew a layer of silicon dioxide over the silicon wafer**. Further research showed that silicon dioxide could prevent dopants from diffusing into the silicon wafer
- **1960: John Atalla and Dawon Kahng fabricated a working MOSFET and demonstrated the first MOSFET AMPLIFIER.**
- 1963: The CMOS process was conceived by Frank Wanlass at Fairchild Semiconductor and presented at the ISSCC
- 1960s: PMOS only logic (use for calculators)
- 1970: First 4Kb MOS memory
- 1972: Intel 4004 (NMOS only logic)
 - **the start of VLSI era : billion of transistor integration**



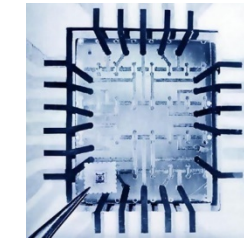
Julius E. Lilienfeld



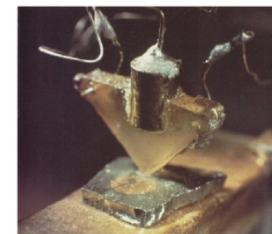
John Atalla and Dawon Kahng



FETconcept (1926)



Integrated 16 MOS transistors



First BJT transistor (1948)



John Bardeen, William Shockley and Walter Brattain at Bell Labs, 1948

FACT

Company in 1960s had not taken and recognized the full potential of MOSFET and CMOS technologies

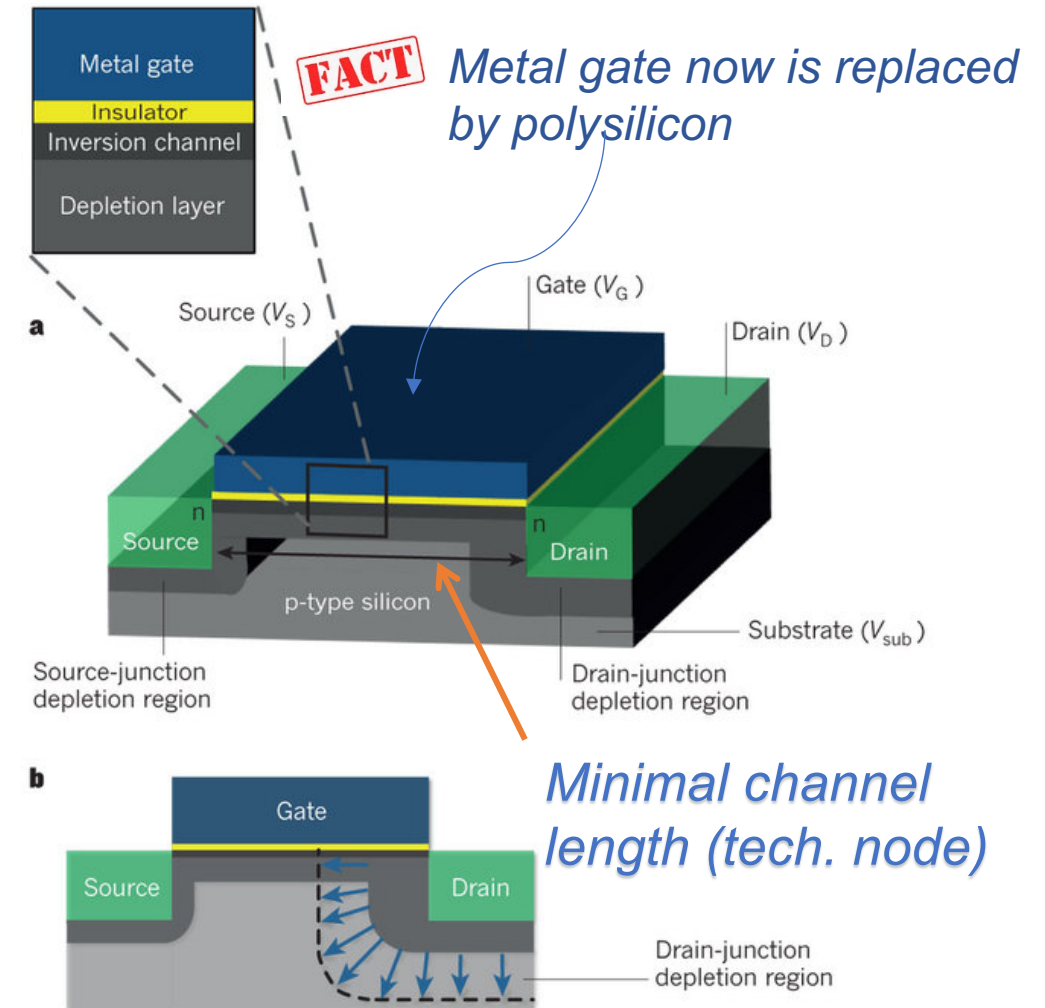
<https://www.computerhistory.org/>

CMOS technology: MOSFET

- CMOS (Complementary Metal-Oxide Semiconductor): Technology based on two complementary types of metal-oxide semiconductor field-effect transistor (MOSFET)
- Key advantages:
 - No static power consumption: **ability to integrate up to billions transistor in a single chip**
 - CMOS static gates has large input impedance and low output impedance, very high noise margin, and **supper reliable**

FACT

- **99 % of microchips produced today use MOS transistors**
- **$8.19 \cdot 10^{21}$ MOSFETs have been manufactured (2022)**
- *“In many cases transistors can last much longer than a human lifespan”*
- *Silicon used to make transistors, which is **the second most common element in the earth***

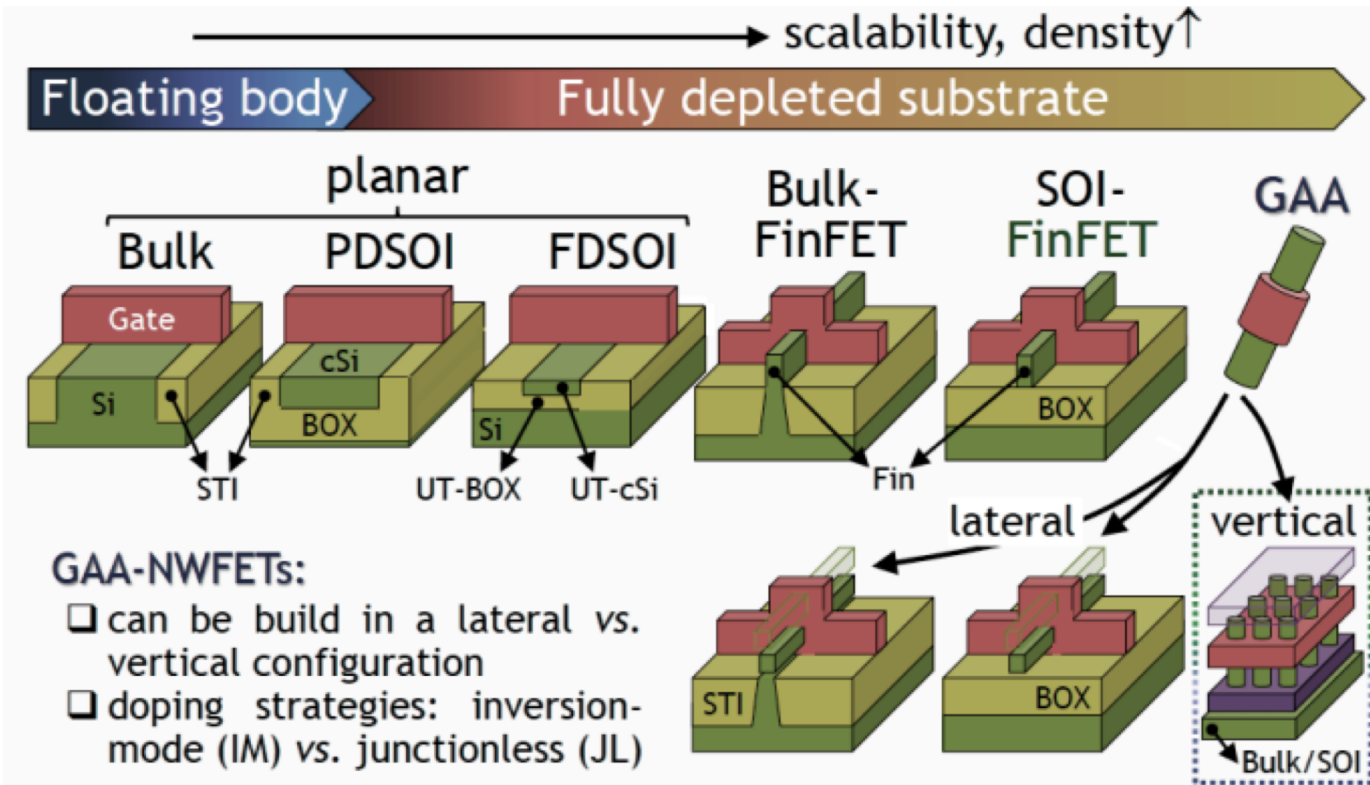


Minimal channel length (tech. node)

<http://www.nature.com/nature/journal/v479/n7373/full/nature10676.html>

<https://www.waferworld.com/post/how-many-transistors-are-there-in-the-world>

The CMOS technology: Roadmap



2020 International Technology Roadmap for Semiconductors

<https://www.imec-int.com/en/articles/20-year-roadmap-tearing-down-walls>
<http://www.itrs2.net/>

- CMOS: conventional devices (28nm and above)
- FinFET (state-of-the-art): in dual gate MOSFET both gates control the current in the device; mitigate the effects of short channels and reduce drain-induced barrier lowering
- SOI: Semiconductor on Insulator: Reducing the capacitance parasitic and leakage
- Future devices
 - GAA: Gate all around transistor: increase the channel area for enabling transistor scaling in very advanced nodes
 - Complementary FET (CFET)
- POST CMOS
 - Carbon nanotube FET; molecular electronics; spintronics; rapid single-flux quantum (RSFQ)...

The CMOS technology: Fabrication process

- **Basic process(8)**

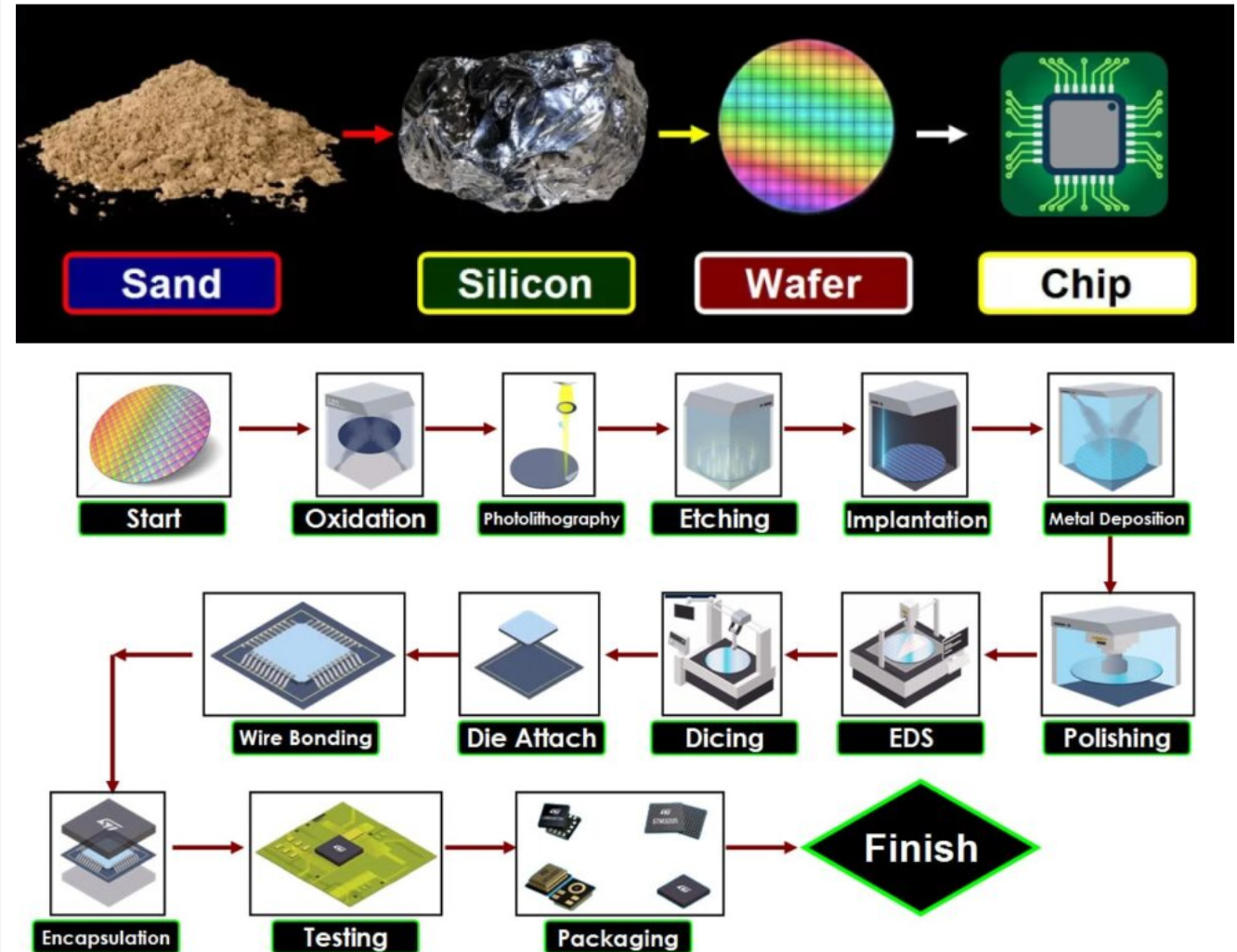
- Wafer manufacturing, oxidation, photolithography, etching, deposition and ion implementation, metal wiring, EDS and Packaging.

- **Basic materials (5)**

- Silicon Wafer
- High-purity water
- hydrocarbon polymers for Photolithography
- Etching Chemicals or Plasma
- Aluminum for Metal Wiring

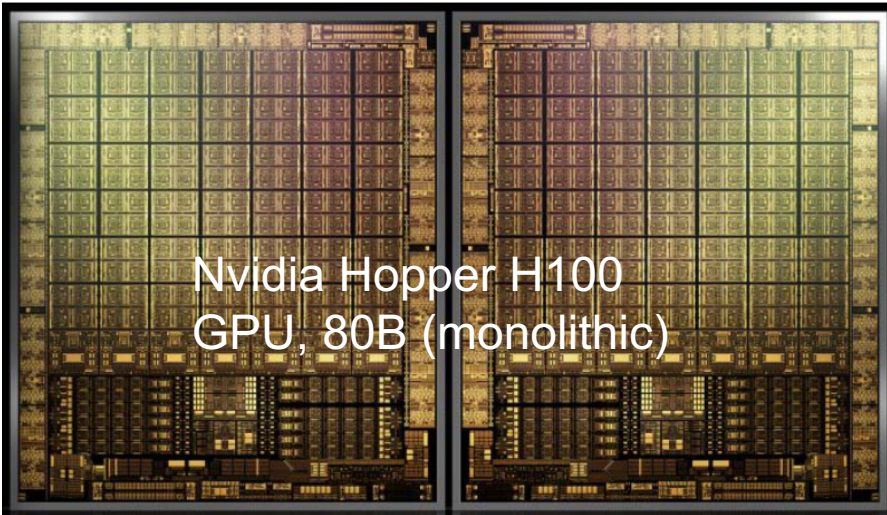
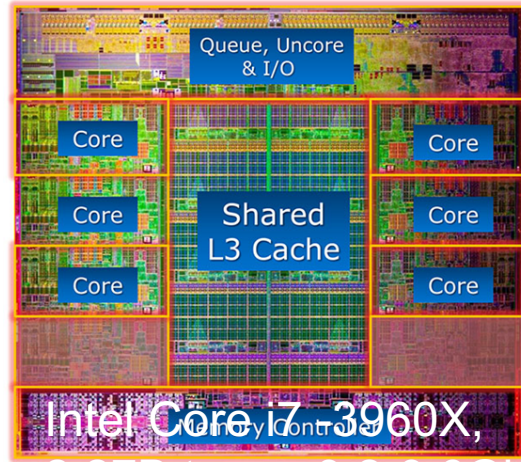
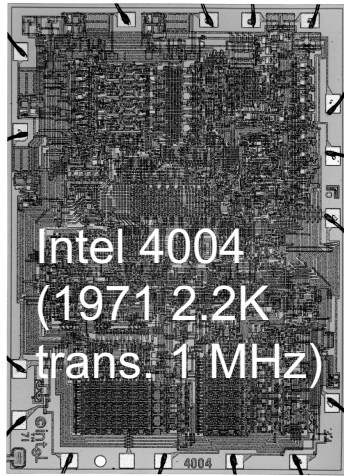
- **Essential machines (7)**

- **Dicing Machine:** To cut wafers into individual semiconductor chips with blades.
- **Laser Dicing Machine:** Uses lasers instead of blades.
- **Probing Machine:** To perform electrical tests.
- **Polish Grinders:** To Polish and other applications.
- **CMP Machine:** To remove unevenness on wafer surfaces.
- Wafer edge grinding Machine.
- Sliced Wafer Demounting and Cleaning Machine

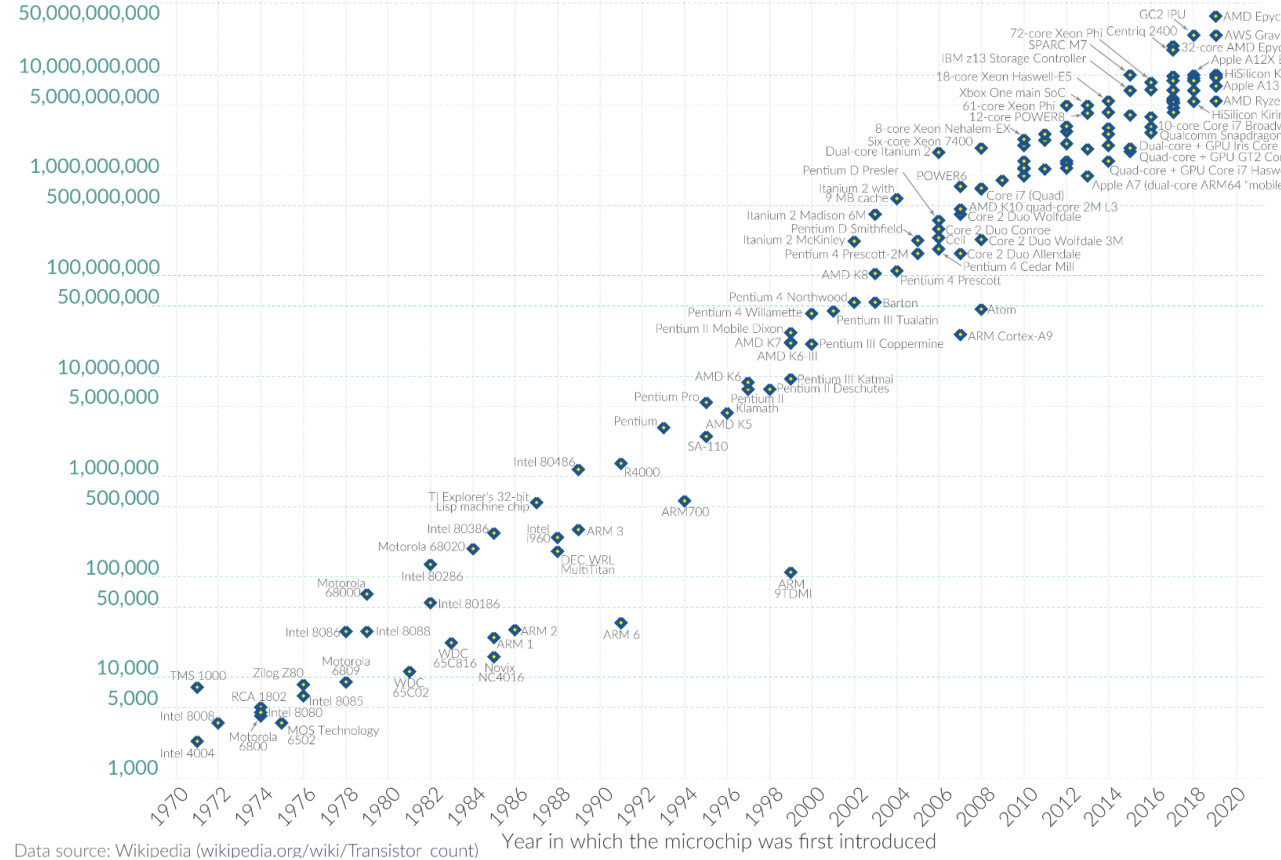


<https://www.electronicandyou.com/blog/semiconductor-manufacturing-process-steps-and-technology-used.html>

The CMOS technology: integration



Transistor count



Semiconductor device fabrication



MOSFET scaling (process nodes)

- 10 μm – 1971
- 6 μm – 1974
- 3 μm – 1977
- 1.5 μm – 1981
- 1 μm – 1984
- 800 nm – 1987
- 600 nm – 1990
- 350 nm – 1993
- 250 nm – 1996
- 180 nm – 1999
- 130 nm – 2001
- 90 nm – 2003
- 65 nm – 2005
- 45 nm – 2007
- 32 nm – 2009
- 22 nm – 2012
- 14 nm – 2014
- 10 nm – 2016
- 7 nm – 2018
- 5 nm – 2020
- 3 nm – 2022
- Future
- 2 nm ~ 2024

Moore's Law: The number of transistor on microchips doubles every two years

https://en.wikipedia.org/wiki/Transistor_count

The CMOS technology: Opportunities & challenges



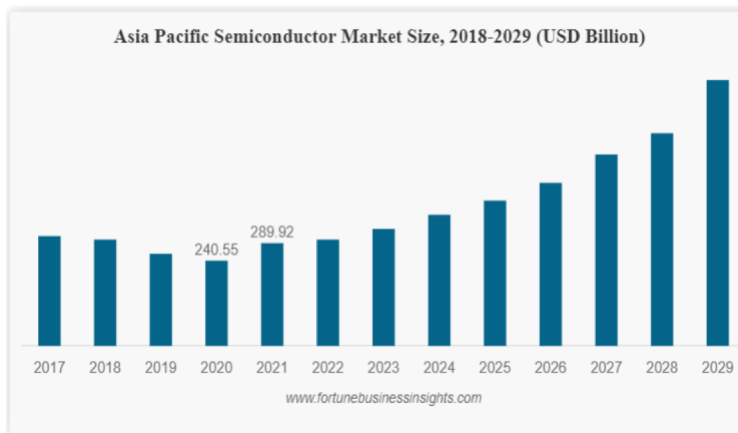
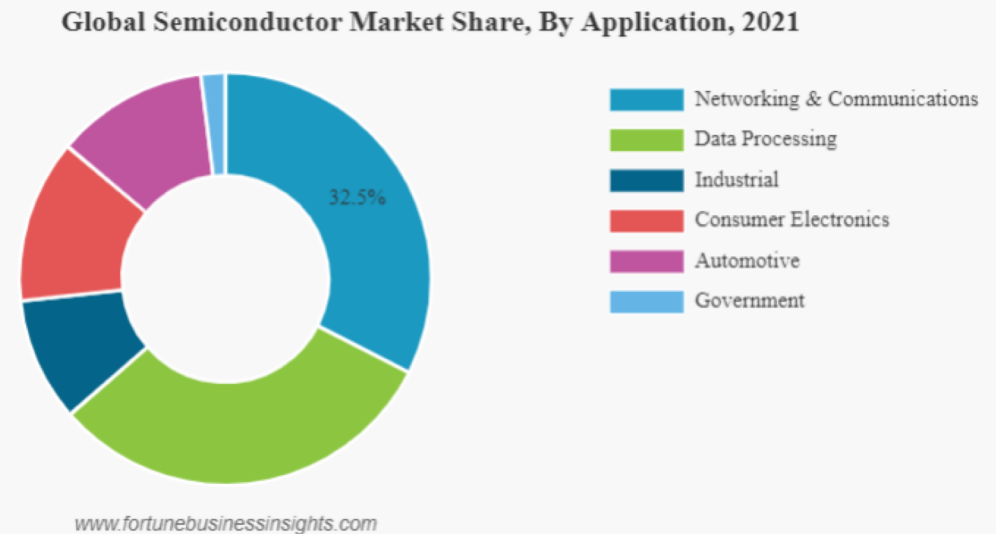
- CMOS technology reach its limits:
 - Opportunities for newcomers to start a new games with radical changes in technology
 - The slow-down allows the underdeveloped countries catch up with the developed one
- This is right time for developing new computing architecture and approaches or manufacturing approaches (see advance packaging in next slide)

- The rapid changes in the technology requires very high R&D investments
- IC design is still a key technology, sharing advanced technology is not viable



The semiconductor industry: Growing market

- Global semiconductor market is projected to grow from \$573.44 billion in 2022 to \$ 1,380.79 billion by 2029, at a CAGR of 12.2% in forecast period, 2022-2029
- Escalating implementation of **IoT, AI and Wireless, and automotive** devices
- Networking & Communication dominate market
- Wafer market: **\$9.85 billion in 2019. reach \$13.64B billion** by 2027.
- The equipment market - around \$83.8 billion by 2025
- Advanced packaging market - reach USD 67.4 billion by 2028.

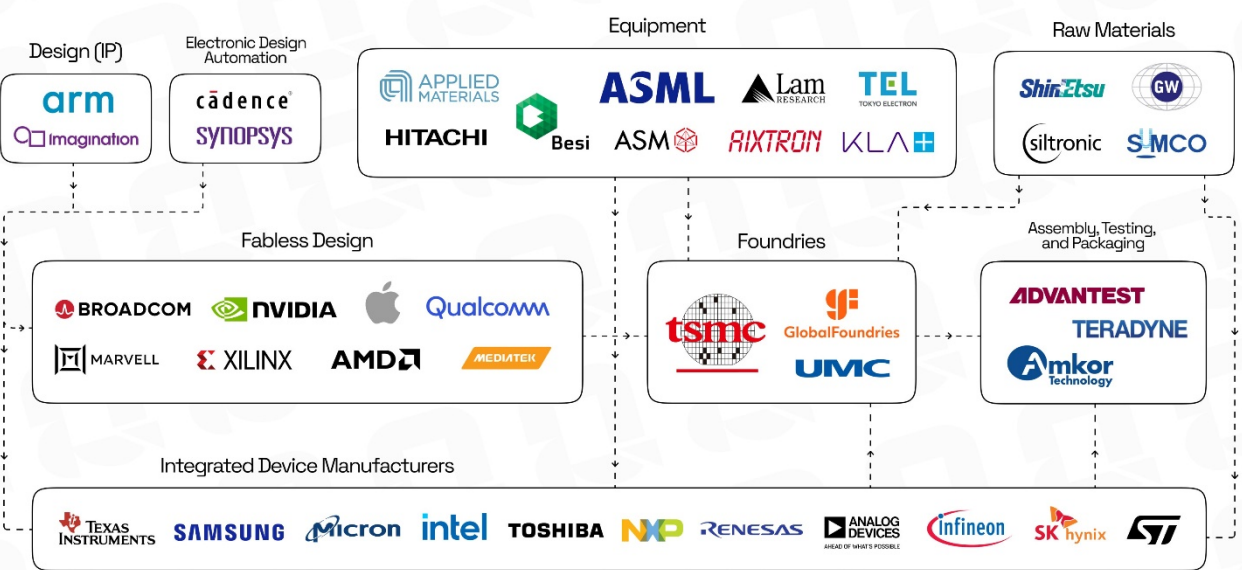
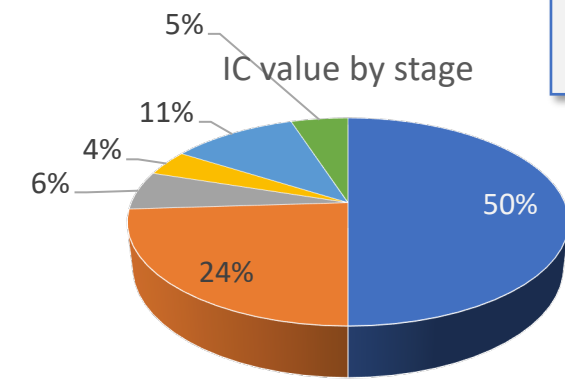


- The US accounted for 47% market share 2019.
- China - top consumer globally, **34.4% 2018**.
- Asia-Pacific: 63.5% of semiconductor sales 2018.
- **Vietnam semiconductor materials market** : **US\$ 3.8B** (2022). Reach US\$ 8.1B by 2028, a growth rate (CAGR) of 12.6% during 2023-2028 (IMARC Group).
- Advanced Packaging requires more capital and higher-skilled labor than traditional ATP. The bulk of Advanced Packaging in Taiwan and South Korea

<https://www.fortunebusinessinsights.com/semiconductor-market-102365>
<https://www.csis.org/analysis/mapping-semiconductor-supply-chain-critical-role-indo-pacific-region>
<https://siliconsemiconductor.net/article/118194/Worldwide-semiconductor-revenue-to-grow-17-in-2024>

The semiconductor industry: Value chain

- Design 50% value of the IC chain, the wafer (front-end) manufacturing (24%)
- **Taiwan** and **South Korea** hold the most advanced technology node fabs.
- **China** going to be a **significant player in all 4 phases**; The government devoted \$ 100B to subsidize for IC industry
- ATP is much less capital-intensive and is located at low-labor cost area (mostly in South-East Asia)



[https://siliconsemiconductor.net/article/118194/Worldwide semiconductor revenue to grow 17 in 2024](https://siliconsemiconductor.net/article/118194/Worldwide_semiconductor_revenue_to_grow_17_in_2024)

<https://bbnc.bens.org/semiconductors---page-2-supply-chain-phases>

https://twitter.com/Quatr_App/status/1615048481525354496/photo/1

- Design
- Front-end (wafer/die)
- Backend (Assembly, Test, Packaging)
- CAD Tools
- Manufacturing equipment
- Material

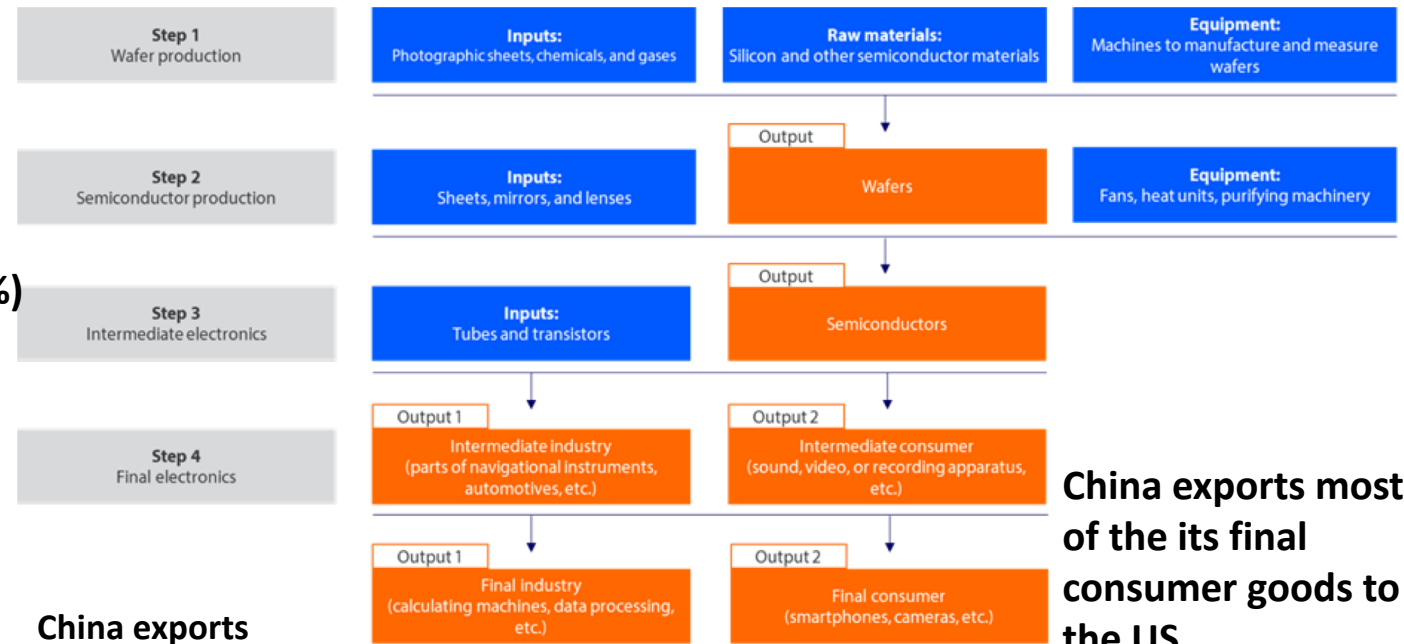
The semiconductor industry: Supply chain

- Major countries join the “Game of IC): **US, Germany, Netherlands, Japan, Korea, Taiwan, Korea, France, China**

- Critical minerals: China is the main supplier**
- Polysilicon: China 79% raw silicon, 70% silicon prod.**
- Wafer: Japan (56%), Taiwan (16%), Germany (14%), South Korea (10%), and China (<5%)**
- Photomasks: Japan (53%), U.S. (40%), and Taiwan (7%)**
- Photoresists: Japan (90%), U.S. South Korea (10%)**
- Gases: US, Japan, France, and SK 50%**
- Wet chemicals: US, Germany, Japan 60%**
- Equipment: US, Japan, Netherlands dominate**
- The Netherlands Holds a Strong Position as an Equipment Provider ASML).**
- Taiwan takes 63% market share on IC fabrication**
- Taiwan exports most of its processors to Singapore and South Korea**
- China Is the Largest User of Semiconductors for Final Electronic Goods Exports**
- China exports most of its final industrial goods to the US and Germany**

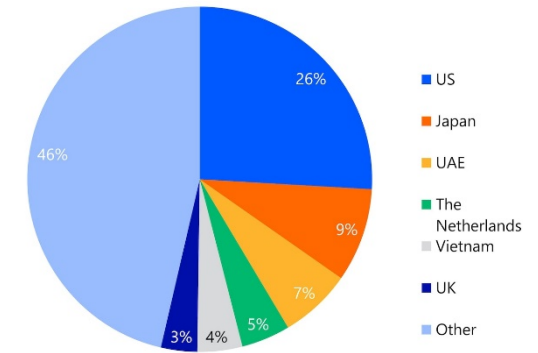
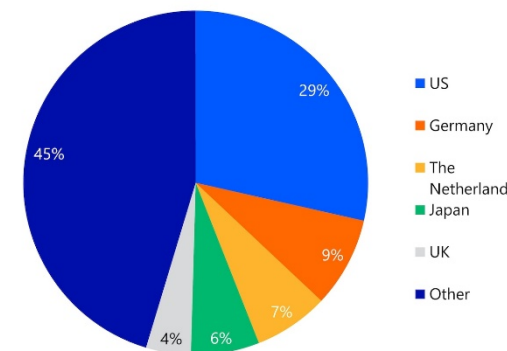
FACT

Simplified supply chain of semiconductors in traded goods



China exports most of its final consumer goods to the US

China exports most of its final industrial goods to the US and Germany



<https://www.rabobank.com/knowledge/d011371771-mapping-global-supply-chains-the-case-of-semiconductors>
<https://www.rabobank.com/knowledge/s011371708-understanding-the-semiconductor-supply-chain>

The semiconductor industry: IC Fabrication

- Investing to fabrication facilities
 - Initial cost 1-5 Billion USD, up to 20 Billion in the near future
 - Requires: ultrapure gases, ultrapure water, dry air and nitrogen, and high-quality reliable electrical power
 - **100MW power supply (more than an auto plant)**
 - **Water usage of a small city**
 - Skilled labors
 - Hundred of unique items/instruments
 - Maintenance cost: **a few ten million USD per years**

As the U.S. Commerce Department notes...a semiconductor manufacturing plant involves thousands of process machines, lasers, ultra-precision optics, and advanced robotics ... operating at subatomic-level precision."

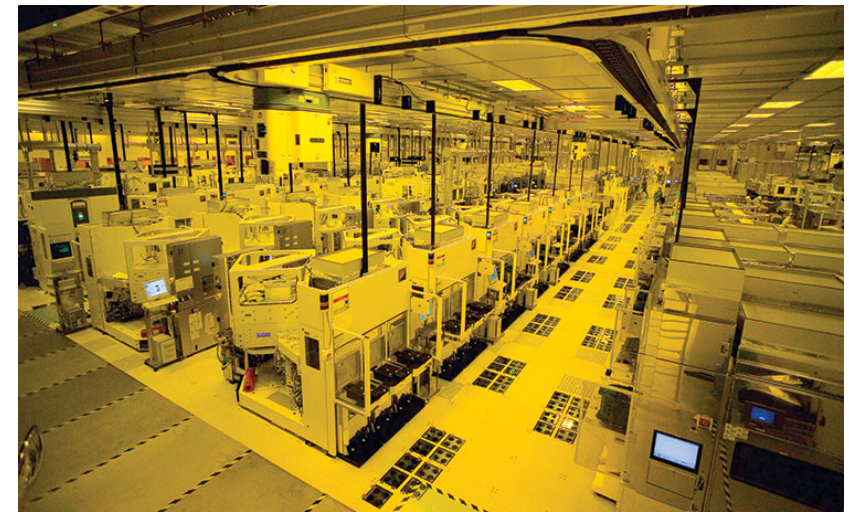
FACT



Z181, a military-based factory, is the first Vietnam semiconductor companies



[GlobalFoundries](#) Fab 1 in Dresden, Germany
The large rectangles house large cleanrooms.



<https://bbnc.bens.org/semiconductors---page-2-supply-chain-phases>

<https://www.bcg.com/publications/2023/navigating-the-semiconductor-manufacturing-costs>

The CMOS technology: Opportunities & challenges



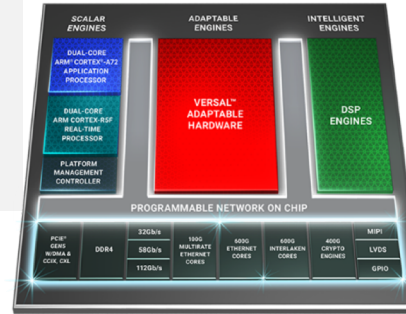
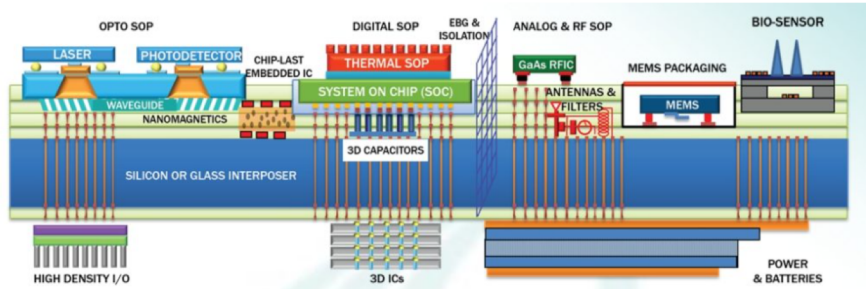
- IC market value is steady increases
- IC design takes the most value in chain: any can join this stage
- The chip-shortage (Covid-19) and the geographic-political aspects could speed up the globalization and reallocation of IC fabrication and design centers

- Narrow door for newcomers enter the conventional IC games, which is well-established
- The IC supply chain is well-established for only a few countries

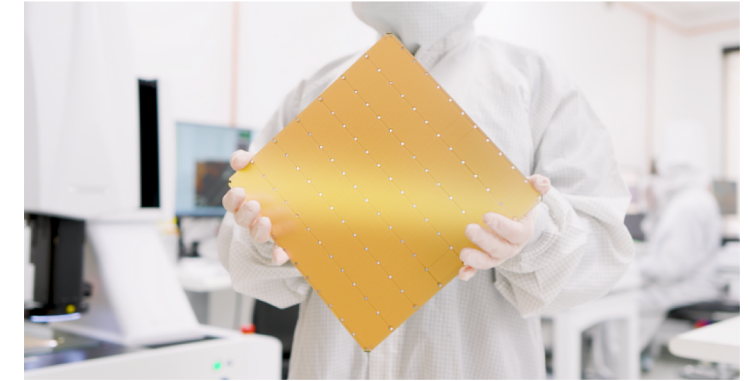


The CMOS technology: advance packaging

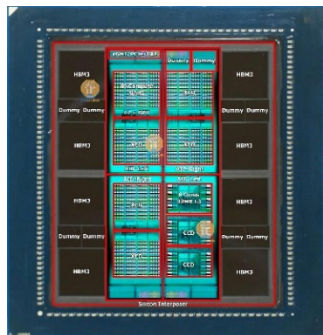
- 2.5D/3D technology
 - integrated and assembled on a silicon, organic or glass interposer
 - achieving extremely high die-to-die interconnect density, low-power and compact design
 - 2.5D: planar integration
 - 3D: Vertical integration (multi-storey structure)



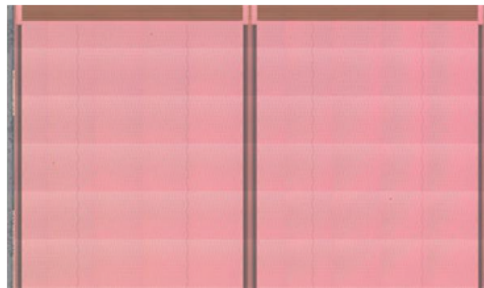
AMD Versal VP1802 ACAP, 92B transistor



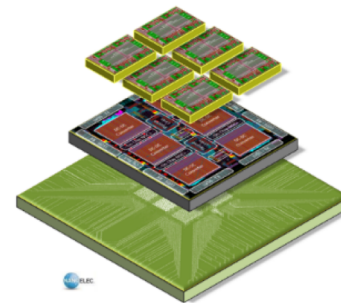
Cerebras WSE-3: 4T transistors, 8 exaflops (8 10^{18} FLOPS), 10X AI boost, 900 AI cores, 44GB memory (onchip)



AMD Instinct MI300A (24 cores, 128 GB GPU memory + 256 MB (LLC/L3) **146B** transistors)



5Tb Samsung 3D NAND KLUFG8R1EM



- Wafer scale integration
 - supper IC in = a network of chips occupies the entire wafer
 - Trillion scale integration
 - Very suited for AI acceleration

<https://blogs.sw.siemens.com/semiconductor-packaging/2023/11/06/understanding-3d-ic-technology-future-integrated-circuits/#>
<https://nhanced-semi.com/technology/about-2-5d-technology/>
<https://www.engineersgarage.com/xilinx-now-shipping-full-production-volumes-of-its-versal-ai-core-and-prime-series/>
<https://resources.pcb.cadence.com/blog/overview-of-advanced-semiconductor-packaging>

Vietnam semiconductor industry: Companies

40 companies, 38 foreign owners



Quyết định số 439/QĐ-TTg ngày 16/04/2012 phê duyệt “Danh mục sản phẩm quốc gia thực hiện từ năm 2012 thuộc Chương trình phát triển sản phẩm quốc gia đến năm 2020”, chỉ rõ “vi mạch điện tử” được xem là một trong 9 sản phẩm chủ lực phát triển của đất nước

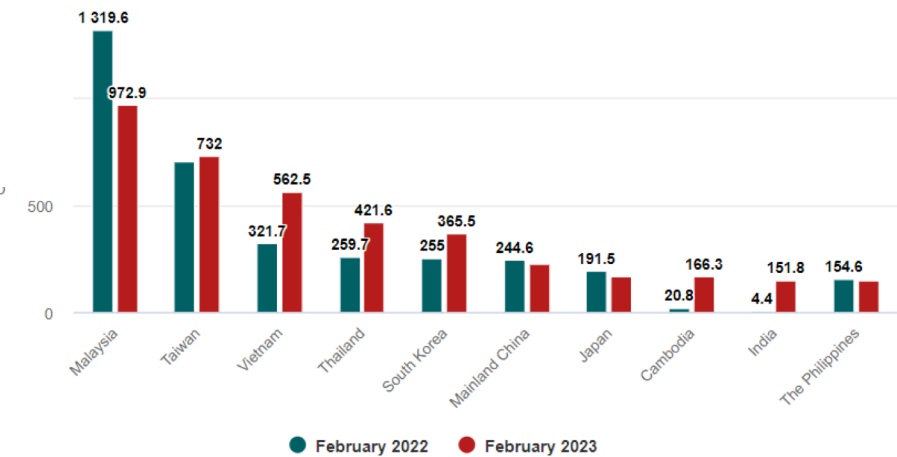
FACT

Z181, a military-based factory, is the first Vietnam semiconductor companies

NORTH 11
CENTRE: 9+
SOUTH 30+



Chip exports to the US



<https://www.facebook.com/groups/vimachvn>

Vietnam semiconductor: IC Fabrication and ATP

- IC Assembly, Testing and Packaging (ATP)
 - Low risk, less capital intensive, mostly required normal workers and technicians
 - March 2007: Intel invested USD 1.5B, assembly & packaging factories of 230 hectares, create ~6500 jobs (2400 permanent), ~73B export value since 2010, 84% are engineers, including IC design (experienced)
 - Amkor: 2023: Bac Ninh, USD 1.6B investment, ATP, create 10,000 jobs, mostly worker does not require Bachelor degree, low salary. For technician (mechanical, product line, electrical)
 - Hana Micron: 1B scale, Bac Giang, 4000 jobs, not operating yet.
- IC Fabrication will not be soon in Vietnam
 - Lack of necessary supply industry
 - Lack of high-skilled workforce
 - Political-geographic issues (if any)



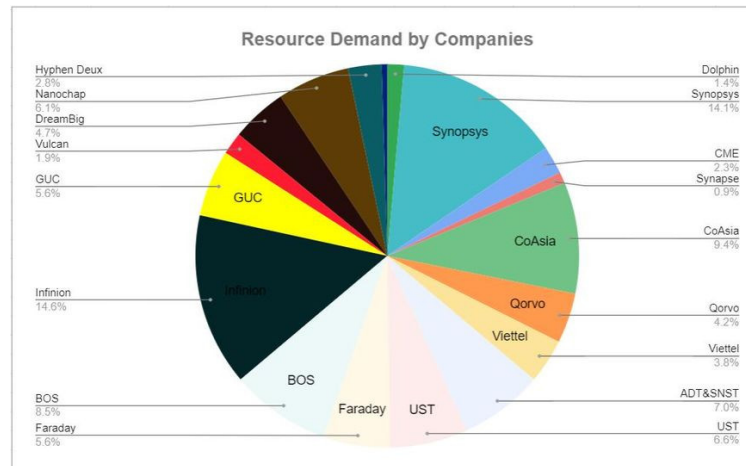
<https://bbnc.bens.org/semiconductors---page-2-supply-chain-phases>

[https://siliconsemiconductor.net/article/118194/Worldwide semiconductor revenue to grow 17 in 2024](https://siliconsemiconductor.net/article/118194/Worldwide_semiconductor_revenue_to_grow_17_in_2024)

Vietnam semiconductor industry: Perspective

- Stories of small ones
 - FPTSemi (power IC, IoT, outsourcing)
 - CoASIA Semiconductor (outsourcing)
 - Truechip (verification)
 - Viettel IC (RF, 5G, IoT...)
 - Nanochap (biomedical IC)
- Big names
 - Intel
 - Samsung
 - Amkor
 - Hana Micron
 - AMD
 - Toshiba
 - Cadence
 - Synopsys
 - Renesas
 - Uniquify
 - Infineon

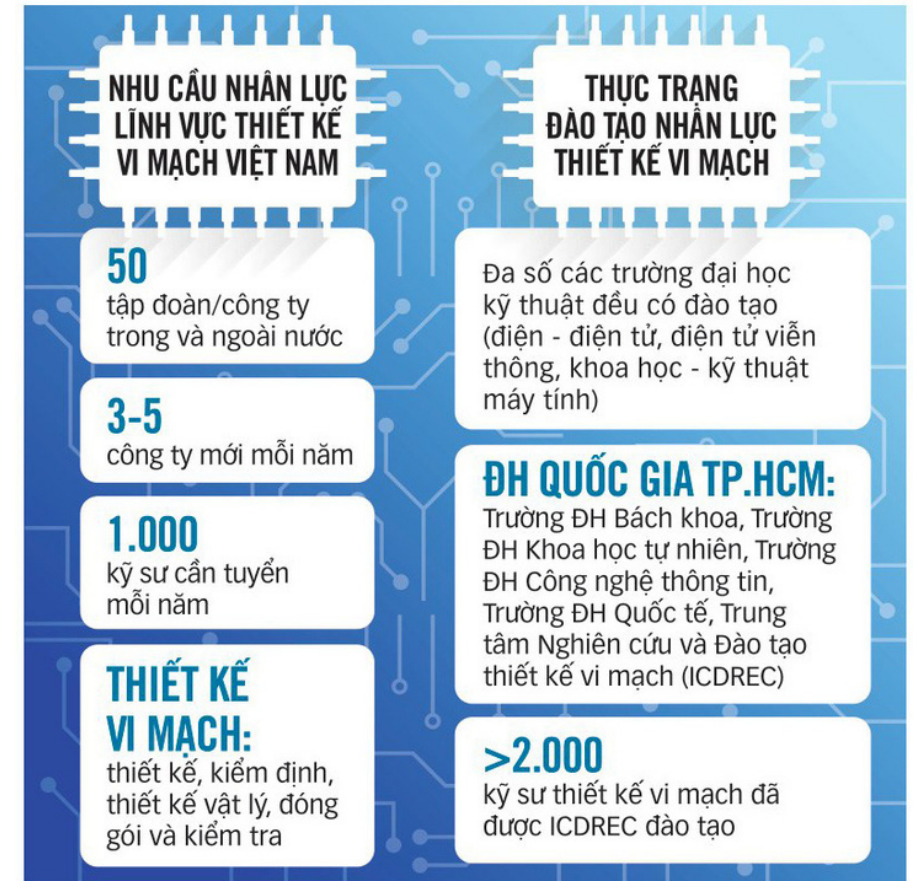
..các doanh nghiệp Việt Nam chủ yếu có các công ty VHT (Viettel) và FPT Semiconductor tham gia với khoảng 200 nhân viên. Còn lại khoảng 30 công ty nước ngoài đến từ Nhật, Mỹ, Đài Loan, Trung Quốc, Hàn Quốc đã đầu tư tại Việt Nam cùng với với đội ngũ nhân lực ước tính khoảng 5.000 kỹ sư, có thể đảm nhận công việc ở tất cả các mảng việc trong khâu thiết kế. Trong đó, phân bố nhân lực tập trung nhiều nhất tại TP. Hồ Chí Minh (85%), sau đó là Hà Nội (8%) và Đà Nẵng (7%).



5.000 KS hiện tại
Cần 50.000 tới 2030?

<https://www.facebook.com/groups/vimachvn>
<https://thoibaotaichinhvietnam.vn/nganh-vi-mach-ban-dan-viet-nam-dang-o-dau-115139.html>
<https://tuoitre.vn/chay-dua-dao-tao-nhan-luc-cho-thi-truong-vi-mach-215-ti-usd-20230715094052927.htm>

15/07/2023 10:19 GMT+7



Vietnam semiconductor: Opportunities & challenges



- Vietnam has great advantages in
 - Young population
 - Good location in South-east area
- Taiwan, South Korea is about to reach its limitation
- Vietnam could be in time for advance packaging and IC design outsourcing

- China is becoming a great player in IC industry and R&D
- To be updated...



IC training and education: Events



- 9/2023: Tổng thống Mỹ thăm chính thức Việt Nam,
 - ...nâng quan hệ song phương lên mức cao nhất là **"Đối tác chiến lược toàn diện"**.
 - Việt nam hợp tác với Mỹ trong phát triển các lĩnh vực có tỷ suất lợi nhuận cao: **AI và bán dẫn**
- 10/2023: BGDĐT: Hội nghị về phát triển nguồn nhân lực tại Đà Nẵng
- 11/2023: Đề xuất mở mới ngành thiết kế vi mạch và công nghệ bán dẫn của ĐHQG TP HCM
- 12/2023: Hội thảo của NIC (Hòa Lạc & SHTP) về phát triển ngành công nghiệp bán dẫn
- 02/2024: Cadence/Synopsys và sau đó là Siemen ký thỏa thuận tài trợ license & training account cho 20 trường ĐH lớn.
- 04/2024: ĐH Fullbright khảo sát về thực trạng nhu cầu đào tạo kỹ sư ATP và IC design

Quý 1/2024: Đề án “Phát triển nguồn nhân lực ngành công nghiệp bán dẫn đến năm 2030, định hướng đến năm 2045”



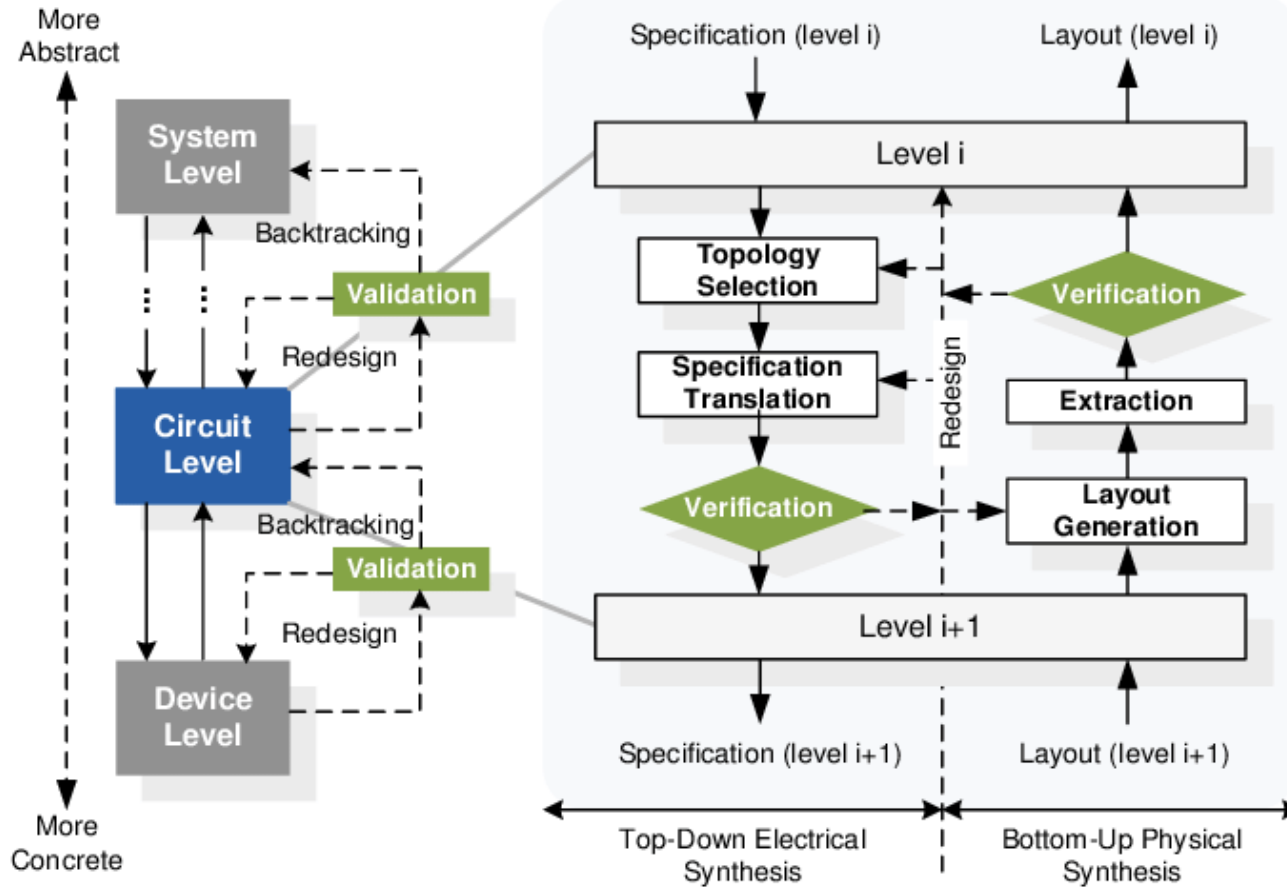
- 2030, KS Việt Nam tham gia sâu vào
 - quy trình thiết kế các vi mạch bán dẫn hiện đại;
 - IC ATP, làm chủ được một phần công nghệ;
 - làm việc trong các nhà máy sản xuất bán dẫn, từng bước nắm bắt được công nghệ sản xuất
- 2030:
 - đào tạo được 50.000 kỹ sư phục vụ tất cả các công đoạn của chuỗi giá trị, 15.000 KS thiết kế
- 2045
 - Việt Nam trở thành mắt xích quan trọng trong chuỗi giá trị ngành công nghiệp bán dẫn toàn cầu

<https://moet.gov.vn/tintuc/Pages/tin-tong-hop.aspx?ItemID=8811>

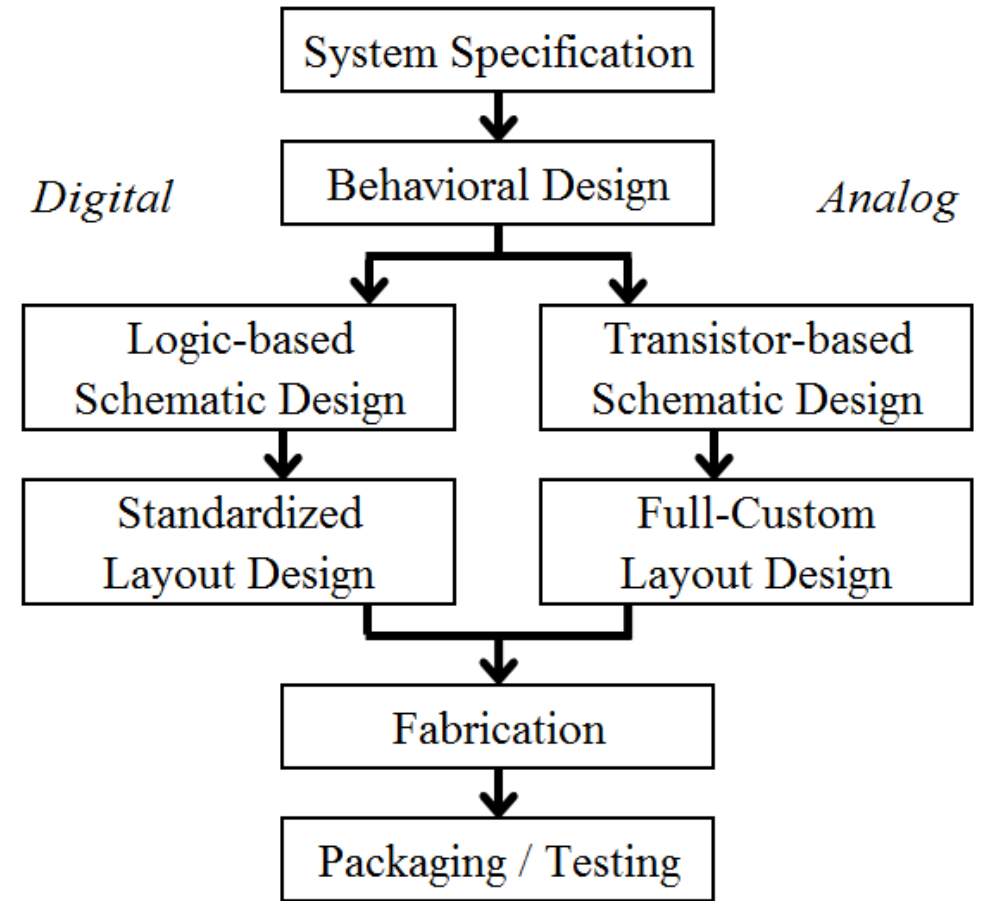
<https://nic.gov.vn/tin-tuc/hoi-nghi-cap-cao-ve-cong-nghiep-ban-dan/>

IC training and education: Design flow

Simplified design flow

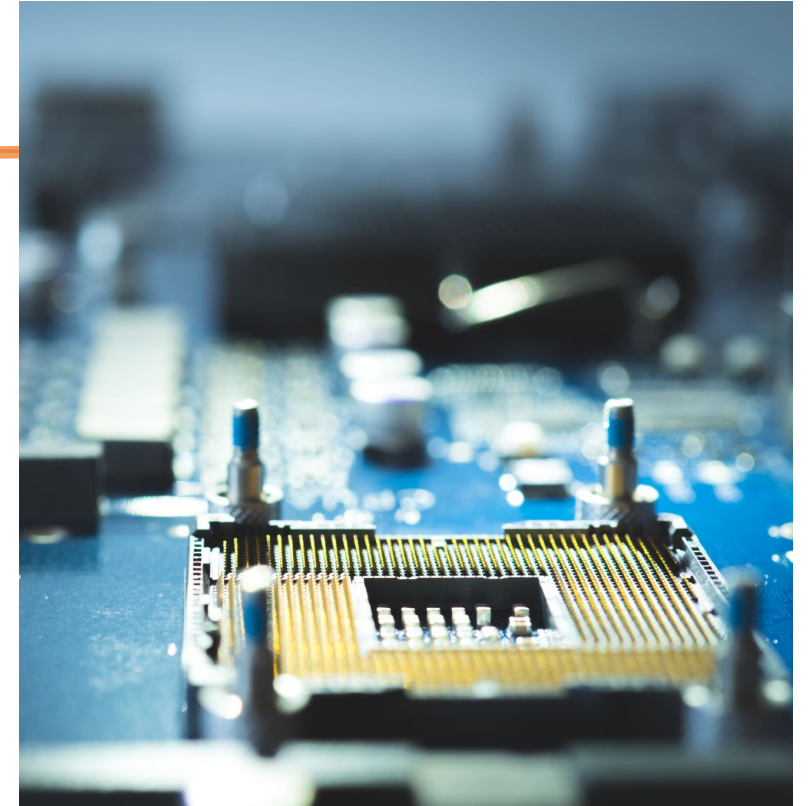


Detailed design flow

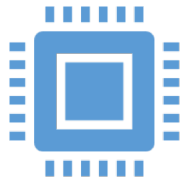


IC training and education: IC design engineers

- **Kỹ sư thiết kế vi mạch số (Digital IC designers)**
 - Digital front end: Thiết kế từ lớp system tới lớp cổng (RTL design, FPGA...)
 - Digital back end: Thiết kế lớp mạch và vật lý (Floorplanning, Place & route, Layout, LVS, final GDS)
 - Mix-signal designer: Thực hiện các thiết kế SOC trong đó có cả các phần analog và xử lý tín hiệu bên cạnh phần số
- **Kỹ sư thiết kế vi mạch tương tự (Analog IC designers)**
 - Front-end: Thiết kế ở lớp mạch (cấu trúc, kỹ thuật mạch : ADC, DAC, PL, OpAMP, CRD, Power supply, energy harvesting ...)
 - Physical designer: Tương tự như kỹ sư back end, nhưng thường thực hiện thủ công
 - Kỹ sư vi mạch RF-IC designers
 - Kỹ sư vi mạch công suất: Thiết kế vi mạch tích hợp cho các phần công suất lớn, thường trên các công nghệ không phải CMOS
- **Kỹ sư kiểm tra vi mạch (Verification engineers)**
 - Thường đối tượng là các IC số, kiểm tra các IP, module có protocol chuẩn (Ethernet, USB, PCIe, SATA, NVMe)
 - IC testing
- **Kỹ sư/Nghiên cứu viên cho các chuyên môn đặc thù**
 - Devices, thư viện, đóng gói, vật tư bán dẫn, máy quang khắc, công nghệ



IC training and education: IC lab models



Phần cứng

- Servers (License, PDK, Software)
- Workstation (remoted based)
- Networking
- Thiết bị prototyping + Phần mềm: thường cho SoC, digital: Synopsys HASP 100), MG Veloce, Cadence Protium



software

Phần mềm

- Professional IC design EDA: Synopsys, Cadence, Mentor Graphics (Siemens), Ansys
- Thư viện thiết kế PDK (Process design Kit) từ TSMC, UMC, GF, SAMSUNG...
- Các phần mềm thiết kế mạch điện tử đang có: MutiSim, ModelSim, LTSpice, Proteus, Altium, Xilinx Vivado, ADS, CTS



Thiết bị đo lường chế thử

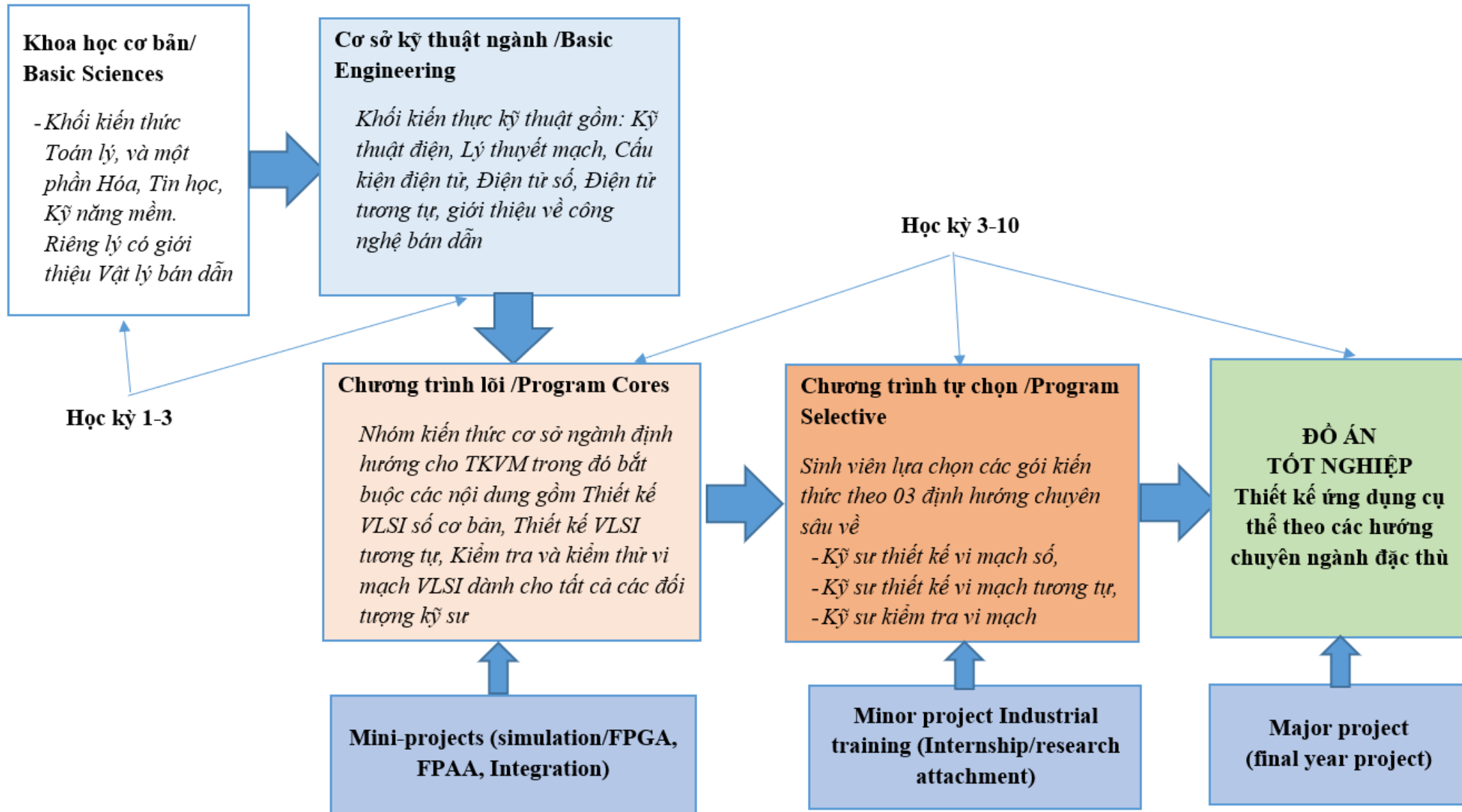
Thiết bị phát tín hiệu (số, tương tự, RF)

Thiết bị phân tích tín hiệu (số, tương tự, RF)

Thiết bị đo lường: Công suất, điện áp, EM...

PCB

IC training and education: Program



3. Hiện trạng tại Khoa VTĐT

a) Quy mô đào tạo:

hiện chưa có chuyên ngành đào tạo chính thức cho thiết kế vi mạch, các đối tượng đào tạo xuất phát từ gốc ngành Điện tử

- **15-20 SV dân sự** từ các chuyên ngành gần như ĐTVT tham gia vào các nhóm nghiên cứu và làm đồ án theo hướng vi mạch hoặc gần vi mạch.
- **5-10 HV quân sự** làm các ĐA gần hoặc thuộc với lĩnh vực vi mạch.
- **4-6 HVCH** làm LV gần với lĩnh vực vi mạch
- **1 NCS** làm LA về lĩnh vực vi mạch

3. Hiện trạng tại Khoa VTĐT

Các điều kiện bảo đảm chất lượng đào tạo:

- Giảng viên chuyên môn các ngành phù hợp cho công nghiệp bán dẫn: **12 GV (10 TS, 2 ThS đang làm NCS)** có chuyên ngành về thiết kế vi mạch;
- Cơ sở vật chất: Khoa có đủ cơ sở vật chất với 20 cơ sở PTN, được trang bị đủ các công cụ cho gốc ngành KTĐT. Các phần mềm thiết kế phổ biến (MutiSim, ModelSim, LTSpice, Proteus, Altium, Xilinx Vivado, ADS, CTS). PTN của Khoa tại 2401-S1 được trang bị máy phát tín hiệu vector, các loại máy đo tương tự, RF, máy phân tích logic.
- Học liệu/ công nghệ / phần mềm
 - Về cơ bản thiếu các phần mềm thiết kế chuyên nghiệp Từ Synopsys, Cadence, Mentor Graphics
 - Chưa có hệ thống server và máy trạm thiết kế
 - Chưa có các thiết bị prototyping cho thiết kế mạch
 - Chưa có các thư viện thiết kế chuẩn từ các công ty

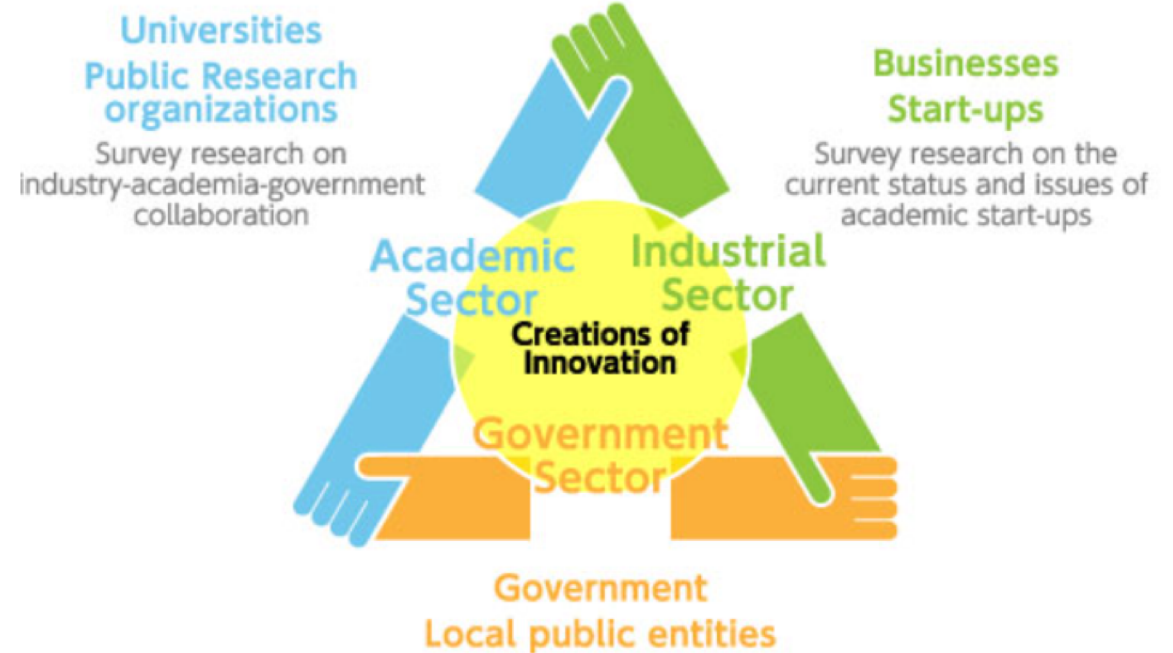
STT	Họ và tên	Trình độ (TSKH/TS/ThS)	Chuyên môn được đào tạo ở trình độ cao nhất	Nước đào tạo
1	Trịnh Quang Kiên	TS	Thiết kế IC	Singapore
2	Đào Đình Hà	TS	Thiết kế IC	Belarus
3	Nguyễn Đình Tuấn	NCS	Thiết kế mạch THz	Áo
4	Vũ Hoàng Gia	TS	Hệ nhúng FPGA	Nhật Bản
5	Nguyễn Văn Tinh	TS	Thiết kế IC	Nhật Bản
6	Nguyễn Hữu Thọ	TS	Thiết kế IC	Hàn Quốc
7	Đàm Đức Thuận	NCS	Thiết kế IC	Nhật Bản
8	Lương Duy Mạnh	TS	Thiết kế mạch SCT	Nhật Bản
9	Mai Văn Tá	TS	Thiết kế mạch THz	Nhật Bản
10	Nguyễn Thùy Linh	TS	Thiết kế IC	Nhật Bản
11	Trần Thị Thu Hương	TS	Linh kiện nano	Nhật Bản
12	Trần Thái Hà	NCS	Thiết kế IC	Nhật Bản
13	Hoàng Văn Phúc	TS	Thiết kế IC	Nhật Bản
14	Nguyễn Văn Trung	TS	Thiết kế IC	Nhật Bản

4. Kết quả hoạt động NCKH

- 04 bằng sáng chế đã được cấp, ngoài ra có 05 hồ sơ sáng chế đã được chấp nhận đơn chờ thẩm định; hàng năm có hơn 15 công bố (3-5 công bố ISI); 14 đề tài liên quan tới vi mạch, (04 đề tài cấp Bộ và Nhà nước).
- Khó khăn:
 - Nhân lực đào tạo: GV, KTV cần được đào tạo, cập nhật liên tục;
 - Đầu tư trang bị phòng Lab tốn kém, kinh phí duy trì lớn.
 - Đòi hỏi KS có trình độ để vận hành các Lab thiết kế

IC training and education: Program

- - Công nghệ bán dẫn là lĩnh vực khá rộng và mang tính liên ngành, liên quan tới Vật liệu, Kỹ thuật điện tử, Kỹ thuật máy tính, công nghệ thông tin.
- - Thiết kế vi mạch là một mảng nghiên cứu đào tạo bên trong công nghệ bán dẫn có thể xếp vào nhóm ngành liên quan tới Kỹ thuật vi điện tử, không nên mở một mã ngành mới
- Do đặc điểm thực nghiệm dù trong thiết kế hay ATP đều rất phức tạp, việc phối hợp với các công ty để có cơ sở vật chất thực nghiệm là quan trọng. Nhà trường khó có khả năng đào tạo trực tiếp ra kỹ sư thiết kế có thể tham gia ngay vào các dự án quan trọng của công ty.
- Đài Loan mất 30 năm để chuẩn bị các mảng phụ trợ cho công nghiệp bán dẫn, trong đó có việc kiến tạo nền tảng đào tạo nguồn nhân lực.
- Sinh viên theo ngành này nên trang bị chắc chắn nền tảng về Toán, Lý, lập trình, tư duy hệ thống và các kỹ năng mềm. Các kỹ năng thực tế cho làm việc tùy theo đối tượng và phải thông qua thực tập tại cơ sở



The CMOS technology: Opportunities & challenges

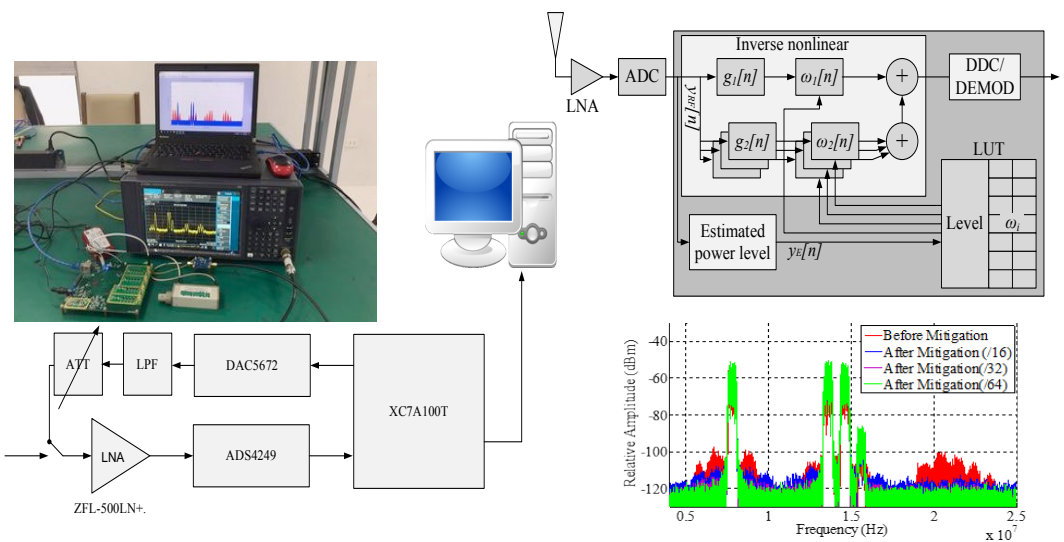


- The rapid changes in the technology requires very high R&D investments
- Narrow door for newcomers enter the conventional IC games, which is well-established
- The IC supply chain is well-established for only a few countries
- IC design is still a key technology, sharing advanced technology is not viable

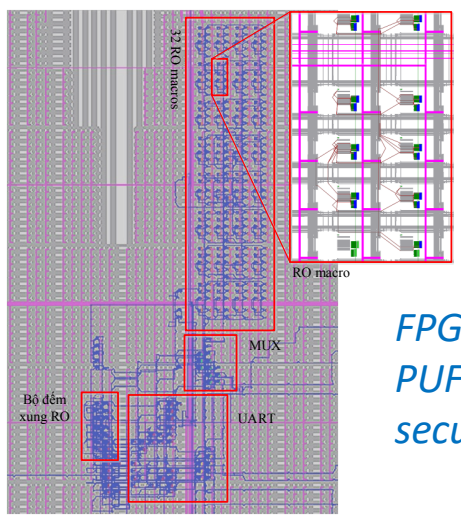
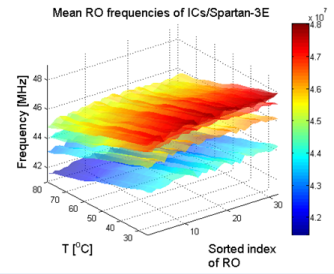
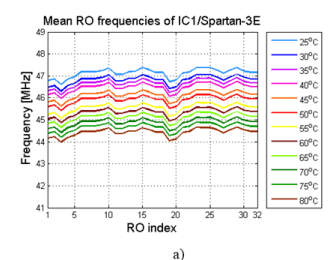
- CMOS technology reach its limits:
 - Opportunities for newcomers to start a new games with radical changes in technology
 - The slow-down allows the underdeveloped countries catch up with the developed one
- This is right time for developing new computing architecture and approaches or manufacturing approaches (see advance packaging in next slide)



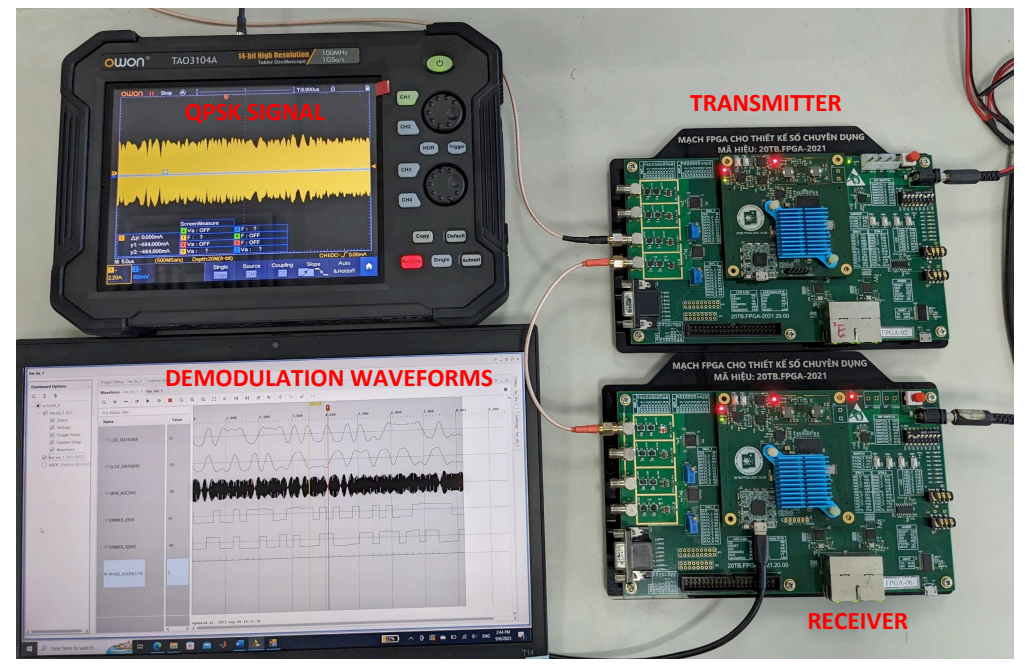
IC design research in Military Technical Academy



FPGA implementation of LNA distortion compensation techniques



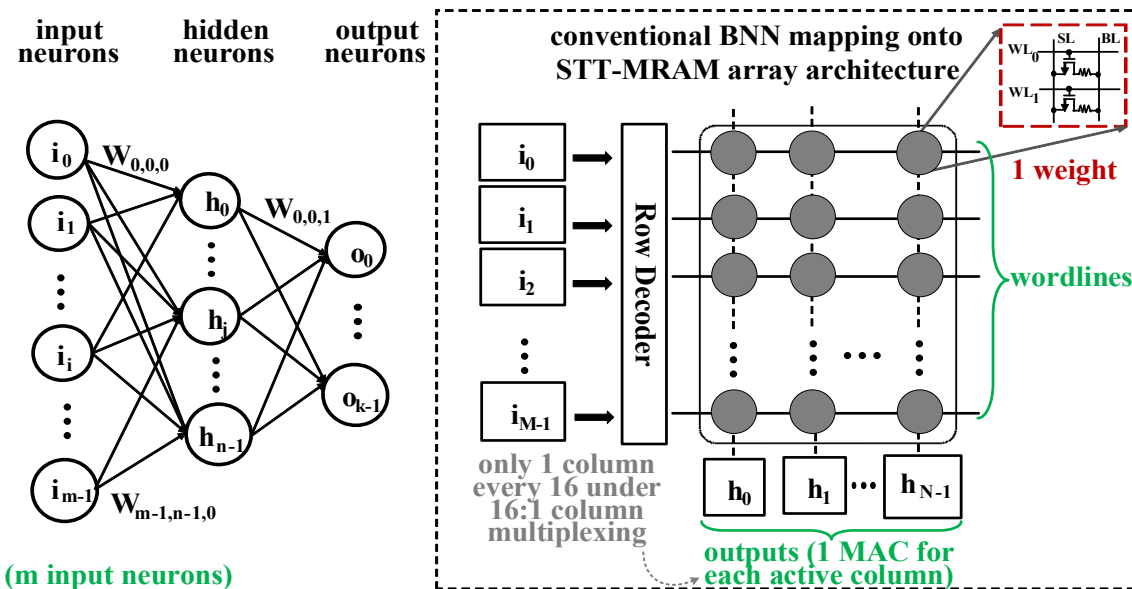
FPGA implementation RO-PUFs applied in Hardware security



FPGA implementation of Digital communication system

- 35+ publications (07 SCIE)
- 02 patents (issued)
- 04 patents applications (accepted)

IC design research in Military Technical Academy



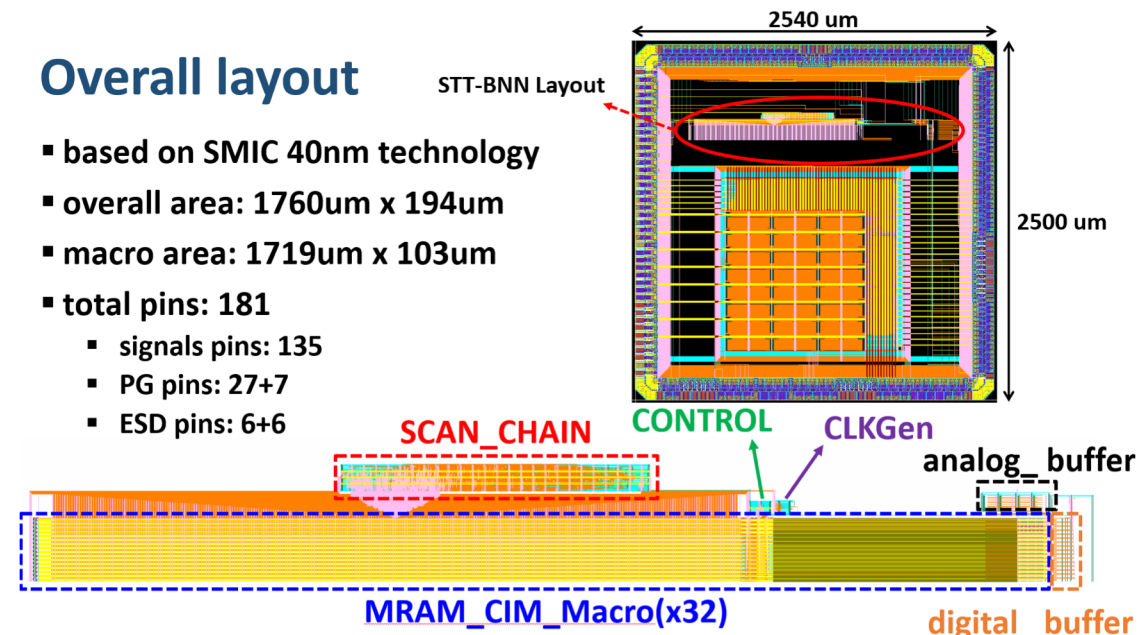
Circuit and architectural solutions for Edge-AI implementation

BSNN: Binarized spiking neural network
 BNN: Binarized neural network



Overall layout

- based on SMIC 40nm technology
- overall area: 1760um x 194um
- macro area: 1719um x 103um
- total pins: 181
 - signals pins: 135
 - PG pins: 27+7
 - ESD pins: 6+6



STT-MRAM implementation for In-memory computing (chip will be ready in Q2/2024)

- 11+ publications (02 SCIE with IF >3)
- 01 NAFOSTED project (on going)
- 02 PhD students
- 02 pending patent applications

The CMOS technology: Opportunities & challenges



- The rapid changes in the technology requires very high R&D investments
- Narrow door for newcomers enter the conventional IC games, which is well-established
- The IC supply chain is well-established for only a few countries
- IC design is still a key technology, sharing advanced technology is not viable

- CMOS technology reach its limits:
 - Opportunities for newcomers to start a new games with radical changes in technology
 - The slow-down allows the underdeveloped countries catch up with the developed one
- This is right time for developing new computing architecture and approaches or manufacturing approaches (see advance packaging in next slide)





THANK YOU

CONCLUSIONS

- **Semiconductor technology is still the key for the next few decades**
- **It is right direction to focus on the high value industries as AI and IC design, but with an appropriate approach**
- **Demand on IC industry is real and its would take serious effort from University and community**
- **Tight relationship and collaboration are needed between academy and industry**
- **Training skilled workforce is the main and most important task in the next few years**
- **Military technology and development would be greatly beneficial from a solid semiconductor development and infrastructure**

OUR WORK#3: EDGE-AI STT-MRAM IMPLEMENTATION

Overall layout

- based on SMIC 40nm technology
- overall area: 1760um x 194um
- macro area: 1719um x 103um
- total pins: 181
 - signals pins: 135
 - PG pins: 27+7
 - ESD pins: 6+6

