

BỘ GIÁO DỤC VÀ ĐÀO TẠO

BỘ QUỐC PHÒNG

HỌC VIỆN KỸ THUẬT QUÂN SỰ

PHẠM CAO ĐẠI

NGHIÊN CỨU NÂNG CAO CHẤT LƯỢNG

MÔ-ĐUN THU PHÁT DỪNG CHO

HỆ THỐNG MẠNG PHA TÍCH CỤC

TÓM TẮT LUẬN ÁN TIẾN SĨ KỸ THUẬT

HÀ NỘI – NĂM 2023

**CÔNG TRÌNH ĐƯỢC HOÀN THÀNH TẠI
HỌC VIỆN KỸ THUẬT QUÂN SỰ - BỘ QUỐC PHÒNG**

Người hướng dẫn khoa học:

- 1. TS Lê Đại Phong**
- 2. TS Trịnh Đình Cường**

Phản biện 1: PGS.TS Bùi Thanh Tùng

Phản biện 2: PGS.TS Nguyễn Đức Minh

Phản biện 3: PGS.TS Trần Đức Tân

Luận án được bảo vệ tại Hội đồng đánh giá luận án cấp Học viện theo quyết định số 2511/QĐ-HV, ngày 25 tháng 5 năm 2023 của Giám đốc Học viện Kỹ thuật Quân sự, họp tại Học viện Kỹ thuật Quân sự vào hồi.....giờ....ngày....tháng.... năm 2023.

Có thể tìm hiểu luận án tại:

- Thư viện Học viện Kỹ thuật Quân sự
- Thư viện Quốc gia

DANH MỤC CÁC CÔNG TRÌNH CỦA TÁC GIẢ

1. **Phạm Cao Dai**, Le Dai Phong, Luu Van Tuan, Nguyen Hoang Nguyen and Dao Ngoc Linh, "A novel transceiver module structure for multifunctional active phased array system," *Section on Information and Communication Technology, Journal of Science and Technique*, vol. 10, no. 2, p. 18-31, 2021.
2. **Phạm Cao Đại**, Lê Đại Phong, Phạm Việt Anh, Lưu Văn Tuấn, "Thiết kế bộ trộn tần chống nhiễu ảnh ứng dụng cho mô-đun thu phát băng tần X," *Tạp chí Khoa học và Công nghệ, Đại học Thái Nguyên*, số 225, trang 3-10, 2020.
3. **Phạm Cao Dai**, Le Dai Phong, Luu Van Tuan and Nguyen Hoang Nguyen, "Improving Power Efficiency of AESA System with GaN Supply-Modulated Power Amplifier," in *7th EAI International Conference on Industrial Networks and Intelligent Systems (EAI INISCOM 2021)*, Hanoi, Vietnam, 2021.
4. **Phạm Cao Dai**, Le Dai Phong, Luu Van Tuan, Luong Duy Manh and Dao Thanh Toan, "A High-Efficiency X-band Microwave Power Amplifier for AESA Radar System," in *2020 4th International Conference on Recent Advances in Signal Processing, Telecommunications & Computing (SigTelCom)*, Hanoi, Vietnam, 2020.
5. **Phạm Cao Dai**, Le Dai Phong, Luu Van Tuan and Le Hai, "High Resolution Phase Shifter, Attenuator Based on Combination of Coupler and Digital Step Attenuator in 3.4-4.2GHz Frequency Range," in *2019 3rd International Conference on Recent Advances in Signal Processing, Telecommunications & Computing (SigTelCom)*, Hanoi, Vietnam, 2019.

MỞ ĐẦU

1. Động lực nghiên cứu:

Các nghiên cứu, phát triển hệ thống mạng pha tích cực (HTMPTC), đã được thực hiện từ lâu. Trong đó, mô đun thu phát (MĐTP) là thành phần cơ bản và quan trọng nhất của HTMPTC [14]. Công nghệ vi mạch tích hợp cho phép nghiên cứu, thiết kế các MĐTP hiệu năng cao, tạo ra xu hướng và cơ hội cho nghiên cứu và ứng dụng HTMPTC trong thực tế và ngược lại [1]. Với cấu trúc mô đun hóa và khả năng tổng hợp, quét búp sóng điện tử linh hoạt, HTMPTC có khả năng cấu hình mềm dẻo, thông minh và đã được áp dụng phát triển nhiều loại hệ thống vô tuyến khác nhau (hệ thống ra-đa, thông tin vệ tinh, thông tin vô tuyến hiện đại, mạng cảm biến vô tuyến, Internet vạn vật, và các hệ thống vô tuyến đa chức năng [2-9]).

Tuy nhiên, vẫn còn nhiều thách thức khác nhau tùy theo ứng dụng cụ thể, cũng như cần các phương pháp luận và giải pháp mới để đạt hiệu suất cao hơn cho HTMPTC. Với vai trò là thành phần cơ bản của HTMPTC, việc nghiên cứu các giải pháp để nâng cao chất lượng của MĐTP luôn là vấn đề được quan tâm hàng đầu và tập trung nghiên cứu.

Với mục tiêu nghiên cứu, phát triển các MĐTP có chất lượng tốt và phù hợp với yêu cầu ứng dụng trong các HTMPTC, nghiên cứu sinh lựa chọn đề tài:

“Nghiên cứu nâng cao chất lượng mô-đun thu phát dùng cho hệ thống mạng pha tích cực”.

Trong đó, chất lượng MĐTP liên quan tới đặc tính hoạt động của chúng trong HTMPTC bao gồm các tham số chất lượng chủ yếu như sau: độ phân giải xoay pha, hiệu suất công suất của các bộ khuếch đại công suất (KĐCS) [23] [27-30] và cấu trúc MĐTP phù hợp với đặc điểm của HTMPTC [57], [59-61]...

2. Đối tượng và phạm vi nghiên cứu:

Đối tượng nghiên cứu là MĐTP dùng cho HTMPTC và các thành phần chính của nó. Về lý thuyết, đề xuất giải pháp kỹ thuật mới nhằm nâng cao chất lượng các tham số về góc xoay pha, hiệu suất công suất và khả năng tổng hợp tín hiệu của MĐTP. Từ đó, mô phỏng, thử nghiệm trên các mẫu sản phẩm để đánh giá, so sánh với các giải pháp khác.

3. Các đóng góp của luận án:

1. Đề xuất cấu trúc bộ suy giảm số kết hợp xoay pha tín hiệu có độ phân giải cao và chi phí thấp dựa trên các linh kiện đóng vỏ thương mại.

2. Nghiên cứu, thiết kế bộ KĐCS GaN điều chế nguồn (GaN Supply-Modulated Power Amplifier) có hiệu suất công suất được duy trì ở mức cao trong dải rộng mức công suất đầu ra, phù hợp đặc điểm hoạt động của HTMPTC.

3. Đề xuất cấu trúc MĐTP giao tiếp số đáp ứng các yêu cầu và đặc điểm hoạt động của HTMPTC đa chức năng.

3. Bộ cục luận án:

Ngoài phần Mở đầu, Kết luận, luận án gồm 4 chương.

Chương 1: Mô-đun thu phát cho các hệ thống mạng pha tích cực

Chương 1 giới thiệu khái quát về HTMPTC, MĐTP dùng cho HTMPTC và các vấn đề chính cần nghiên cứu để nâng cao chất lượng.

Chương 2: Bộ suy giảm số kết hợp xoay pha tín hiệu

Chương 2 đề xuất giải pháp áp dụng kỹ thuật cộng vector tín hiệu dựa trên các bộ suy giảm số độ phân giải cao tạo ra bộ suy giảm số kết hợp xoay pha tín hiệu có độ phân giải cao, giải quyết vấn đề xoay pha của các bộ suy giảm và nâng cao độ phân giải pha cho MĐTP.

Chương 3: Bộ khuếch đại công suất hiệu suất cao cho mô-đun thu phát của hệ thống mạng pha tích cực

Chương 3 trình bày hai thiết kế bộ KĐCS băng tần X áp dụng các kỹ thuật triệt hài và điều chế nguồn đem lại hiệu suất công suất cao và phù hợp đặc điểm hoạt động của MĐTP trong HTMPTC.

Chương 4: Cấu trúc mô-đun thu phát giao tiếp số cho hệ thống mạng pha tích cực đa chức năng

Chương 4 tích hợp các kết quả của Chương 2 và Chương 3 trong một cấu trúc MĐTP đồng thời đề xuất sử dụng kết hợp bộ DDS và điều chế IQ để tổng hợp tín hiệu phát, đem lại hiệu suất công suất cao, độ phân giải xoay pha cao, khả năng tổng hợp tín hiệu phát đa dạng, linh hoạt.

Cuối mỗi chương có kết luận chương khái quát kết quả nghiên cứu và các công bố khoa học liên quan. Cuối cùng, phần kết luận chung tổng kết các kết quả đạt được, đóng góp khoa học, các tồn tại và một số định hướng nghiên cứu tiếp theo của luận án.

Chương 1

MÔ-ĐUN THU PHÁT CHO CÁC HỆ THỐNG MẠNG PHA TÍCH CỰC

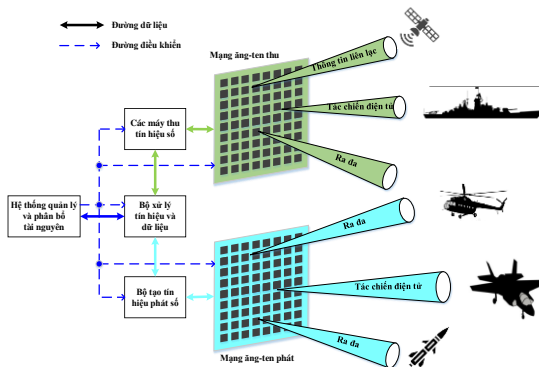
1.1 Giới thiệu chung về Hệ thống mạng pha tích cực và Hệ thống mạng pha tích cực đa chức năng

1.1.1. Hệ thống mạng pha tích cực

HTMPTC cho phép tổng hợp và quét điện tử tích cực hình dạng và hướng búp sóng [41-44] đem lại độ tin cậy cao, dải động rộng, độ nhạy cao, chống nhiễu điện tử tốt, linh hoạt và đa năng .v.v. và cho phép thiết lập đa kênh hoặc bám đa mục tiêu đồng thời [46], [48].

1.1.2. Hệ thống mạng pha tích cực đa chức năng

HTMPTC đa chức năng là HTMPTC kết hợp thực hiện nhiều chức năng trên cùng một hệ thống duy nhất [49-50].



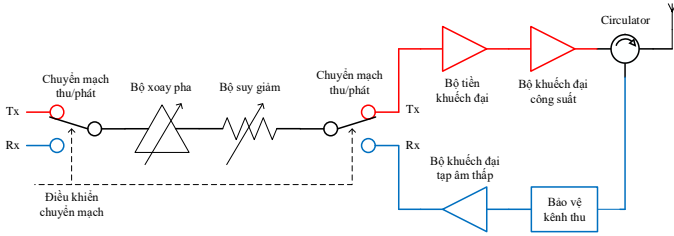
Hình 1.2: Cấu trúc điển hình của HTMPTC đa chức năng

Các HTMPTC đa chức năng cho phép chia sẻ tài nguyên, hạn chế nhiễu điện tử, nâng cao hiệu suất sử dụng và giảm số lượng, chi phí vòng đời thiết bị [51-55]. Các thách thức và rủi ro gồm: hồng học dẫn tới mất khả năng thực hiện tất cả các chức năng; các vấn đề về số lượng lớn MĐTP; sự hạn chế không gian bố trí; hiệu suất của các bộ KĐCS; chi phí giá thành; vấn đề làm mát...

1.2. Mô đun thu phát cho Hệ thống mạng pha tích cực

1.2.1. Mô-đun thu phát tương tự

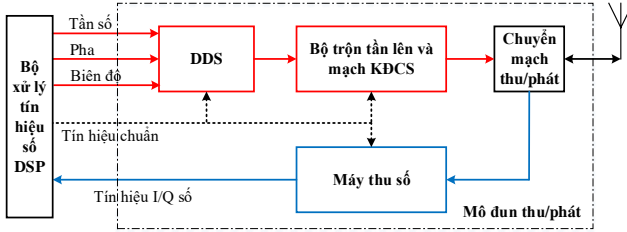
Trong HTMPTC tương tự, mỗi MĐTP tương tự đều được bố trí các bộ xoay pha và bộ suy giảm tín hiệu (hoặc khuếch đại VGA) để thực hiện việc điều khiển tham số pha và mức tín hiệu thu/phát cao tần [6]. Các HTMPTC tương tự vẫn được nghiên cứu, phát triển và ứng dụng rộng rãi nhờ những ưu điểm riêng của chúng trong các ứng dụng cụ thể.



Hình 1.3: Cấu trúc điển hình MĐTP cho HTMPTC tương tự

1.2.2. Mô-đun thu phát số

Trong HTMPTC số, việc điều khiển pha, biên độ tín hiệu được thực hiện bởi các bộ tạo tín hiệu và xử lý tín hiệu số trên tầng MĐTP. Hai kỹ thuật được sử dụng chủ yếu hiện nay để tạo và thiết lập tham số tín hiệu phát là bộ điều chế số trực tiếp DDS [59] hoặc bộ điều chế IQ [61].



Hình 1.4: Cấu trúc MĐTP sử dụng DDS

Các HTMPTC sử dụng MĐTP số là xu hướng chính trong nghiên cứu, phát triển các hệ thống vô tuyến thông minh hiện nay và tương lai.

1.3. Các nội dung nghiên cứu nâng cao chất lượng của mô-đun thu phát dùng cho các hệ thống mạng pha tích cực

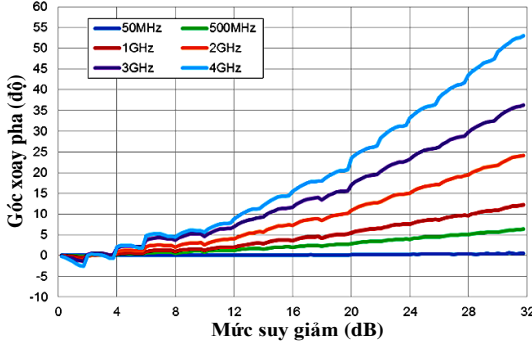
1.3.1. Bộ xoay pha và Bộ suy giảm tín hiệu

Độ phân giải suy giảm và xoay pha tín hiệu của MĐTP ảnh hưởng trực tiếp tới chất lượng tổng hợp và quét búp sóng. Với HTMPTC đường thẳng gồm các chấn tử cách đều nhau khoảng cách d và độ phân giải xoay pha $\Delta\varphi$ độ, thì góc hướng của ăng-ten có thể quét chính xác θ_n là:

$$\theta_n = \sin^{-1}\left(n \times \frac{\Delta\varphi}{kd}\right) \quad n = 1 \dots M \quad (1.2)$$

trong đó, n là chỉ số góc hướng của búp sóng ăng-ten có thể quét được, và M là số lượng bước nhảy góc pha đặt được của bộ xoay pha.

Độ phân giải pha càng cao khả năng tổng hợp búp sóng và điều khiển góc quét búp sóng càng chính xác. Điều này là tương tự đối với bộ suy giảm tín hiệu.



Hình 1.7: Góc xoay pha theo mức suy giảm và tần số

Theo Hình 1.7, tín hiệu khi đi qua bộ suy giảm sẽ bị xoay pha một góc nhất định phụ thuộc vào mức suy giảm và tần số hoạt động. Giá trị này có thể là rất lớn và cần được tính tới đối với từng MĐTP và hệ thống.

1.3.2. Bộ khuếch đại công suất

Bộ khuếch đại công suất là thành phần tiêu thụ năng lượng lớn nhất và là một thách thức chính trong nghiên cứu, phát triển các HTMPTC. Mục tiêu chính của các nghiên cứu là nâng cao hiệu suất công suất của bộ KĐCS. Hiệu suất cộng công suất PAE_{HT} của HTMPTC được tính bởi:

$$PAE_{HT}(\%) = \frac{\sum_{k=1}^N P_{out_k} - P_{in_k}}{\sum_{k=1}^N \frac{P_{out_k} - P_{in_k}}{PAE_k}} \times 100 = \frac{\sum_{k=1}^N \Delta P_k}{\sum_{k=1}^N \frac{\Delta P_k}{PAE_k}} \times 100 (\%) \quad (1.8)$$

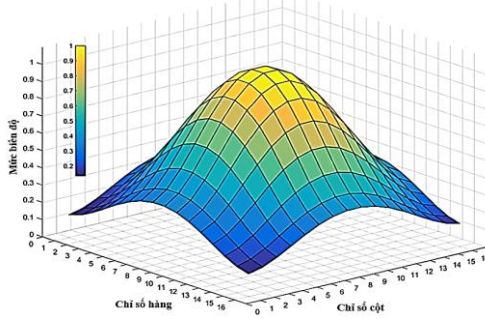
trong đó, P_{in_k} , P_{out_k} , P_{DC_k} , PAE_k và ΔP_k lần lượt là công suất đầu vào, đầu ra, công suất tiêu thụ nguồn, hiệu suất PAE và hiệu giữa công suất đầu ra và đầu vào của bộ KĐCS thuộc MĐTP thứ k .

Hiện nay, các hướng nghiên cứu về bộ KĐCS chủ yếu về công nghệ vật liệu và các kiểu bộ KĐCS hiệu suất cao. Trong đó, công nghệ GaN có nhiều ưu điểm vượt trội và là xu hướng nghiên cứu, ứng dụng hiện tại và tương lai [71], [72], [73]. Các bộ KĐCS hiệu suất cao như Class E, Class F, Class J [74], [75], [76], [77], cũng như Doherty [78], [79], [80], [81], Outphasing [82], [83], [84] và các bộ khuếch đại bám đường bao, điều chế nguồn (Supply Modulation) [85] vẫn là các hướng nghiên cứu được tập trung nghiên cứu, phát triển.

1.3.3. Phân bố công suất trên mặt mở ăng-ten và thay đổi công suất theo phạm vi hoạt động

a) Tổng hợp búp sóng và phân bố công suất trên mặt mở ăng-ten

Trong tổng hợp búp sóng, hệ số kích thích của các phần tử ăng-ten, tương ứng là mức tín hiệu của các MĐTP thay đổi trong một dải và tuân theo một phân bố nhất định như Chebyshev, Taylor, Nhị phân ... [7].



Hình 1.8: Phân bố biên độ Taylor với mạng ăng-ten phẳng 16×16 chấn tử

b) Phạm vi hoạt động và công suất phát của hệ thống

Từ công thức truyền Friis [8], mối quan hệ giữa phạm vi hoạt động và công suất phát yêu cầu của hệ thống thông tin vô tuyến được cho bởi:

$$P_t = P_{t_{\max}} \times \left(\frac{R}{R_{\max}} \right)^2 \quad (1.12)$$

trong đó, R_{\max} , $P_{t_{\max}}$, và R , P_t lần lượt là phạm vi hoạt động, công suất phát cực đại, và phạm vi hoạt động, công suất phát yêu cầu của hệ thống.

Như vậy, khi phạm vi hoạt động giảm, công suất phát của hệ thống có thể giảm tương ứng theo tỷ lệ bình phương (bậc 4 đối với hệ thống ra đa). Một số giải pháp kỹ thuật được áp dụng hiện nay chưa hoàn toàn tối ưu do có hạn chế về điều khiển tham số tín hiệu, đặc tính mã điều chế ...

1.4. Kết luận chương 1

Trong chương 1, luận án trình bày những vấn đề chung về HTMPTC và MĐTP dùng cho HTMPTC. Trong đó, MĐTP được xác định là thành phần then chốt quyết định trong nghiên cứu, phát triển HTMPTC. Để ứng dụng HTMPTC vào thực tiễn, cần giải quyết nhiều vấn đề thách thức đặt ra với MĐTP như: đặc điểm cấu trúc hệ thống, phương thức hoạt động, yêu cầu tính năng và các vấn đề về giảm chi phí, nâng cao chất lượng. Trong đó, các bài toán kỹ thuật cụ thể, đặc thù về nâng cao độ phân giải xoay pha, nâng cao hiệu suất công suất và đáp ứng các yêu cầu của hệ thống đa chức năng ... của MĐTP là những nội dung được đặt ra và giải quyết trong các chương tiếp theo của Luận án.

Chương 2

BỘ SUY GIẢM SỐ KẾT HỢP XOAY PHA TÍN HIỆU

Bộ xoay pha và Bộ suy giảm là thành phần quan trọng, độ chính xác và độ phân giải của chúng trực tiếp ảnh hưởng tới chất lượng của MĐTP.

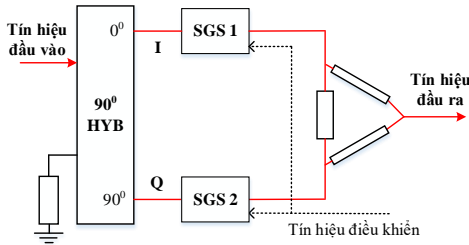
2.1. Bộ suy giảm số kết hợp xoay pha tín hiệu

2.1.1. Giải pháp nâng cao độ phân giải bộ xoay pha tín hiệu

Để nâng cao độ phân giải xoay pha, một số giải pháp được sử dụng như: kết hợp xoay pha số và xoay pha tương tự [92], nguyên lý cộng véc-tơ tín hiệu sử dụng các bộ khuếch đại VGA [93], [94], hoặc bộ điều chế IQ và các bộ trộn tần [95], [96] để điều chỉnh mức tín hiệu hai kênh IQ.

2.1.2. Cấu trúc đề xuất của bộ suy giảm số kết hợp xoay pha tín hiệu

Bộ suy giảm số trong MĐTP có độ phân giải cao để đảm bảo chất lượng cho tổng hợp bú sóng. Dựa vào nguyên lý cộng véc-tơ tín hiệu, luận án đề xuất cấu trúc cho phép kết hợp chức năng xoay pha với độ phân giải cao trong bộ suy giảm số tín hiệu như trên Hình 2.3.



Hình 2.3: Cấu trúc bộ suy giảm số kết hợp xoay pha tín hiệu

Trong đó, tín hiệu đầu vào chuyển thành hai kênh I/Q và điều khiển mức tín hiệu qua các bộ suy giảm số (SGS 1 và SGS 2) trước khi được cộng lại và đưa tới đầu ra.

Giả thiết tín hiệu đầu vào $s(t)$ có biên độ A , tần số góc ω và pha ban đầu 0° , tín hiệu cao tần đầu ra tính như sau:

$$s_o(t) = A_o \sin(\omega t + \varphi_o) \quad (2.5)$$

trong đó, $s_o(t)$ và A_o , φ_o lần lượt là tín hiệu cao tần đầu ra và biên độ, pha ban đầu của nó và được tính như sau:

$$A_o = \sqrt{X^2 + Y^2} \quad (2.6)$$

$$\varphi_o = \arctan\left(\frac{Y}{X}\right) \quad (2.7)$$

trong đó, X và Y được xác định như sau:

$$X = A_I R_I \cos \varphi_I - A_Q R_Q \sin \varphi_Q \quad (2.8) \quad Y = A_I R_I \sin \varphi_I + A_Q R_Q \cos \varphi_Q \quad (2.9)$$

ở đây, R_I , R_Q là mức tín hiệu sau suy giảm, còn φ_I và φ_Q là các góc dịch pha gây ra do thiết lập mức suy giảm tín hiệu trên các kênh I và Q.

Từ các phương trình (2.5) đến (2.9), cả hai tham số φ_o và A_o của tín hiệu ra đều có thể điều khiển được theo R_I và R_Q . Nghĩa là, cấu trúc đề xuất vừa có khả năng suy giảm, vừa có khả năng xoay pha tín hiệu.

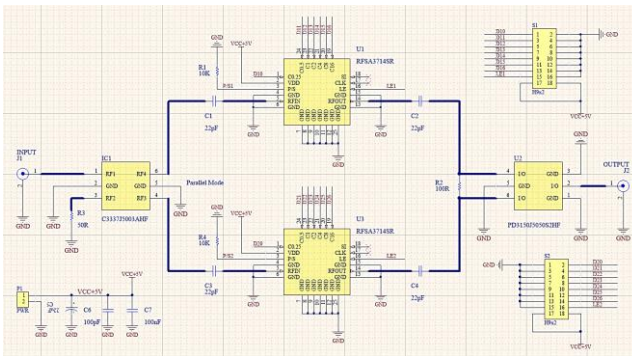
2.2. Hiệu quả của cấu trúc đề xuất qua thiết kế thử nghiệm

Khả năng và kết quả đem lại của cấu trúc đề xuất phụ thuộc trực tiếp vào tính năng, tham số của các bộ suy giảm số cụ thể được sử dụng.

2.2.1. Mô tả thiết kế thử nghiệm

Thiết kế thử nghiệm ở tần số băng C, sử dụng các linh kiện đóng vỏ thương mại (COST), tiểu hình và dễ dàng mua trên thị trường đảm bảo dễ chế tạo, tiết kiệm diện tích, phù hợp chế tạo loạt của các HTMPTC.

Trong thiết kế thử nghiệm, sử dụng bộ suy giảm số 7-Bit RFS3714TR13 của Qorvo. Sơ đồ thiết kế nguyên lý mạch điện của bộ suy giảm số kết hợp xoay pha thiết kế được mô tả trên Hình 2.5.



Hình 2.5: Sơ đồ nguyên lý bộ suy giảm số kết hợp xoay pha

2.2.2. Các kết quả mô phỏng, đánh giá

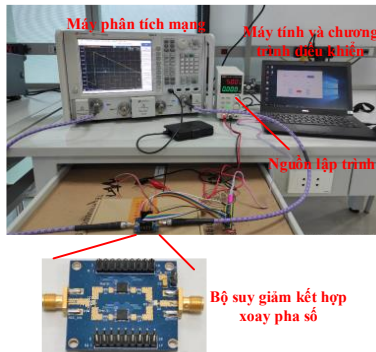
Khảo sát trường hợp cho phép xoay pha tương đương bộ xoay pha số 7 bit, với sai số xoay pha cho phép được lựa chọn là 1 độ. Tần số được lựa chọn khảo sát tại 3,5 GHz và phạm vi khảo sát là $(0 \div 45)$ độ. Kết quả cho thấy, luôn có nhiều hơn 200 cặp hệ số suy giảm (R_I, R_Q) đáp ứng yêu cầu về góc xoay pha và độ chính xác. Dải điều khiển mức suy giảm tín hiệu ra ở tất cả các giá trị góc xoay pha là $(-3 \div -25)$ dB.

Đánh giá độ chính xác thiết lập mức suy giảm qua sai số mức suy giảm được xác định bằng hiệu giữa mức suy giảm thiết lập và mức suy giảm tiêu chuẩn của bộ suy giảm số tương ứng. Kết quả mô phỏng cho thấy, tính năng suy giảm tín hiệu với mức sai số thấp được đảm bảo với sai số mức suy giảm không lớn hơn 0,12 dB.

Các kết quả mô phỏng và phân tích khác chỉ ra rằng, nếu tăng độ phân giải pha, độ chính xác thiết lập pha tương đối sẽ giảm và ngược lại. Khi độ chính xác thiết lập pha tăng lên, số lượng cặp hệ số suy giảm có thể lựa chọn giảm xuống và sai số mức suy giảm cũng tăng lên.

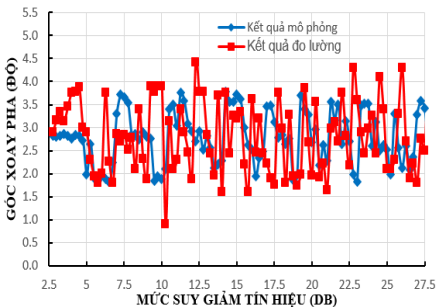
2.2.3. Các kết quả đo lường, thử nghiệm

Sơ đồ hệ thống thử nghiệm, đo lường và đánh giá bộ suy giảm kết hợp xoay pha số được mô tả trên Hình 2.15.

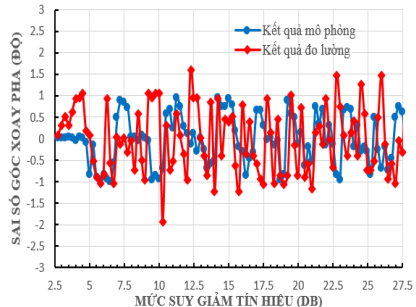


Hình 2.15: Sơ đồ thử nghiệm bộ suy giảm số kết hợp xoay pha chế tạo

Thực hiện đo lường góc xoay pha và sai số góc xoay pha theo mức suy giảm tín hiệu tại tần số thử nghiệm 3,5 GHz trên máy phân tích mạng PNA-X của Keysight [99]. Kết quả được tổng hợp và so sánh với giá trị mô phỏng và được thể hiện trên các Hình 2.16 và 2.17.



Hình 2.16: Kết quả thử nghiệm với góc xoay pha 2,81 độ



Hình 2.17: Đo sai số góc xoay pha theo mức suy giảm tín hiệu

Các kết quả trên cho thấy sự tương đồng giữa các kết quả mô phỏng và các kết quả đo lường thực tế cũng như hiệu quả của cấu trúc đề xuất.

Bảng 2.2: Bảng so sánh tính năng xoay pha với các công bố liên quan

| <i>Nội dung</i> | <i>[93]</i> | <i>[94]</i> | <i>[96]</i> | <i>Luận án</i> |
|--------------------------|-------------------------|-------------------------|-----------------------------------|--------------------------|
| Nguyên lý | Cộng véc tơ | Cộng véc tơ | Cộng véc tơ | Cộng véc tơ |
| Tần số (GHz) | 92-100 | 28 | 1-2 | 3,5 |
| Đôi tượng điều khiển | VGA, chuyên mạch | VGA, chuyên mạch | Tín hiệu I, Q, bộ trộn tần | Suy giảm số 7 bit |
| Phương thức điều khiển | - | DAC và chuyên mạch | Tín hiệu I, Q | Song song hoặc SPI |
| Dải xoay pha (độ) | 360 | 360 | 360 | 45 |
| Phân giải xoay pha (bit) | 5 | - | 3 | 7 / 8 |
| Sai số xoay pha (độ) | < 5 | - | 2,5 | 1 |
| Sai số mức tín hiệu (dB) | 1,6 | - | 1,5 | 0,1 |
| Suy hao chèn (dB) | - | > 6 | 15 | 5 |

Bảng 2.2 thể hiện kết quả so sánh giữa cấu trúc đề xuất và một số công bố liên quan. Theo đó, các tham số về độ phân giải pha, sai số xoay pha và sai số mức tín hiệu của thiết kế thử nghiệm theo giải pháp đề xuất là tốt hơn so với các công bố [93], [94] và [96]. Ngoài ra, việc sử dụng các linh kiện COST theo cấu trúc đề xuất cho phép vừa đảm bảo tính năng suy giảm tín hiệu, vừa nâng cao chất lượng và độ phân giải xoay pha cho MĐTP với chi phí thấp bằng việc kết hợp với các bộ xoay pha phân giải thấp có giá rẻ hơn rất nhiều so với các bộ xoay pha điều khiển số phân giải cao hiện có trên thị trường.

2.3. Kết luận chương 2

Đề xuất cấu trúc bộ suy giảm số kết hợp xoay pha tín hiệu với độ phân giải cao để ứng dụng trong các MĐTP của HTMPTC được trình bày. Các kết quả mô phỏng và thử nghiệm ở băng tần C đã chứng minh khả năng suy giảm và xoay pha với sai số thấp và độ phân giải cao của cấu trúc đề xuất. Trong đó, tính năng suy giảm được bảo đảm tương đương bộ suy giảm số 7 bit với sai số 0,1 dB, tính năng xoay pha tương đương với các bộ xoay pha 7 bit trong phạm vi (0 ÷ 45) độ với độ chính xác 1 độ.

Giải pháp đề xuất cho phép giải quyết các vấn đề về hiện tượng xoay pha của bộ suy giảm, hiệu chuẩn sai lệch pha và nâng cao độ phân giải xoay pha cho MĐTP. Ngoài ra, việc sử dụng linh kiện COST đem lại ưu điểm chi phí thấp cho giải pháp đề xuất.

Các kết quả nghiên cứu đề xuất trong Chương 2 của luận án được công bố trong công trình [C3] và [J2].

Chương 3

BỘ KHUẾCH ĐẠI CÔNG SUẤT HIỆU SUẤT CAO CHO MÔ-ĐUN THU PHÁT CỦA HỆ THỐNG MẠNG PHA TÍCH CỰC

Vấn đề nâng cao chất lượng, đặc biệt là hiệu suất công suất của bộ KĐCS là một trong các thách thức chính và được tập trung nghiên cứu, phát triển MĐTP của HTMPTC.

3.1. Yêu cầu thiết kế, lựa chọn linh kiện và phương pháp thiết kế

Bộ KĐCS cho HTMPTC đa chức năng cần thiết kế có các yêu cầu cơ bản là: băng tần X với tần số trung tâm 9,5 GHz, công suất đầu ra RF cực đại là 4 W, tải đầu vào và đầu ra 50 Ω . Yêu cầu về băng thông là 200 MHz cho các hệ thống thông thường và 500 MHz trong trường hợp hệ thống sử dụng tín hiệu băng rộng (FMCW) hoặc nhảy tần chống nhiễu tích cực. Các yêu cầu kỹ thuật chung khác gồm: hiệu suất công suất cao, làm việc ổn định, kích thước nhỏ gọn, linh kiện thương mại và công nghệ chế tạo có thể thực hiện tại Việt Nam...

Về linh kiện, trong luận án, bóng bán dẫn GaN HEMT TGF2977-SM sử dụng công nghệ bán dẫn GaN [102] của hãng Qorvo [103] được lựa chọn sử dụng do có nhiều ưu điểm và tính chất phù hợp cho HTMPTC hơn các công nghệ khác và có tham số phù hợp các yêu cầu thiết kế.

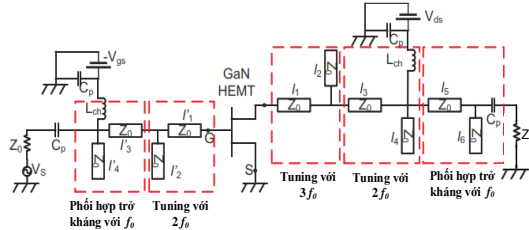
Quá trình tính toán, thiết kế, mô phỏng và tối ưu tham số được thực hiện trên phần mềm thiết kế Keysight ADS [104]. Các mô hình tín hiệu được sử dụng từ thư viện cung cấp bởi Modelithics [105] và hãng Murata. Bên cạnh đó, với dải tần số hoạt động xác định như trên, lựa chọn sử dụng vật liệu chế tạo là Roger RO4350B [109].

3.2. Thiết kế bộ khuếch đại công suất thứ nhất

3.2.1. Mô tả thiết kế

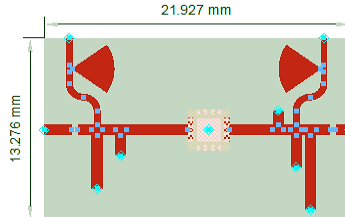
Trong thiết kế bộ KĐCS thứ nhất, bóng bán dẫn được thiết lập hoạt động ở chế độ Class AB sâu để vừa đảm bảo hiệu suất cao, vừa nâng cao độ tuyến tính cho bộ KĐCS [104], [105]. Để đạt hiệu suất cao và duy trì trong dải rộng công suất đầu ra, áp dụng phương pháp triệt hài [106], [107] để triệt tiêu công suất tiêu tán của các thành phần hài bậc cao và kỹ thuật điều chế nguồn tương ứng với mức công suất đầu ra.

Các mạng phối hợp trở kháng đầu vào IMN và đầu ra OMN sử dụng các đoạn mạch dải kiểu open-ended stub cùng trở kháng đặc trưng (50 Ohm) với độ dài được tính toán để các thành phần hài bậc hai và bậc ba nằm trên hoặc gần sát với đường bao của đồ thị Smith giúp giảm thiểu công suất tiêu hao trên các hài này nhằm nâng cao hiệu suất PAE. Sơ đồ cấu trúc của bộ KĐCS thứ nhất như mô tả trong Hình 3.4.



Hình 3.4: Sơ đồ nguyên lý bộ KĐCS thứ nhất

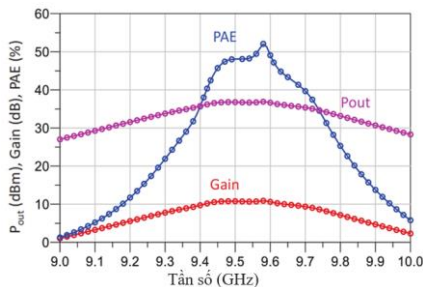
Kỹ thuật Load/Source Pull được sử dụng giúp xác định các giá trị trở kháng nguồn và tải tối ưu của bóng bán dẫn tại tần số hài cơ bản, cũng như tối ưu các tham số độ rộng và các chiều dài tương ứng của các đường truyền mạch dài. Các mạch phân áp thiết kế bằng đường truyền mạch dài có độ dài $1/4$ bước sóng với trở kháng đặc trưng lớn, độ rộng hẹp. Kết quả thu được bộ KĐCS thứ nhất với sơ đồ layout trên hình 3.11.



Hình 3.11: Thiết kế layout của bộ KĐCS thứ nhất

3.2.2. Kết quả mô phỏng, đánh giá hiệu suất của bộ KĐCS thứ nhất

Kết quả mô phỏng mô hình tín hiệu nhỏ cho thấy, bộ KĐCS thứ nhất có băng thông hoạt động trong dải tần số (9.4 ÷ 9.6) GHz. Kết quả mô phỏng mô hình tín hiệu lớn được mô tả trên Hình 3.13.



Hình 3.15: Hiệu suất tín hiệu lớn của bộ KĐCS thứ nhất

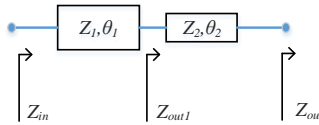
Theo đó, bộ KĐCS thứ nhất có hiệu suất PAE lớn hơn 40 % và Gain lớn hơn 9 dB trong dải tần số (9.4 ÷ 9.7) GHz. Hiệu suất PAE lớn nhất đạt mức 53 % tại tần số gần 9.6 GHz.

3.3. Thiết kế bộ khuếch đại công suất thứ hai

Mục tiêu nghiên cứu, thiết kế đảm bảo bộ KĐCS đạt hiệu suất công suất cao trong băng thông rộng theo yêu cầu của HTMPTC đa chức năng hoặc các tính năng về nhảy tần chống nhiễu tích cực... có băng thông rộng. Băng thông tần số được xác định là $(9.1 \div 9.7)$ GHz.

3.3.1. Mô tả thiết kế

Trong bộ KĐCS thứ hai, các mạng IMN và OMN sử dụng các đoạn mạch dài có trở kháng đặc trưng và chiều dài khác nhau [112], [113] để thực hiện đồng thời việc phối hợp trở kháng, triệt tiêu các thành phần hài bậc cao và mở rộng băng thông.



Hình 3.18: Mô hình 2 đường truyền mạch dài điển hình

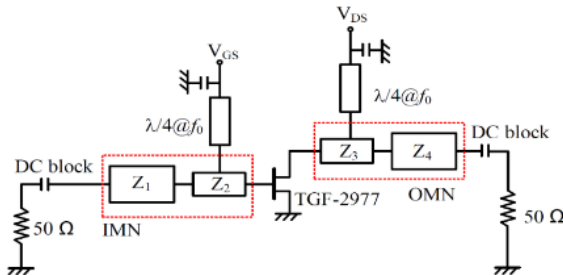
Theo mô hình 2 đường truyền mạch dài trên Hình 3.18 ta có:

$$Z_{out1} = Z_2 \frac{Z_{out} + jZ_2 \tan(\theta_2)}{Z_2 + jZ_{out} \tan(\theta_2)} \quad (3.1)$$

$$Z_{in} = Z_1 \frac{Z_{out1} + jZ_1 \tan(\theta_1)}{Z_1 + jZ_{out1} \tan(\theta_1)} \quad (3.2)$$

trong đó, Z_{in} , Z_{out} và Z_{out1} lần lượt là trở kháng đầu vào, đầu ra và điểm trung gian còn Z_1 , Z_2 và θ_1 , θ_2 lần lượt là trở kháng đặc trưng và độ dài điện của các đường truyền mạch dài.

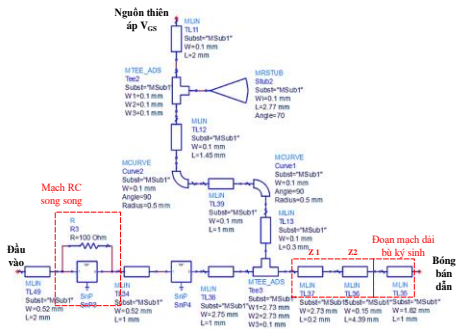
Theo đó, ta cần xác định các tham số trở kháng đặc trưng và độ dài của các đường truyền mạch dài để đạt được $Z_{in} = 50 \Omega$, $Z_{out} = Z_{S_{opt}}$ với IMN và $Z_{in} = 50 \Omega$, $Z_{out} = Z_{L_{opt}}$ với OMN.



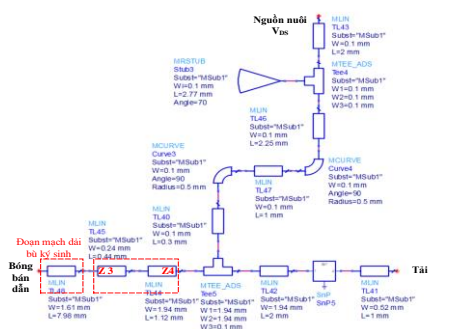
Hình 3.17: Sơ đồ nguyên lý của bộ KĐCS thứ hai

Về lý thuyết, sử dụng càng nhiều đường truyền mạch dải sẽ cho băng thông hoạt động càng rộng nhưng khi đó, kích thước và mức suy hao tín hiệu sẽ tăng lên làm giảm hiệu suất. Với yêu cầu đặt ra, cấu trúc hai đoạn đường truyền mạch dải là đáp ứng và phù hợp. Theo đó, xây dựng sơ đồ cấu trúc bộ KĐCS thứ hai như Hình 3.17.

Việc xác định chế độ và tham số cho bóng bán dẫn được thực hiện như với bộ KĐCS thứ nhất. Để mở rộng dải thông, bổ sung thêm đoạn mạch dải ở đầu vào và đầu ra bóng bán dẫn. Các trở kháng đặc trưng có giá trị ban đầu là $Z_1 = Z_4 = 20 \Omega$, $Z_2 = Z_3 = 150 \Omega$. Kỹ thuật Load/Source Pull dùng mô phỏng và xác định các kích thước tối ưu của các đoạn đường truyền. Kết quả thu được các thiết kế mạch IMN và OMN trên Hình 3.20, 3.21.



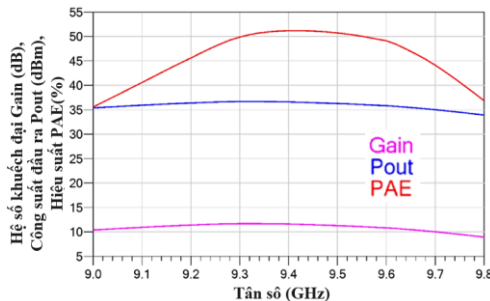
Hình 3.20: Mạng phối hợp trở kháng đầu vào IMN và thiên cấp cực công



Hình 3.21: Mạng phối hợp trở kháng đầu ra OMN và thiên áp cực công

3.3.2. Kết quả mô phỏng hiệu suất của bộ KĐCS thứ hai

Các kết quả mô phỏng hiệu suất mô hình tín hiệu nhỏ cho thấy bộ KĐCS thứ hai có khả năng hoạt động ổn định trong dải tần (9÷10) GHz.

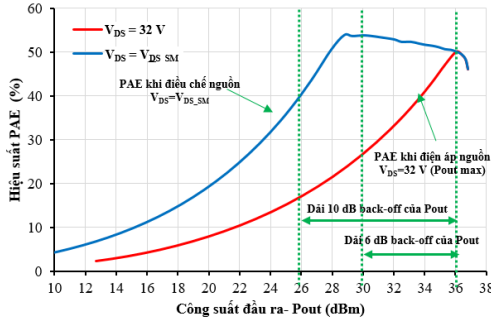


Hình 3.25: Hiệu suất mô hình tín hiệu lớn bộ KĐCS thứ hai

Hình 3.25 mô tả kết quả mô phỏng mô hình tín hiệu lớn của bộ KĐCS thứ hai, gồm các đặc tuyến hệ số khuếch đại (G_{ain}), công suất đầu ra (P_{out}) và hiệu suất PAE theo tần số trong dải (9.0 ÷ 9.8) GHz.

Trong cả dải tần khảo sát, bộ KĐCS có hệ số khuếch đại và công suất ra ổn định, hiệu suất PAE đạt mức cao và duy trì luôn lớn hơn 35 %. Theo đó, bộ KĐCS thứ hai có băng thông và hiệu suất công suất được cải thiện rõ rệt so với bộ KĐCS thứ nhất và đáp ứng yêu cầu đặt ra.

Kết quả so sánh khi áp dụng kỹ thuật điều chế nguồn ($V_{ds} = V_{ds_SM}$ thay đổi tương thích theo mức công suất P_{out}) với chế độ thông thường với điện áp nguồn cố định ($V_{ds} = 32 V$) được mô tả trên Hình 3.27.



Hình 3.27: Hiệu suất với khi điều chế nguồn và khi nguồn cố định

Khi điều chế nguồn, hiệu suất PAE duy trì ở mức cao trong dải rộng công suất đầu ra (lớn hơn 50 % trong dải 6 dB back-off và lớn hơn 40 % trong dải 10 dB back-off) và cải thiện rõ rệt về hiệu suất PAE so với chế độ nguồn cố định. Ngoài ra, đặc tuyến hiệu suất PAE của bộ KĐCS thứ hai là có lợi khi dùng trong HTMPTC với chỉ một số ít số lượng các bộ KĐCS hoạt động ở mức công suất đầu ra lớn nhất còn đa số hoạt động ở mức công suất đầu ra thấp hơn.

Bảng 3.2. Bảng so sánh bộ KĐCS thứ hai với các công bố khác

| | [114] | [79] | [74] | [115] | [116] | [117] | Bộ KĐCS thứ hai |
|----------------------------|----------------|---------------|-----------------|---------------|---------|---------|-----------------|
| Kiểu bộ KĐCS | Điều chế nguồn | Doherty | Class E Doherty | Class F | Class F | - | Điều chế nguồn |
| Vật liệu | GaN | GaN | GaN | GaN | GaAs | GaAs | GaN |
| Công nghệ | MMIC | MMIC | MMIC | MMIC | MMIC | Đồng vò | Đồng vò |
| Công suất ra cực đại (dBm) | 36.5 | 36 | 37 | 45 | 40 | 31.25 | 36 |
| Hiệu suất PAE cực đại (%) | 65.4 | 47 | 61 | 61.4 | 63 | 33.6 | 54 |
| PAE tại 6dB back-off (%) | 50 | 41 | 24 | 48.9 | - | - | 54 |
| Tần số (GHz) | 10 | 10 | 10 | 10 | 10 | 8.2 | 9.4 |
| Băng thông (MHz) | 18 (Tín hiệu) | 10 (Tín hiệu) | 3000 | 20 (Tín hiệu) | 400 | 200 | 800 |

Kết quả trên Bảng 3.2 cho thấy, so với các bộ KĐCS trong các công bố [117] và [79], bộ KĐCS thứ hai là tốt hơn cả về hiệu suất và băng thông hoạt động. Tuy nhiên, hiệu suất PAE cực đại của bộ KĐCS thứ hai là thấp hơn so với các công bố [74], [114], [115] và [116]. Điều này là do sự giới hạn của linh kiện sử dụng [103] và mục tiêu thiết kế. Các công bố [114], [115] và [116] có hiệu suất PAE cao nhưng băng thông hẹp, công bố [74] có băng thông rộng, hiệu suất PAE cực đại cao nhưng không duy trì trong dải rộng công suất đầu ra. Trong khi đó, bộ KĐCS thứ hai vừa có băng thông rộng vừa duy trì hiệu suất PAE cao trong dải rộng công suất đầu ra và ưu thế hơn các công bố trên.

3.4. Hiệu quả cải thiện hiệu suất công suất của hệ thống

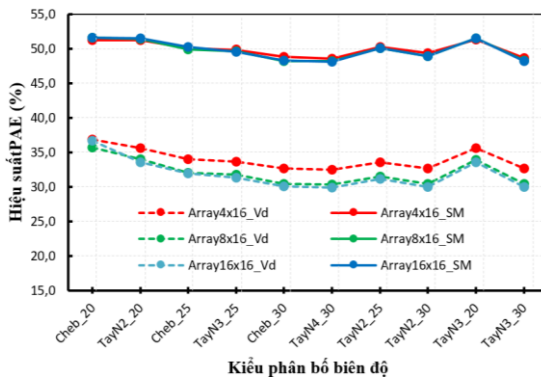
Hiệu quả cải thiện hiệu suất công suất hệ thống được đánh giá qua so sánh hiệu suất của HTMPTC khi sử dụng bộ KĐCS thứ hai hoạt động ở chế độ điều chế nguồn (bộ KĐCS điều chế nguồn) với trường hợp khi sử dụng bộ KĐCS thứ hai hoạt động với điện áp nguồn cố định (bộ KĐCS nguồn cố định).

Mức cải thiện hiệu suất PAE hệ thống được định nghĩa như sau:

$$PAE_{imp}(\%) = PAE_{SM}(\%) - PAE_{Vds\max}(\%) \quad (3.5)$$

trong đó, PAE_{imp} là mức cải thiện hiệu suất PAE hệ thống, PAE_{SM} và $PAE_{Vds\max}$ lần lượt là hiệu suất PAE hệ thống khi sử dụng các bộ KĐCS điều chế nguồn và bộ KĐCS nguồn cố định.

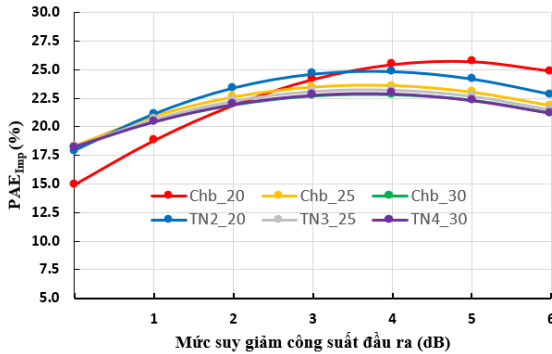
Xét với HTMPTC sử dụng ăng-ten mạng pha phẳng hình chữ nhật có các kích thước và phân bố công suất khác nhau. Kết quả trên Hình 3.29 cho thấy việc sử dụng bộ KĐCS điều chế nguồn cho phép duy trì hiệu suất PAE hệ thống ở mức cao và cải thiện rõ rệt so với bộ KĐCS nguồn cố định trong tất cả trường hợp.



Hình 3.29: Hiệu suất PAE của HTMPTC với các điều kiện khác nhau

Cụ thể, hiệu suất PAE hệ thống được cải thiện từ 14,33 % đến 18,31 %, hệ thống có kích thước càng lớn thì hiệu quả càng tốt hơn với cùng phân bố sử dụng.

Việc sử dụng bộ KĐCS điều chế nguồn cũng đem lại hiệu quả cải thiện hiệu suất PAE hệ thống đáng kể so với sử dụng bộ KĐCS nguồn cố định khi thay đổi mức công suất đầu ra như trên Hình 3.29.



Hình 3.29: Mức cải thiện hiệu suất theo mức suy giảm công suất đầu ra

Các kết quả trên là do bộ KĐCS điều chế nguồn có khả năng duy trì hiệu suất cao trong dải rộng công suất đầu ra, và được tối ưu để có hiệu suất công suất cao hơn ở một dải nhất định công suất đầu ra thấp hơn mức công suất đầu ra cực đại.

Tóm lại, các kết quả phân tích chỉ ra rằng bộ KĐCS công nghệ GaN điều chế nguồn là thích hợp trong các HTMPTC với đặc trưng sử dụng phân bố công suất để tổng hợp búp sóng, giảm búp sóng bên, cũng như khi thay đổi công suất phát của hệ thống. Hiệu quả cải thiện càng có ý nghĩa với các hệ thống có số lượng phần tử lớn và khi thay đổi công suất phát theo phạm vi hoạt động.

3.5. Kết luận chương 3

Trong chương này, luận án đưa ra giải pháp và thiết kế bộ KĐCS hiệu suất cao phù hợp với đặc điểm hoạt động của HTMPTC. Trong đó, bóng bán dẫn công nghệ GaN với ưu thế hiệu suất cao được lựa chọn sử dụng. Chế độ hoạt động Class AB, mạng phối hợp trở kháng bằng các đường truyền mạch dải có trở kháng khác nhau và kỹ thuật điều chế nguồn giúp bộ KĐCS thiết kế cải thiện độ tuyến tính, mở rộng băng thông và duy trì hiệu suất ở mức cao trong dải rộng mức công suất đầu ra. Các kết quả mô phỏng và phân tích với HTMPTC sử dụng ăng-ten mạng pha phẳng chỉ ra rằng, bộ KĐCS GaN điều chế nguồn được thiết kế đem lại cải thiện hiệu suất công suất của HTMPTC lên đến 18% khi sử dụng phân bố công suất trong tổng hợp búp sóng, và 26% khi thay đổi công suất phát theo phạm vi hoạt động.

Các kết quả nghiên cứu trong Chương 3 của luận án đã được công bố trong các công trình [C1, C2].

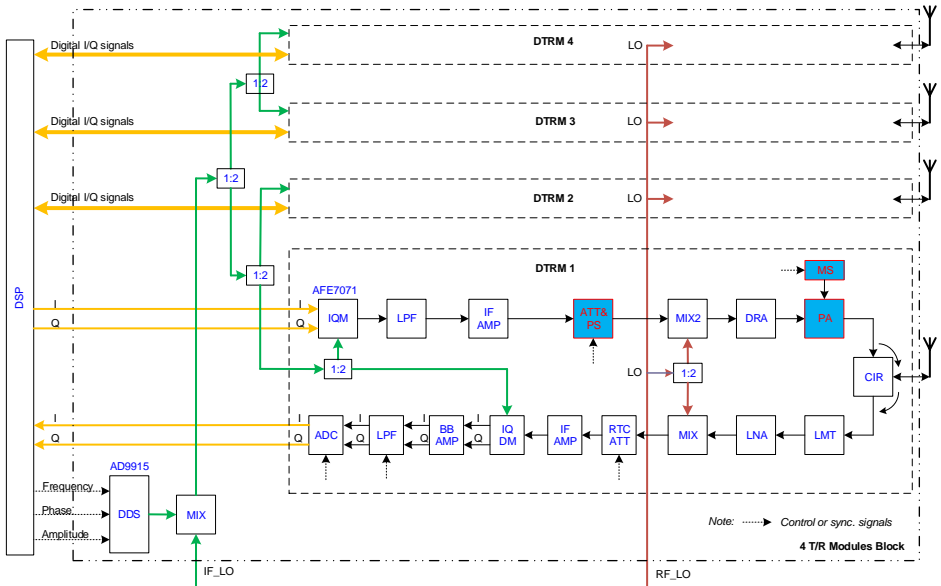
Chương 4

CẤU TRÚC MÔ ĐUN THU PHÁT GIAO TIẾP SỐ CHO HỆ THỐNG MẠNG PHA TÍCH CỰC ĐA CHỨC NĂNG

4.1. Cấu trúc mô-đun thu phát số đề xuất

Các tham số chính của MĐTP số đề xuất gồm: Tần số trung tâm tại 9.4 GHz, băng thông 600 MHz; Độ phân giải điều khiển pha, biên độ là 7 bit; Công suất phát cực đại là 4 W; Cho phép sử dụng đa dạng các loại tín hiệu điều chế như: xung đơn, mã pha, nhảy tần, điều tần liên tục ...

4.1.1. Mô tả cấu trúc và các thành phần chính



Hình 4.1. Cấu trúc mô-đun thu phát đề xuất

Cấu trúc MĐTP đề xuất mô tả trên Hình 4.1 hướng tới ứng dụng cho các HTMPTC thực hiện các chức năng thông tin vô tuyến, ra-đa và tác chiến điện tử. Bốn MĐTP được tích hợp thành cụm MĐTP cơ bản tạo ra đơn vị cơ sở cho phép tổng hợp lên các HTMPTC với kích cỡ khác nhau theo kiến trúc dạng lát (Slide). Trong đó, thành phần tổng hợp tín hiệu phát sử dụng kết hợp bộ DDS và bộ điều chế IQ, với bộ DDS được sử dụng chung cho cả 4 MĐTP.

Các kết quả trình bày trong **Chương 2** về bộ suy giảm số kết hợp xoay pha tín hiệu và KĐCS GaN điều chế nguồn trong **Chương 3** được áp dụng để suy giảm mức công suất phát chung của hệ thống và hiệu chuẩn pha, biên độ của từng MĐTP và nâng cao hiệu suất công suất của MĐTP.

4.1.2. Điều khiển tham số pha, biên độ của tín hiệu phát

a) Chế độ tạo tín hiệu phát

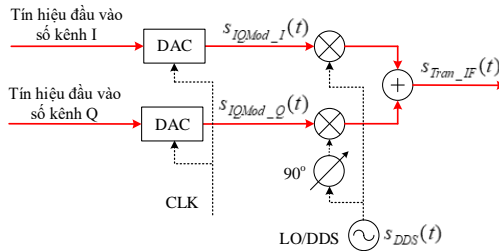
Cấu trúc MĐTP đề xuất có khả năng hoạt động ở hai chế độ tạo dạng và điều khiển góc xoay pha, mức biên độ của tín hiệu phát để tổng hợp và quét búp sóng phát gồm:

- Chế độ tạo tín hiệu phát sử dụng bộ điều chế I/Q: hoạt động tương tự như cấu trúc MĐTP số trong công bố [61].

- Chế độ tạo tín hiệu phát kết hợp cả hai bộ DDS và bộ điều chế I/Q: Chế độ này cho phép phát huy ưu điểm của cả bộ DDS và bộ điều chế I/Q.

b) Nguyên lý và khả năng điều khiển pha và biên độ của tín hiệu phát của chế độ tạo tín hiệu phát kết hợp cả hai bộ DDS và bộ điều chế I/Q

Trong chế độ này, bộ DDS được sử dụng để tạo tín hiệu phát chung cho cả 4 mô-đun và đóng vai trò là tín hiệu LO cho bộ điều chế I/Q. Về tham số tín hiệu, bộ DDS điều khiển các tham số điều chế liên quan về thời gian, tần số, pha của tín hiệu phát, trong khi các tham số điều chế liên quan về biên độ tín hiệu sẽ được thực hiện thông qua bộ điều chế I/Q.



Hình 4.2: Sơ đồ khối chức năng bộ điều chế I/Q điển hình

Tại đầu ra bộ điều chế I/Q, tín hiệu IF phát $s_{Tran_IF}(t)$ và pha đầu có giá trị:

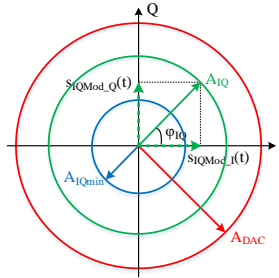
$$s_{Tran_IF}(t) = A_{IQ} \times k \times \sin(2\pi f_{Tran_IF} t + \varphi_{Tran_IF}) \quad (4.6) \quad \varphi_{Tran_IF} = \varphi_{DDS} + \varphi_{IQ} \quad (4.7)$$

trong đó, f_{Tran_IF} là tần số tín hiệu IF phát; k là hệ số truyền biên độ qua bộ điều chế I/Q; và φ_{Tran_IF} là pha đầu của tín hiệu IF và được tính bằng tổng các pha đầu của tín hiệu điều chế I/Q và tín hiệu DDS.

Từ phương trình (4.6), (4.7) biên độ và pha của tín hiệu phát có thể được điều khiển qua mức biên độ các tín hiệu I/Q tương tự được tạo thành từ các bộ DAC được sử dụng để chuyển đổi mã tín hiệu số từ FPGA.

Rõ ràng, độ phân giải biên độ và pha của tín hiệu rõ ràng phụ thuộc vào độ phân giải của bộ ADC sử dụng bên trong bộ điều chế IQ. Trong đó, việc đảm

bảo độ phân giải pha theo yêu cầu liên quan tới độ phân giải của bộ ADC và mức biên độ tín hiệu tối thiểu $A_{IQ\min}$ (số bit tối thiểu tương ứng), còn dải thay đổi biên độ được tính từ $A_{IQ\min}$ tới biên độ lớn nhất A_{DAC} của bộ ADC như trong Hình 4.3.



Hình 4.3: Nguyên lý điều khiển pha và biên độ của bộ điều chế I/Q

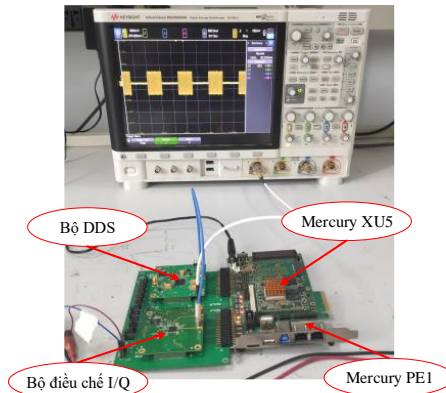
Ngoài ra, có thể sử dụng giải pháp tạo độ giữ chậm về thời gian τ của tín hiệu số từ FPGA để tạo góc dịch pha φ_{PS} giữa các MĐTP. Giải pháp này có thể ứng dụng trong trường hợp MĐTP số sử dụng tần số trung tần thấp. Theo đó, φ_{PS} được tính như sau:

$$\varphi_{PS} = (\tau / T) \times 360 \quad (4.11)$$

trong đó, T là chu kỳ của các tín hiệu I/Q.

4.2. Thử nghiệm các thành phần tổng hợp tín hiệu phát

Thành phần tổng hợp tín hiệu phát được nghiên cứu, thiết kế, chế tạo gồm bộ DDS AD9915 và bộ điều chế I/Q AFE7071.



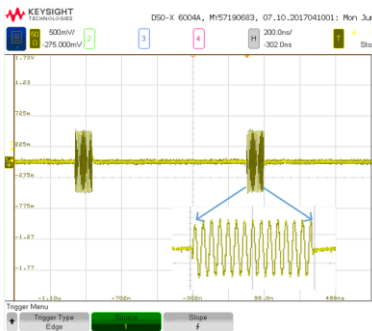
Hình 4.5: Hệ thống thử nghiệm với bộ DDS và bộ điều chế I/Q

Bộ mạch FPGA được sử dụng để điều khiển hoạt động của hệ thống thử nghiệm là vi mạch Xilinx® Zynq Ultrascale+™ MPSoC trên các bo mạch

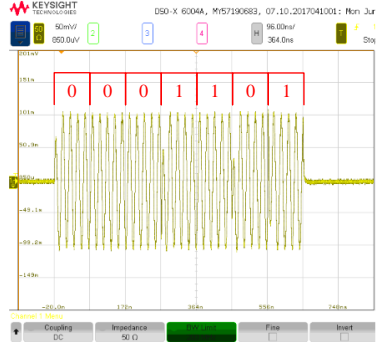
Mercury PE1 [124] và Mercury XU5 [125] của Enclustra.

4.2.1. Thử nghiệm khả năng tổng hợp các dạng tín hiệu phát

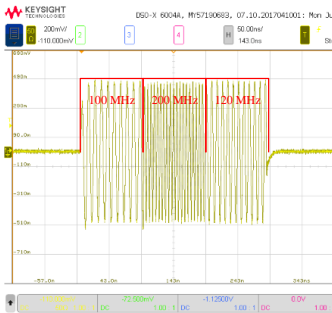
Thực hiện thử nghiệm tổng hợp các dạng tín hiệu từ xung đơn giản, điều chế mã pha, nhảy tần và điều chế FMCW.



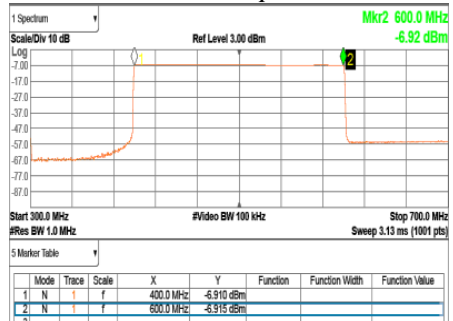
Hình 4.6: Thử nghiệm tạo tín hiệu ra-đa xung đơn



Hình 4.7: Tín hiệu mã điều chế pha



Hình 4.8: Kiểm tra khả năng điều chế tín hiệu nhảy tần xung - xung



Hình 4.9: Kiểm tra khả năng điều chế tín hiệu băng thông rộng FMCW

Trong thử nghiệm, độ rộng xung con là 96ns, bit “0” ứng với góc pha “0”, bit “1” ứng với góc pha “ π ”. Các tần số nhảy tần là 100 MHz, 200 MHz và 120 MHz. Tín hiệu FMCW điều chế dạng răng cưa có tần số trung tâm 500 MHz, băng thông 200 MHz và chu kỳ lặp 1 ms.

Khi điều khiển thay đổi pha, biên độ, tần số tín hiệu đột ngột, tín hiệu đầu ra có một khoảng thời gian (15ns trong thử nghiệm) không ổn định. Đây là do đặc tính của linh kiện đòi hỏi thời gian quá độ trước khi ổn định tham số và cần được chú ý trong thiết kế và ứng dụng thực tế.

Tổng kết lại, giải pháp tổng hợp tín hiệu phát kết hợp bộ DDS và bộ điều chế I/Q đề xuất có khả năng tổng hợp đa dạng và chính xác các loại tín hiệu, kể các

các tín hiệu điều chế phức tạp và băng rộng phù hợp ứng dụng các HTMPTC đa chức năng.

4.2.2. Thử nghiệm khả năng xoay pha và điều khiển biên độ

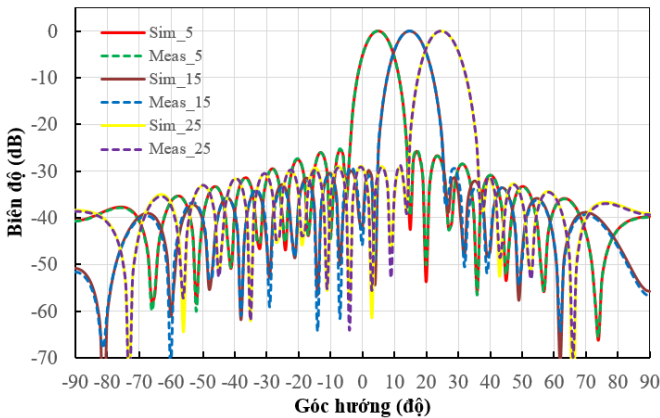
Thực hiện thử nghiệm dựa trên cơ sở dữ liệu được tính toán từ phần mềm PCAAD của Antenna Design Associates [128] để tổng hợp búp sóng của mạng ăng-ten dạng đường thẳng gồm 16 chân tử trong các trường hợp sử dụng phân bố và hướng búp sóng chính khác nhau như tổng hợp trong Bảng 4.2.

Bảng 0.1: Tham số các trường hợp thử nghiệm điều khiển pha, biên độ

| Trường hợp thử nghiệm | Góc búp sóng chính (độ) | Mức búp sóng phụ (dB) | Phân bố biên độ sử dụng |
|-----------------------|-------------------------|-----------------------|-------------------------|
| Thử nghiệm 1 | 5 | -25 | Taylor với $n=3$ |
| Thử nghiệm 2 | 15 | -30 | Taylor với $n=4$ |
| Thử nghiệm 3 | 25 | -30 | Chebyshev |

Trong đó, việc phân tích được xem xét với điều kiện các chân tử được đặt cách nhau nửa bước sóng và phân bố pha, biên độ tại mặt mở ăng-ten giống với phân bố pha, biên độ tại đầu ra các bộ điều chế I/Q.

Dữ liệu pha, biên độ đo từ mẫu thử nghiệm được sử dụng để tổng hợp búp sóng và so sánh với kết quả mô phỏng.



Hình 4.11: Tổng hợp giản đồ ăng-ten các trường hợp thử nghiệm

Các đặc tuyến trên Hình 4.11 cho thấy, các giản đồ ăng-ten được tổng hợp từ hai trường hợp sử dụng dữ liệu tính toán mô phỏng (Sim_...) và đo lường thực tế (Meas_...) là hầu như trùng khớp hoàn toàn với nhau. Kết quả này là do độ chính xác cao của giá trị pha và biên độ thiết lập được theo cấu trúc đề xuất. Ngoài ra,

bộ điều chế I/Q AFE7071 sử dụng có giải pháp bù sai lệch pha và biên độ phân giải cao cũng như khả năng loại bỏ độ lệch của tín hiệu LO tích hợp sẵn bên trong chip.

So sánh với một số cấu trúc MĐTP số dùng cho HTMPTC đa chức năng đã được công bố [59] [60] [61] cho thấy, cấu trúc MĐTP số đề xuất đem lại một số ưu điểm như sau:

+ Cho phép tổng hợp đa dạng nhiều loại tín hiệu, kể cả các loại tín hiệu biến đổi nhanh và băng thông rộng. Đặc điểm này vượt trội hơn so với các cấu trúc MĐTP chỉ sử dụng các bộ điều chế I/Q.

+ Việc chỉ phải điều khiển pha, biên độ cho từng MĐTP cũng giúp nâng cao chất lượng, độ phân giải của các tham số này, qua đó, nâng cao chất lượng của việc tổng hợp và quét búp sóng phát của hệ thống.

+ So với giải pháp sử dụng bộ DDS cho từng MĐTP, việc sử dụng chung bộ DDS trong cấu trúc đề xuất giúp giảm năng lượng tiêu thụ, nâng cao hiệu suất năng lượng. Đồng thời, giúp giảm bớt một phần độ phức tạp điều khiển và giá thành sản phẩm.

+ Ngoài ra, cấu trúc đề xuất còn có ưu điểm về khả năng hiệu chuẩn pha và nâng cao độ phân giải pha nhờ sử dụng bộ suy giảm kết hợp xoay pha số trong **Chương 2** và đạt hiệu suất công suất hệ thống cao với bộ KĐCS GaN điều chế nguồn được trình bày tại **Chương 3**.

4.3. Kết luận chương 4

Trong chương này, Luận án đã trình bày các kết quả nghiên cứu về MĐTP dùng trong các HTMPTC đa chức năng. Trên cơ sở phân tích yêu cầu của MĐTP, Luận án đề xuất cấu trúc MĐTP số phù hợp. Trong cấu trúc MĐTP đề xuất các kết quả nghiên cứu trong **Chương 2** và **Chương 3** được xem xét áp dụng để nâng cao chất lượng điều khiển pha, biên độ và hiệu suất công suất của MĐTP. Đặc biệt, sử dụng kết hợp DDS và bộ điều chế I/Q trong tổng hợp dạng sóng và điều khiển pha, biên độ của tín hiệu phát. Giải pháp này phát huy được các ưu điểm của các giải pháp DDS và điều chế I/Q, phù hợp với điều kiện sử dụng trong các hệ thống vô tuyến đa chức năng, sử dụng mạng pha tích cực.

Kết quả nghiên cứu trong **Chương 4** của luận án được trình bày và công bố trong công trình [J1].

Tuy nhiên, các kết quả nghiên cứu mới chỉ dừng lại ở việc đề xuất cấu trúc MĐTP, cũng như các phân tích, đánh giá và thử nghiệm trên một số thành phần chính của MĐTP. Việc phân tích sâu hơn và thử nghiệm với mẫu MĐTP hoàn chỉnh và gắn với ATMP thực tế cần được thực hiện thêm để đánh giá đầy đủ hơn hiệu quả của giải pháp đề xuất sử dụng. Các kết quả nghiên cứu cũng là tiền đề cho việc phát triển các nghiên cứu sau này theo hướng vi mạch tích hợp hoàn

toàn cho các hệ thống vô tuyến hiện đại, tích hợp lớn và các ứng dụng ở băng tần cao hơn.

KẾT LUẬN VÀ HƯỚNG PHÁT TRIỂN CỦA LUẬN ÁN

Luận án trình bày các kết quả nghiên cứu và các đề xuất nhằm nâng cao chất lượng của MĐTP dùng cho HTMPTC dựa trên các yêu cầu và đặc trưng hoạt động của chúng. Các giải pháp đề xuất được phân tích, đánh giá từ mô hình toán học, mô phỏng trên các công cụ phần mềm tương ứng và các thử nghiệm, đo kiểm kết quả với các mẫu chế thử trên các thiết bị đo.

Một số kết quả nghiên cứu chính của luận án:

1. Dựa trên sự có mặt các bộ suy giảm tín hiệu trong MĐTP và nguyên lý cộng véc-tơ tín hiệu, đề xuất cấu trúc bộ suy giảm số kết hợp xoay pha tín hiệu cho phép thực hiện đồng thời chức năng suy giảm và xoay pha tín hiệu. Độ phân giải pha cao của cấu trúc đề xuất cho phép loại bỏ sự xoay pha theo mức suy giảm và nâng cao độ phân giải xoay pha cho MĐTP, cũng như triển khai ứng dụng dễ dàng với chi phí thấp nhờ sử dụng linh kiện COST.

2. Đề xuất giải pháp nâng cao hiệu suất công suất của MĐTP trong các HTMPTC bằng các bộ KĐCS GaN điều chế nguồn có hiệu suất công suất cao trong một dải công suất đầu ra, và băng thông rộng, phù hợp với đặc điểm hoạt động và phân bố công suất trong HTMPTC. Theo đó, bộ KĐCS thiết kế sử dụng bán dẫn công nghệ GaN, chế độ thiên áp Class AB, các mạng IMN và OMN sử dụng đường truyền mạch dải có trở kháng đặc trưng khác nhau, và áp dụng kỹ thuật điều chế nguồn. Kết quả phân tích trên bộ KĐCS băng tần X thiết kế cho thấy hiệu quả của giải pháp trong việc nâng cao hiệu suất công suất cho các HTMPTC với các phân bố và mức công suất khác nhau.

3. Đề xuất cấu trúc MĐTP số cho HTMPTC đa chức năng. Trong đó, hai kết quả nghiên cứu và đóng góp trên được áp dụng. Ngoài ra, bộ DDS và bộ điều chế I/Q được sử dụng kết hợp trong tổng hợp và điều khiển pha, biên độ của tín hiệu phát. Giải pháp này vừa đảm bảo cấu trúc mô-đun hóa của HTMPTC, và kết hợp các ưu điểm của cả bộ DDS và bộ điều chế I/Q. Kết quả thử nghiệm chứng minh giải pháp đề xuất có thể tổng hợp đa dạng và chính xác các dạng tín hiệu khác nhau được sử dụng trong HTMPTC đa chức năng.

Hướng phát triển của luận án:

1. Tiếp tục nghiên cứu hoàn thiện các thành phần và tích hợp thành MĐTP hoàn chỉnh định hướng ứng dụng trong các hệ thống thực tiễn;

2. Nghiên cứu giải pháp cho bộ điều chế nguồn của bộ KĐCS và khả năng tích hợp nguồn và bộ KĐCS trên cùng vi mạch.

3. Nghiên cứu, thử nghiệm tổng thể MĐTP dùng cho HTMPTC, nghiên cứu, phát triển các hệ thống vô tuyến tích hợp hiện đại, cũng như các định hướng nghiên cứu, thiết kế vi mạch tích hợp toàn bộ hoặc một phần MĐTP cho các HTMPTC.