

BỘ GIÁO DỤC ĐÀO TẠO

BỘ QUỐC PHÒNG

HỌC VIỆN KỸ THUẬT QUÂN SỰ

PHẠM CAO ĐẠI

NGHIÊN CỨU NÂNG CAO CHẤT LƯỢNG
MÔ-ĐUN THU PHÁT DÙNG CHO HỆ THỐNG
MẠNG PHA TÍCH CỰC

LUẬN ÁN TIẾN SĨ KỸ THUẬT

HÀ NỘI – NĂM 2023

BỘ GIÁO DỤC ĐÀO TẠO

BỘ QUỐC PHÒNG

HỌC VIỆN KỸ THUẬT QUÂN SỰ

PHẠM CAO ĐẠI

**NGHIÊN CỨU NÂNG CAO CHẤT LƯỢNG
MÔ-ĐUN THU PHÁT DÙNG CHO HỆ THỐNG
MẠNG PHA TÍCH CỰC**

LUẬN ÁN TIẾN SĨ KỸ THUẬT

Chuyên ngành: KỸ THUẬT ĐIỆN TỬ
Mã số: 9 52 02 03

NGƯỜI HƯỚNG DẪN KHOA HỌC:

**TS. LÊ ĐẠI PHONG
TS. TRỊNH ĐÌNH CƯỜNG**

HÀ NỘI – NĂM 2023

LỜI CAM ĐOAN

Tôi cam đoan Luận án và các kết quả trình bày trong luận án là công trình nghiên cứu của tôi dưới sự hướng dẫn của các cán bộ hướng dẫn. Các số liệu, kết quả trình bày trong luận án là trung thực và chưa được công bố trong bất kỳ công trình nào trước đây. Các kết quả sử dụng tham khảo đều đã được trích dẫn đầy đủ và đúng quy định.

Hà Nội, ngày tháng năm 2023

Tác giả

Phạm Cao Đại

LỜI CẢM ƠN

Tôi xin trân trọng gửi lời cảm ơn sâu sắc tới tất cả các tập thể và cá nhân, những người đã giúp đỡ tôi trong quá trình hoàn thành luận án này. Đầu tiên và quan trọng nhất, tôi muốn bày tỏ lòng biết ơn đến hai thầy hướng dẫn của tôi, Tiến sĩ Lê Đại Phong và Tiến sĩ Trịnh Đình Cường. Với kiến thức sâu rộng và uyên bác, hai thầy đã đưa ra những định hướng và gợi ý nghiên cứu đầy tính thách thức. Đồng thời, dưới sự khích lệ mạng mẽ của hai thầy trong suốt quá trình nghiên cứu đã giúp tôi có đầy nhiệt huyết để hoàn thành luận án này.

Tôi cũng muốn cảm ơn các thành viên trong nhóm nghiên cứu của tôi, Tiến sĩ Nguyễn Hoàng Nguyên, Tiến sĩ Lương Duy Mạnh, Tiến sĩ Phạm Việt Anh, Thạc sỹ Lưu Văn Tuấn và Tiến sỹ Đỗ Thành Quân đã phối hợp tham gia tích cực trong quá trình nghiên cứu, đọc nhiều bài báo của tôi, bao gồm cả luận án này và đưa ra những phản hồi, câu hỏi, thảo luận, và lời khuyên có giá trị.

Các đồng nghiệp của tôi trong Trung tâm Nghiên cứu thiết kế vi mạch chuyên dụng và Viện Tích hợp hệ thống đã hết sức ủng hộ, tham gia thảo luận và đưa ra các ý kiến phê bình mang tính xây dựng rất có giá trị để tôi hoàn thành một cách tốt nhất các nghiên cứu trong luận án này. Đồng thời tất cả bạn bè tôi tại Học viện kỹ thuật Quân sự đã giúp tôi vượt qua những khó khăn và cung cấp nhiều hỗ trợ tinh thần. Tôi muốn gửi lời cảm ơn chân thành của mình tới tất cả đồng nghiệp và bạn bè.

Bên cạnh đó, tôi cũng chân thành cảm ơn Phòng Sau đại học và Hệ Quản lý học viên sau đại học - Học viện Kỹ thuật Quân sự đã giúp đỡ về các thủ tục, kế hoạch và tạo điều kiện thời gian tốt nhất để tôi hoàn thành luận án. Đồng thời tôi xin cảm ơn Bộ môn Công nghệ điện tử và Trung tâm Kỹ thuật Viễn thông/Khoa Vô tuyến điện tử đã giúp đỡ về trang thiết bị đo lường để tôi hoàn thành tốt các thử nghiệm nghiên cứu.

Và tôi rất biết ơn gia đình lớn, và gia đình nhỏ của tôi với tình yêu thương, sự quan tâm, ủng hộ và động viên thường xuyên. Vợ tôi, Trần Thị Kim Phượng luôn tin tưởng tôi ngay cả khi tôi nghi ngờ về bản thân mình và chia sẻ những áp lực với tôi. Hai con Thành Đô và Minh Đăng luôn mang lại cho tôi nhiều niềm vui đơn giản mà nhiều hạnh phúc. Cuối cùng, và quan trọng nhất, tôi muốn cảm ơn mẹ tôi, người đã qua đời trước khi luận án này hoàn thành. Bà đã ảnh hưởng đến tôi rất nhiều với tình yêu và sự động viên vô điều kiện.

MỤC LỤC

DANH MỤC CÁC CHỮ VIẾT TẮT	i
DANH MỤC HÌNH VẼ, ĐỒ THỊ	iii
DANH MỤC BẢNG	vii
DANH MỤC KÝ HIỆU TOÁN HỌC	viii
DANH MỤC CÁC THUẬT NGỮ VÀ ĐỊNH NGHĨA	x
GIỚI THIỆU LUẬN ÁN	1
1. Tính cấp thiết của luận án	1
2. Mục tiêu và nhiệm vụ của luận án.....	3
3. Đối tượng và phạm vi nghiên cứu.....	3
4. Phương pháp nghiên cứu.....	4
5. Tình hình nghiên cứu trong và ngoài nước	4
6. Đóng góp của luận án.....	8
7. Bố cục của luận án.....	9
Chương 1 MÔ-ĐUN THU PHÁT CHO CÁC HỆ THỐNG MẠNG PHA TÍCH CỰC.....	12
1.1. Giới thiệu chung về Hệ thống mạng pha tích cực và Hệ thống mạng pha tích cực đa chức năng.....	12
1.1.1. Hệ thống mạng pha tích cực.....	12
1.1.2. Hệ thống mạng pha tích cực đa chức năng	14
1.2. Mô đun thu phát cho Hệ thống mạng pha tích cực	15
1.2.1. Mô-đun thu phát tương tự	16

1.2.2. Mô-đun thu phát số.....	18
1.3. Các nội dung nghiên cứu nâng cao chất lượng của mô-đun thu phát dùng cho các hệ thống mạng pha tích cực	20
1.3.1. Bộ xoay pha và Bộ suy giảm tín hiệu	20
1.3.2. Bộ khuếch đại công suất.....	24
1.3.3. Phân bố công suất trên mặt mở ăng-ten và thay đổi công suất theo phạm vi hoạt động	28
a) Tổng hợp búp sóng và phân bố công suất trên mặt mở ăng-ten.....	28
b) Phạm vi hoạt động và công suất phát của hệ thống.....	29
1.4. Kết luận chương 1	32
Chương 2 BỘ SUY GIẢM SỐ KẾT HỢP XOAY PHA TÍN HIỆU	34
2.1. Bộ suy giảm số kết hợp xoay pha tín hiệu	34
2.1.1. Giải pháp nâng cao độ phân giải bộ xoay pha tín hiệu	35
2.1.2. Cấu trúc đề xuất của bộ suy giảm số kết hợp xoay pha tín hiệu	37
2.2. Hiệu quả của cấu trúc đề xuất qua thiết kế thử nghiệm	41
2.2.1. Mô tả thiết kế thử nghiệm	41
2.2.2. Các kết quả mô phỏng, đánh giá	43
2.2.3. Các kết quả đo lường, thử nghiệm	50
2.3. Kết luận chương 2	55
Chương 3 BỘ KHUẾCH ĐẠI CÔNG SUẤT HIỆU SUẤT CAO CHO MÔ-ĐUN THU PHÁT CỦA HỆ THỐNG MẠNG PHA TÍCH CỰC	57
3.1. Yêu cầu thiết kế và lựa chọn linh kiện và phương pháp thiết kế	57

3.2. Thiết kế bộ khuếch đại công suất thứ nhất.....	59
3.2.1. Mô tả thiết kế.....	59
3.2.2. Kết quả mô phỏng, đánh giá hiệu suất của bộ KĐCS thứ nhất.....	69
3.3. Thiết kế bộ khuếch đại công suất thứ hai.....	73
3.3.1. Mô tả thiết kế.....	74
3.3.2. Kết quả mô phỏng hiệu suất của bộ KĐCS thứ hai	79
3.4. Hiệu quả cải thiện hiệu suất công suất của hệ thống	85
3.4.1. Hệ thống sử dụng mạng ăng-ten dạng đường thẳng	85
3.4.2. Hệ thống sử dụng mạng ăng-ten mạng pha phẳng hình chữ nhật... ..	86
a) Phân tích, đánh giá theo kích thước mạng và phân bố công suất.....	87
b) Phân tích, đánh giá theo mức công suất hệ thống.....	89
3.5. Kết luận chương 3	92
Chương 4 CẤU TRÚC MÔ ĐUN THU PHÁT GIAO TIẾP SỐ CHO HỆ THỐNG MẠNG PHA TÍCH CỰC ĐA CHỨC NĂNG.....	93
4.1. Cấu trúc mô-đun thu phát số đề xuất	93
4.1.1. Mô tả cấu trúc và các thành phần chính.....	95
4.1.2. Điều khiển tham số pha, biên độ của tín hiệu phát	97
a) Chế độ tạo tín hiệu phát	97
b) Nguyên lý và khả năng điều khiển pha và biên độ của tín hiệu phát của chế độ tạo tín hiệu phát kết hợp cả hai bộ DDS và bộ điều chế I/Q	98
4.2. Thử nghiệm các thành phần tổng hợp tín hiệu phát.....	106
4.2.1. Thử nghiệm khả năng tổng hợp các dạng tín hiệu phát	107

a) Tổng hợp tín hiệu trung tần phát dạng xung đơn.....	107
b) Tổng hợp tín hiệu điều chế mã pha.....	108
c) Tổng hợp tín hiệu nhảy tần	109
d) Tổng hợp tín hiệu phát băng thông rộng.....	109
4.2.2. Thử nghiệm khả năng xoay pha và điều khiển biên độ	110
4.2.3. Nhận xét kết quả thử nghiệm	114
4.3. Kết luận chương 4	115
KẾT LUẬN VÀ HƯỚNG NGHIÊN CỨU	116
DANH MỤC CÁC CÔNG TRÌNH CỦA TÁC GIẢ.....	119
TÀI LIỆU THAM KHẢO.....	120
PHỤ LỤC	I

DANH MỤC CÁC CHỮ VIẾT TẮT

a) Chữ viết tắt tiếng Việt

Từ viết tắt	Tiếng Việt	Tiếng Anh
ATMPTC	Ăng-ten mạng pha tích cực	Active Phased-Array Antenna
HSKĐ	Hệ số khuếch đại	Gain
HTMPTC	Hệ thống mạng pha tích cực	Active Phased-Array System
HTMPTĐ	Hệ thống mạng pha quét điện tử thụ động	Passive Phased-Array System
KĐCS	Khuếch đại công suất	Power Amplifier
MĐTP	Mô-đun thu phát	Transceiver Module

b) Chữ viết tắt tiếng Anh

Từ viết tắt	Tiếng Anh	Tiếng Việt
AESA	Active Electronically Scanned Array	Mạng pha tích cực quét búp sóng điện tử
BB	BaseBand	Băng tần gốc (băng tần cơ sở)
COTS	Commercial off-the-shelf	Linh kiện đóng vỏ thương mại
DAC	Digital-Analog Converter	Bộ biến đổi số-tương tự
DDS	Direct Digital Synthesis	Bộ tổng hợp số trực tiếp
I/Q	In-Phase/Quadrature	Đồng pha/Vuông pha
IF	Intermediate frequency	Trung tần
IMN	Input Matching Network	Mạng phối hợp trở kháng đầu vào
IoT	Internet of Things	Internet vạn vật
IRM	Image Reject Mixers	Bộ trộn tần chống nhiễu ảnh
IRR	Image Rejection Ratio	Hệ số (tỉ số) chống nhiễu ảnh
LIF	Low Intermediate Frequency	Tần số trung tần thấp
LMT	Limiter	Bộ giới hạn bảo vệ máy thu

Từ viết tắt	Tiếng Anh	Tiếng Việt
LNA	Low Noise Amplifier	Bộ khuếch đại tạp âm thấp
MIMO	Multiple-Input and Multiple-Output	Hệ thống nhiều đầu vào và nhiều đầu ra
MLIN	Microstrip Line	Đường truyền mạch dải
MMIC	Monolithic microwave integrated circuit	Vi mạch tích hợp cao tần nguyên khối
MTBF	Mean time between failures	Thời gian trung bình giữa hai lần hỏng hóc
MTTF	Mean time to failure	Thời gian trung bình đến khi hỏng hóc
NCO	Numerically Controlled Oscillators	Bộ dao động điều khiển số
OMN	Output Matching Network	Mạng phối hợp trở kháng đầu ra
PESA	Passive Electronically Scanned Array	Mảng quét điện tử thụ động
RF	Radio Frequency	Tần số vô tuyến hoặc cao tần
RMSE	Root mean squared error	Sai số trung bình bình phương
VGA	Variable Gain Amplifiers	Bộ khuếch đại có hệ số khuếch đại thay đổi được
WSN	Wireless Sensor Networks	Mạng cảm biến vô tuyến

DANH MỤC HÌNH VẼ, ĐỒ THỊ

STT	Tên hình vẽ, đồ thị	Trang
1	Hình 1.1: Sơ đồ cấu trúc điển hình HTMPTC	13
2	Hình 1.2: Cấu trúc điển hình của HTMPTC đa chức năng	15
3	Hình 1.3: Cấu trúc điển hình MĐTP cho HTMPTC tương tự	17
4	Hình 1.4: Cấu trúc MĐTP sử dụng DDS	19
5	Hình 1.5: Sơ đồ khối MĐTP số dựa trên bộ điều chế I/Q	19
6	Hình 1.6: Sơ đồ bố trí của ATMP gồm N phần tử	21
7	Hình 1.7: Góc xoay pha theo mức suy giảm và tần số	23
8	Hình 1.8: Phân bố biên độ Taylor với mạng ăng-ten phẳng 16×16 chấn tử	28
9	Hình 1.9: Giảm đồ búp sóng của mạng ăng-ten sử dụng phân bố Taylor	29
10	Hình 2.1: Bộ xoay pha sử dụng hybrid coupler kết hợp bộ khuếch đại VGA	36
11	Hình 2.2: Cấu trúc bộ xoay pha cộng véc-tơ sử dụng bộ trộn tần	36
12	Hình 2.3: Cấu trúc bộ suy giảm số kết hợp xoay pha tín hiệu	37
13	Hình 2.4: Biểu diễn mối quan hệ giữa hệ số suy giảm và góc xoay pha	38
14	Hình 2.5: Sơ đồ nguyên lý bộ suy giảm số kết hợp xoay pha	42
15	Hình 2.6: Sơ đồ layout bộ suy giảm số kết hợp xoay pha	43
16	Hình 2.7: Lưu đồ xác định các cặp hệ số suy giảm phù hợp	44

STT	Tên hình vẽ, đồ thị	Trang
17	Hình 2.8: Số lượng cặp hệ số suy giảm theo góc xoay pha	45
18	Hình 2.9: Dải điều khiển mức suy giảm theo góc xoay pha	45
19	Hình 2.10: Sai số mức suy giảm theo mức suy giảm tín hiệu	47
20	Hình 2.11: Góc xoay pha theo các mức suy giảm tín hiệu	47
21	Hình 2.12: Kết quả mô phỏng với yêu cầu tương đương bộ xoay pha 8 bit	48
22	Hình 2.13: Kết quả mô phỏng với sai số góc xoay pha 0,5 độ	49
23	Hình 2.14: Kết quả khảo sát ở góc xoay pha 22,5 độ với sai số pha 0,5 độ	49
24	Hình 2.15: Sơ đồ thử nghiệm bộ suy giảm số kết hợp xoay pha chế tạo	51
25	Hình 2.16: Kết quả thử nghiệm với góc xoay pha 2,81 độ	51
26	Hình 2.17: Đo sai số góc xoay pha theo mức suy giảm tín hiệu	52
27	Hình 2.18: Sai số mức suy giảm theo mức suy giảm tín hiệu	52
28	Hình 3.1: Bóng bán dẫn GaN HEMT TGF2977-SM	58
29	Hình 3.2: Khảo sát chế độ làm việc của GaN HEMT TGF2977-SM	61
30	Hình 3.3: Đặc tuyến dòng điện I_{DS} theo điện áp V_{GS}	61
31	Hình 3.4: Sơ đồ nguyên lý bộ KĐCS thứ nhất	62
32	Hình 3.5: Mô phỏng Load/Source Pull xác định trở kháng tối ưu	63
33	Hình 3.6: Sơ đồ mạch OMN bộ khuếch đại Class-F thông thường	64
34	Hình 3.7: Phối hợp trở kháng và triệt hài bậc cao trên đồ thị Smith	65

STT	Tên hình vẽ, đồ thị	Trang
35	Hình 3.8: Trở kháng nguồn (a) và tải (b) biểu diễn trên đồ thị Smith	66
36	Hình 3.9: Sơ đồ mạng phân áp cực cổng và cực máng	68
37	Hình 3.10: Sơ đồ nguyên lý bộ KĐCS thứ nhất trên ADS	68
38	Hình 3.11: Thiết kế layout của bộ KĐCS thứ nhất	69
39	Hình 3.12: Hệ số phản xạ đầu vào và đầu ra của bộ KĐCS thứ nhất	69
40	Hình 3.13: Hệ số khuếch đại và độ cách ly của bộ KĐCS thứ nhất	70
41	Hình 3.14: Đặc tuyến hệ số ổn định của bộ KĐCS thứ nhất	70
42	Hình 3.15: Hiệu suất tín hiệu lớn của bộ KĐCS thứ nhất	71
43	Hình 3.16: Phổ các hài tín hiệu đầu ra của bộ KĐCS thứ nhất	72
44	Hình 3.17: Hiệu suất tín hiệu lớn với điện áp nguồn V_{DS} thay đổi	72
45	Hình 3.18: Mô hình 2 đường truyền mạch dải điện hình	74
46	Hình 3.19: Sơ đồ nguyên lý của bộ KĐCS thứ hai	75
47	Hình 3.20: Mạng phối hợp trở kháng đầu vào IMN và thiên cấp cực cổng	77
48	Hình 3.21: Mạng phối hợp trở kháng đầu ra OMN và thiên áp cực máng	77
49	Hình 3.22: Thiết kế layout của bộ KĐCS thứ hai	78
50	Hình 3.23: Các đặc tuyến hệ số phản xạ đầu vào S_{11} và đầu ra S_{22}	79
51	Hình 3.24: Hệ số khuếch đại và hệ số ổn định của bộ KĐCS thứ hai	79
52	Hình 3.25: Hiệu suất mô hình tín hiệu lớn bộ KĐCS thứ hai	80

STT	Tên hình vẽ, đồ thị	Trang
53	Hình 3.26: Hiệu suất <i>PAE</i> với các điện áp nguồn khác nhau	81
54	Hình 3.27: Hiệu suất <i>PAE</i> với khi điều chế nguồn và khi nguồn cố định	82
55	Hình 3.28: Khảo sát hiệu suất bộ KĐCS với mạng đường thẳng	86
56	Hình 3.29: Hiệu suất <i>PAE</i> của HTMPTC với các điều kiện khác nhau	88
57	Hình 3.30: Hiệu suất <i>PAE</i> hệ thống theo mức suy giảm công suất đầu ra	90
58	Hình 3.31: Mức cải thiện hiệu suất theo mức suy giảm công suất đầu ra	91
59	Hình 4.1: Cấu trúc mô-đun thu phát đề xuất	95
60	Hình 4.2: Sơ đồ khối chức năng bộ điều chế I/Q điển hình	99
61	Hình 4.3: Nguyên lý điều khiển pha và biên độ của bộ điều chế I/Q	102
62	Hình 4.4: Bước nhảy pha theo mức điện áp chuẩn hóa	103
63	Hình 4.5: Hệ thống thử nghiệm với bộ DDS và bộ điều chế I/Q	106
64	Hình 4.6: Thử nghiệm tạo tín hiệu ra-đa xung đơn	107
65	Hình 4.7: Tín hiệu điều chế mã pha	108
66	Hình 4.8: Kiểm tra khả năng điều chế tín hiệu nhảy tần từ xung sang xung	109
67	Hình 4.9: Kiểm tra khả năng điều chế tín hiệu băng thông rộng FMCW	110
68	Hình 4.10: Sơ đồ kết nối thử nghiệm điều khiển pha, biên độ	111
69	Hình 4.11: Tổng hợp giản đồ ăng-ten các trường hợp thử nghiệm	113

DANH MỤC BẢNG

STT	Tên bảng	Trang
1	Bảng 1.1: Số بیت bộ xoay pha và góc hướng đầu tiên búp sóng ăng-ten	22
2	Bảng 2.1: Danh sách các linh kiện chính	42
3	Bảng 2.2: Bảng so sánh tính năng xoay pha với các công bố liên quan	53
4	Bảng 2.3: Một số bộ xoay pha thực tế và các linh kiện của thiết kế thử nghiệm	55
5	Bảng 3.1: Chiều dài các đường truyền mạch dải của mạng IMN, OMN	66
6	Bảng 3.2: Kích thước các đoạn mạch dải mạng IMN, OMN	78
7	Bảng 3.3: Bảng so sánh bộ KĐCS thứ hai với các công bố khác	84
8	Bảng 3.4: Các loại phân bố biên độ sử dụng để phân tích	87
9	Bảng 3.5: Mức cải thiện hiệu suất PAE (%) ở các điều kiện khác nhau	89
10	Bảng 4.1: Số بیت N_1 và bước nhảy pha cực đại	104
11	Bảng 4.2: Tham số các trường hợp thử nghiệm điều khiển pha, biên độ	112

DANH MỤC KÝ HIỆU TOÁN HỌC

Ký hiệu	Ý nghĩa
$F(u)$	Công thức tổng hợp búp sóng của một ATMP
A_n	Hệ số kích thích của chấn tử thứ n
β	Góc lệch pha giữa các chấn tử ăng-ten
θ	Góc sóng tới
PAE	Hiệu suất cộng công suất của bộ KĐCS
P_{in}, P_{out}	Công suất tín hiệu đầu vào, đầu ra của bộ KĐCS
P_{DC}	Công suất tiêu thụ nguồn của bộ KĐCS
R	Phạm vi hoạt động
P_t, P_{sen}	Công suất phát, Độ nhạy của máy thu
G_t, G_r	Hệ số khuếch đại của ăng ten phát, ăng ten thu
L_{ges}	Hệ số tổn hao của đường truyền
$s(t), s_o(t)$	Tín hiệu đầu vào, tín hiệu đầu ra
$s_{Tran_IF}(t),$	Tín hiệu trung tần phát
$s_{DDS}(t)$	Tín hiệu đầu ra bộ DDS
A, ω, φ_o	Biên độ, tần số góc, pha đầu của tín hiệu
φ_I, φ_Q	Các góc dịch pha trên các kênh I, Q
R_I, R_Q	Hệ số suy giảm tín hiệu của các bộ suy giảm kênh I, Q
A_{TC}, A_{TL}	Mức suy giảm tiêu chuẩn, mức suy giảm thiết lập
$f_0, 2f_0, 3f_0$	Tần số của hài cơ bản, hài bậc 2, hài bậc 3.
$\lambda_0, \lambda_{2f_0}, \lambda_{3f_0}$	Bước sóng, bước sóng hài cơ bản, hài bậc hai, hài bậc 3
V_{GS}, V_{DS}	Điện áp thiên áp cực cổng, thiên áp cực máng

Ký hiệu	Ý nghĩa
I_{DS}	Dòng điện cực máng
$S_{11}, S_{12}, S_{21}, S_{22}$	Các tham số của ma trận tán xạ S
Z_0	Trở kháng đặc trưng
Z_{S_opt}, Z_{L_opt}	Trở kháng tối ưu của nguồn, tải tại tần số hài cơ bản
f_{IQMod_LO}, f_{DDS}	Tần số tín hiệu LO của bộ điều chế I/Q, bộ DDS
$\Delta\alpha$	Độ phân giải (bước nhảy) điện áp
$\Delta\varphi$	Độ phân giải (bước nhảy) pha
R_A	Dải thay đổi giá trị điện áp

DANH MỤC CÁC THUẬT NGỮ VÀ ĐỊNH NGHĨA

Thuật ngữ	Ý nghĩa
Hệ thống mạng pha tích cực	Hệ thống vô tuyến sử dụng ăng-ten mạng pha trong đó mỗi phần tử anten gắn với một MĐTP riêng.
Mạng ăng-ten dạng đường thẳng	Mạng gồm các phần tử ăng-ten được bố trí trên một đường thẳng, có thể cách đều hoặc không cách đều nhau.
Mạng ăng-ten mạng pha phẳng	Mạng ăng-ten có các phần tử ăng-ten được bố trí trên cùng một mặt phẳng.
Bộ suy giảm số kết hợp xoay pha tín hiệu	Một cấu trúc có khả năng điều khiển số cho phép vừa thực hiện chức năng suy giảm, vừa thực hiện chức năng xoay pha tín hiệu.
Hiệu suất cộng công suất	Hiệu suất của bộ KĐCS, tính bởi tỉ số giữa hiệu của công suất của tín hiệu cao tần đầu ra và công suất của tín hiệu cao tần đầu vào với công suất tiêu thụ nguồn.
Kỹ thuật điều chế nguồn	Kỹ thuật điều khiển điện áp nguồn của bộ KĐCS sao cho phù hợp với mức tín hiệu đầu vào (hoặc đầu ra) để đạt được hiệu suất công suất cao.
Độ phân giải pha	Sự thay đổi nhỏ nhất góc pha của tín hiệu hoặc bước nhảy pha nhỏ nhất của tín hiệu có thể đạt được.
Độ phân giải biên độ	Sự thay đổi nhỏ nhất biên độ của tín hiệu hoặc bước nhảy biên độ nhỏ nhất của tín hiệu có thể đạt được.
Mức cải thiện hiệu suất PAE hệ thống	Hiệu giữa hiệu suất PAE hệ thống khi các bộ KĐCS điều chế nguồn và hiệu suất PAE hệ thống khi các bộ KĐCS nguồn cố định với các điều kiện khác (công suất đầu ra, kích thước mảng .v.v.) tương đương
Mô-đun thu phát giao tiếp số	Mô-đun thu phát có các tín hiệu vào/ra và các tín hiệu điều khiển, đồng bộ cơ bản là các tín hiệu số.

GIỚI THIỆU LUẬN ÁN

1. Tính cấp thiết của luận án

Các mô-đun thu/phát (MĐTP) là thành phần không thể thiếu trong tất cả các hệ thống vô tuyến. Như tên gọi, các MĐTP có hai nhiệm vụ là phát và thu các loại tín hiệu vô tuyến khác nhau thông qua các hệ thống ăng-ten tùy theo chức năng của hệ thống. Cùng với sự phát triển của khoa học, kỹ thuật và công nghệ, các công nghệ vi mạch bán dẫn tích hợp mới cho phép nghiên cứu, thiết kế các MĐTP với tính năng, độ tích hợp, hiệu năng và hiệu suất ngày càng cao hơn. Điều này tạo ra xu hướng và cơ hội cho sự nghiên cứu và ứng dụng công nghệ ăng-ten mạng pha tích cực (ATMPTC) trong thực tế và ngược lại [1]. Kết quả của sự tập trung nghiên cứu mạnh mẽ trong những năm gần đây đã tạo ra nền tảng và các giải pháp cả về lý luận và công nghệ cho sự phát triển ứng dụng đầy hứa hẹn của công nghệ ATMPTC trong các hệ thống vô tuyến, từ các hệ thống ra-đa, các hệ thống thông tin vệ tinh đã biết trước đây, đến các ứng dụng trong các hệ thống thông tin vô tuyến hiện đại, mạng cảm biến vô tuyến (Wireless Sensor Networks – WSN), Internet vạn vật (Internet of Thing – IoT) và các hệ thống vô tuyến đa chức năng [2], [3], [4], [5], [6].

Hướng nghiên cứu, phát triển này ngày càng được thúc đẩy mạnh mẽ do tính ưu việt của các hệ thống vô tuyến sử dụng ATMPTC. Với cấu trúc mô-đun hóa và khả năng tổng hợp, quét búp sóng điện tử linh hoạt, hệ thống sử dụng ATMPTC có khả năng cấu hình hoạt động mềm dẻo, thông minh hơn, và có khả năng thực hiện đồng thời nhiều chức năng khác nhau (ra-đa, thông tin, tác chiến điện tử, hỗ trợ điện tử ...) trên cùng một hệ thống [7], [8], [9].

Bên cạnh những lợi ích rõ rệt của việc sử dụng ATMPTC, cũng bao gồm nhiều thách thức, cơ hội về công nghệ, độ phức tạp và chi phí phát triển ban đầu so với hệ thống thông thường [10], [11], [12], [13]. Ví dụ, các thách thức

trong phát triển hệ thống là do hệ thống có thể bao gồm hàng trăm tới hàng ngàn các MĐTP. Điều này cũng dẫn tới độ phức tạp cao trong điều khiển và đồng bộ tham số giữa các MĐTP của hệ thống cũng như các yêu cầu khắt khe khác trong thiết kế, chế tạo. Bên cạnh đó là yêu cầu về kích thước, trọng lượng của hệ thống. Ngoài ra, với số lượng MĐTP lớn như vậy cũng yêu cầu rất lớn về nhân lực và kinh phí để nghiên cứu và chế tạo ban đầu.

Các nghiên cứu, phát triển về hệ thống sử dụng ATMPTC, gọi chung là hệ thống mạng pha tích cực (HTMPTC), đã được phát triển từ lâu. Tuy nhiên, vẫn còn nhiều thách thức cả về lý thuyết, kỹ thuật, và công nghệ đối với các ứng dụng thực tế cụ thể, cũng như cần có các phương pháp luận và giải pháp mới để đạt được hiệu suất cao hơn cho HTMPTC. Trong đó, MĐTP được xem là thành phần cơ bản và quan trọng nhất của HTMPTC [14]. Do vậy, việc nghiên cứu các giải pháp để nâng cao chất lượng của MĐTP vẫn luôn là vấn đề được quan tâm nghiên cứu hàng đầu.

Trong MĐTP dùng cho HTMPTC, việc điều khiển các tham số pha và biên độ tín hiệu thu/phát trên từng MĐTP liên quan trực tiếp tới khả năng tổng hợp và quét búp sóng của hệ thống [15]. Trong đó, bao gồm các tham số về phạm vi, độ phân giải và độ chính xác mức biên độ, độ phân giải và độ chính xác góc xoay pha tín hiệu. Về cấu trúc, để đảm bảo khả năng tổng hợp và quét búp sóng tốt, các MĐTP được bố trí phân bố trên mặt mở ăng-ten với không gian hạn chế với khoảng cách giữa các chấn tử ăng-ten thường bằng nửa bước sóng để cho góc quét búp sóng rộng. Điều này cộng với việc sử dụng các bộ khuếch đại công suất (KĐCS) bán dẫn có mật độ công suất cao dẫn tới vấn đề về công suất tiêu tán và thách thức của hệ thống làm mát. Do đó, cần các giải pháp để nâng cao hiệu suất năng lượng, đặc biệt là hiệu suất của các bộ KĐCS để giảm thiểu công suất tiêu tán, từ đó giảm áp lực cho hệ thống làm mát, nâng cao chất lượng và tuổi thọ chung của toàn bộ hệ thống.

Bên cạnh đó, trong xu hướng phát triển của các hệ thống vô tuyến số đa chức năng hiện nay, MĐTP cho HTMPTC đa chức năng đòi hỏi phải có cấu trúc phù hợp đảm bảo tính linh hoạt, đa chức năng, chất lượng và hiệu suất cao.

2. Mục tiêu và nhiệm vụ của luận án

Mục tiêu của luận án là nghiên cứu về các giải pháp nhằm nâng cao chất lượng cho MĐTP dùng trong các HTMPTC nói chung và các HTMPTC đa chức năng nói riêng. Trong đó, các yếu tố về khả năng, điều kiện kỹ thuật và công nghệ trong nước cũng như chi phí được tính đến. Để đạt được mục tiêu trên, các nhiệm vụ chính được đặt ra của luận án, bao gồm:

- Đề xuất giải pháp loại bỏ các sai lệch, nâng cao độ phân giải xoay pha và các vấn đề liên quan với kỹ thuật, công nghệ phù hợp và chi phí thấp.
- Nghiên cứu, thiết kế bộ KĐCS có hiệu suất cao, phù hợp với các đặc điểm hoạt động đặc thù để nâng cao hiệu suất năng lượng của các HTMPTC.
- Xây dựng cấu trúc MĐTP giao tiếp số dùng cho HTMPTC đa chức năng.

3. Đối tượng và phạm vi nghiên cứu

- Đối tượng nghiên cứu: Đối tượng nghiên cứu của Luận án là MĐTP trong các HTMPTC. Trong đó, tập trung nghiên cứu các thành phần chính ảnh hưởng trực tiếp tới các tham số chất lượng của MĐTP và hệ thống.

- Phạm vi nghiên cứu: Luận án tập trung nghiên cứu các giải pháp kỹ thuật và công nghệ để nâng cao chất lượng MĐTP, đặc biệt là các thành phần trong mạch cao tần (Radio Frequency - RF) và các thành phần, tham số liên quan trực tiếp tới chất lượng của MĐTP dùng cho các HTMPTC. Đó là bộ suy giảm, khả năng xoay pha, hiệu suất công suất của các bộ KĐCS và bộ tổng hợp và điều khiển tham số tín hiệu. Bên cạnh đó là khả năng tích hợp các giải pháp trong cấu trúc tổng thể của MĐTP dùng cho HTMPTC đa chức năng.

4. Phương pháp nghiên cứu

Luận án sử dụng kết hợp nhiều phương pháp nghiên cứu để đạt được mục tiêu đề ra, bao gồm:

- + Khảo sát, phân tích các nghiên cứu đã có về HTMPTC, các thách thức và xây dựng phương án giải quyết phù hợp.
- + Mô phỏng các cấu trúc, thiết kế đề xuất, định hướng ứng dụng và phân tích hiệu quả theo điều kiện ứng dụng sát thực tế.
- + Thực nghiệm chế tạo và đo lường kiểm tra tham số sản phẩm theo trường hợp ứng dụng giả định.

5. Tình hình nghiên cứu trong và ngoài nước

Công nghệ mạng pha nói chung và công nghệ mạng pha tích cực quét búp sóng điện tử (Active electronically scanned array- AESA) nói riêng đã mang lại cuộc cách mạng không chỉ trong lĩnh vực quốc phòng mà còn trong các ngành thương mại. Khi xem xét sự phát triển đang diễn ra trong lĩnh vực này, có thể khẳng định chắc chắn rằng, tương lai của các hệ thống vô tuyến thuộc về công nghệ mạng pha và HTMPTC.

Những tiến bộ trong ngành công nghiệp điện tử hàng không, đặc biệt là trong máy bay chiến đấu đã bộc lộ những hạn chế trong hệ thống ra-đa điều khiển quét búp sóng cơ khí truyền thống. Tốc độ quét chậm, phạm vi bao phủ hạn chế và thiếu khả năng theo dõi và bám mục tiêu là một số hạn chế nổi bật [6]. Sự phát triển của công nghệ mạng pha được bắt đầu sau Chiến tranh thế giới thứ hai. Năm 1958, phòng thí nghiệm Lincoln của Viện Công nghệ Massachusetts (MIT) bắt đầu nghiên cứu công nghệ này và phát triển nhanh chóng sau đó [16]. Khi nhu cầu tăng, các lĩnh vực ứng dụng mới được khám phá và sự phát triển của công nghệ mạng pha tích cực đóng vai trò như chất

xúc tác, đặc biệt là trong sự phát triển của ra-đa mạng pha. Hiện nay, công nghệ mạng pha không chỉ giới hạn trong lĩnh vực quốc phòng mà còn đang được nghiên cứu, phát triển cho các mục đích thương mại khác như: thông tin di động [4], [17], mạng cảm biến vô tuyến WSN [18], [19], chuẩn đoán hình ảnh trong y tế, thông tin vệ tinh [20], và thiết bị siêu âm mạng pha dùng phát hiện các khuyết tật bên trong các cấu trúc mà không làm hỏng cấu trúc đó [21].v.v.

Xuất phát từ những tính ưu việt và xu hướng ứng dụng ngày càng rõ nét của công nghệ mạng pha tích cực trong các hệ thống vô tuyến, ngày càng có nhiều các nghiên cứu về cấu trúc hệ thống, phương pháp xử lý, các thành phần cốt yếu, công nghệ vật liệu, công nghệ làm mát... để vượt qua các thách thức và nâng cao chất lượng, hiệu năng để đưa vào các lĩnh vực ứng dụng ngày càng rộng rãi hơn của các HTMPTC.

Cùng với đó, sự phát triển về công nghệ vật liệu bán dẫn và vi mạch tích hợp đã thúc đẩy mạnh mẽ sự phát triển và khả năng đưa vào ứng dụng thực tế rộng rãi của các HTMPTC. Công nghệ vi mạch tích hợp giúp tăng khả năng tích hợp và hiệu quả năng lượng, đặc biệt cho các phần tử RF. Về công nghệ vật liệu cho vi mạch cao tần, có sự chuyển đổi từ sử dụng vật liệu GaAs sang sử dụng vật liệu GaN, SiGe BiCMOS và tích hợp GaN lên wafer silicon. Việc phát triển công nghệ vi mạch và vật liệu cũng cho phép tích hợp một hoặc nhiều MĐTP trên cùng một chip đơn [22], [23], [24]. Việc tích hợp MĐTP trên một chip đơn đặc biệt có ý nghĩa đối với các hệ thống hoạt động ở dải tần RF cao trên 30 GHz có không gian vô cùng hạn chế. Ví dụ, năm 2015, S. Shahramian và các tác giả đã công bố một thiết kế chip chứa 16 MĐTP dùng cho hệ thống mạng pha hoạt động ở băng tần W, với ăng-ten tích hợp dạng flip-chip PCB cho ứng dụng truyền dữ liệu nhiều ghi-ga-bít [25]. Năm 2017, B. Sadhu và các tác giả đã công bố kết quả nghiên cứu vi mạch chứa 32 MĐTP ở tần số 28 GHz, có khả năng quét búp sóng hai phân cực với độ phân giải 1.4 độ [26]. Một điểm

đặc trưng của các chip chứa nhiều MĐTP là có mật độ linh kiện cao và do đó, công suất cao tần phát thường rất thấp. Điều này dẫn tới phạm vi hoạt động của hệ thống bị hạn chế nhất định, hoặc số lượng MĐTP phải rất lớn.

Đối với các hệ thống hoạt động ở tần số dưới 10 GHz, không gian giữa các chân tử ăng-ten (thường được chọn bằng nửa bước sóng) là đủ để cho phép các thành phần cao tần RF, trung tần (Intermediate frequency – IF) và/hoặc băng gốc (BaseBand - BB) được thiết kế, chế tạo trên bo mạch PCB với các linh kiện, vi mạch tích hợp riêng lẻ và vi mạch tích hợp cao tần nguyên khối (Monolithic microwave integrated circuit - MMIC) (dạng đóng vỏ hoặc chưa đóng vỏ). Đã có rất nhiều công bố nghiên cứu về vi mạch KĐCS RF sử dụng công nghệ GaAs và sau này là GaN MMIC, cũng như các bộ khuếch đại dựa trên linh kiện đóng vỏ GaAs, GaN [27], [28], [29], [30].

Một số nghiên cứu khác tập trung thiết kế MĐTP hoặc các thành phần RF của MĐTP với mục đích dùng cho HTMPTC. Trong các công bố [29], [31] và [32], các tác giả đã đưa ra các kết quả nghiên cứu, thiết kế MĐTP ở băng tần X cho các hệ thống AESA đa chức năng sử dụng công nghệ MMIC trên các công nghệ vật liệu GaN và GaN kết hợp SiGe. Tác giả N.V. Zhuchkova công bố kết quả thiết kế MĐTP đa kênh băng tần X dùng cho HTMPTC [23], bao gồm hai loại MĐTP khác nhau ở mức công suất đầu ra. Trong đó, các MĐTP với công suất đầu ra lớn (10 W) được bố trí ở khu vực tâm của mạng ăng-ten và các MĐTP với công suất đầu ra nhỏ hơn (3 W) được bố trí ở khu vực phía ngoài và gần mép của mạng ăng-ten. Kết quả đem lại là giảm được mức búp sóng bên xuống -20 dB. Tuy nhiên, giải pháp này có mức công suất đầu ra cố định nên không cho phép điều chỉnh linh hoạt và hình thành nhiều búp sóng hoặc các dạng búp sóng khác nhau. Một nghiên cứu của P. Schuh và các tác giả về thiết kế bộ front-end đơn chip hiệu năng cao sử dụng công nghệ GaN dùng cho hệ thống AESA băng tần X thế hệ tiếp theo được công bố trong [33]. Một thiết kế

đơn chip khác chỉ bao gồm bộ front-end của hai kênh tuyến với công suất cực thấp dùng cho ra-đa mạng pha băng X được T. K. Thrivikraman thực hiện trên công nghệ SiGe BiCMOS [34].

Một hướng nghiên cứu khác cũng được quan tâm là kết hợp các ưu điểm của nhiều công nghệ vi mạch khác nhau trong cùng một thiết kế MĐTP. M. V. Heijningen công bố nghiên cứu sử dụng kết hợp công nghệ GaAs, GaN và Silicon tích hợp cao trên cùng chip [35]. Trong đó, công nghệ GaAs có chi phí thấp được sử dụng để thiết kế bộ xoay pha, bộ tiền khuếch đại, trong khi công nghệ silicon có mật độ tích hợp cao được sử dụng để thiết kế tuyến thu, còn công nghệ GaN có hiệu suất công suất cao hơn thì được áp dụng để thiết kế bộ KĐCS và bộ khuếch đại tạp âm thấp (Low Noise Amplifier - LNA). Một công bố khác về sử dụng nhiều công nghệ là của Martin Oppermann về thiết kế MĐTP hai phân cực với phần front-end sử dụng công nghệ GaN MMIC và phần điều khiển điện tử (khuếch đại tuyến tính, xoay pha, suy giảm, chuyển mạch thu phát) là core-chip sử dụng công nghệ SiGe BiCMOS [32].

Trên thực tế, các HTMPTC là các hệ thống vô tuyến sử dụng kỹ thuật, công nghệ cao và vẫn được bảo mật về kỹ thuật, công nghệ của các nước tiên tiến. Tuy nhiên, do các tính năng ưu việt và khả năng đa dụng của nó nên ngày càng được nhiều nước, công ty nghiên cứu, phát triển và công bố sản phẩm trên các ứng dụng dân dụng như các hệ thống thông tin vệ tinh, các hệ ra-đa dân dụng dùng phát hiện Drone và đặc biệt là các hệ thống thông tin di động 5G, các mạng WSN và IoT .v.v. [2], [3], [4], [5], [6]. Nhờ chính sách hội nhập sâu rộng với thế giới, đặc biệt trong hoạt động nghiên cứu khoa học và phát triển công nghệ, tại Việt Nam, trong những năm vừa qua cũng đã có nhiều cơ sở nghiên cứu triển khai các nghiên cứu và phát triển ứng dụng liên quan tới các HTMPTC. Tuy nhiên, do hạn chế về công nghệ và công nghiệp vi mạch tích hợp nên các nghiên cứu, thiết kế cơ bản tập trung ở các HTMPTC có dải tần số

làm việc RF thấp hơn 10 GHz. Lý do là vì đây là dải tần số cho phép khả năng cao trong thiết kế, chế tạo với các linh kiện đóng vỏ hoặc chíp không đóng vỏ.

Một số nghiên cứu về hệ thống ăng-ten mạng pha phẳng và một số mô-đun thành phần dùng trong thông tin vệ tinh đã được triển khai của Đại học Bách khoa Hà Nội [36], Đại học Quốc tế-Đại học Quốc gia TPHCM [37]. Học viện Kỹ thuật quân sự cũng đã triển khai nhiều đề tài, nhiệm vụ nghiên cứu, chế tạo và thử nghiệm về ra-đa 3D ở băng tần X cho các ứng dụng ra-đa quân sự và dân dụng. Tập đoàn Viễn thông Quân đội - Viettel đang nghiên cứu, phát triển các loại ra-đa 3D băng L, băng S và hệ thống trạm gốc cho mạng di động 5G [38], [39]. Viện Kỹ thuật quân sự của Quân chủng Phòng không-Không quân đang triển khai thực hiện các nghiên cứu, phát triển ra-đa 3D ở băng S. Viện Ra-đa/Viện Khoa học và Công nghệ quân sự đã hợp tác với Nam Phi để phát triển ra-đa băng tần X sử dụng ăng-ten mạng pha dùng cho Hải quân [40].

Tuy nhiên, các nghiên cứu trong nước nói chung chưa đề xuất giải pháp thực sự hiệu quả trong loại bỏ các sai lệch, nâng cao độ phân giải xoay pha và các vấn đề liên quan với kỹ thuật, công nghệ phù hợp và chi phí thấp; chưa có nghiên cứu nào thiết kế bộ KĐCS có hiệu suất cao, phù hợp với các đặc điểm hoạt động đặc thù để nâng cao hiệu suất năng lượng của các HTMPTC. Về tổng thể, chưa có nghiên cứu nào đề xuất cấu trúc MĐTP giao tiếp số dùng cho HTMPTC đa chức năng.

6. Đóng góp của luận án

Các kết quả nghiên cứu và đóng góp cụ thể của luận án gồm:

1. Đề xuất cấu trúc bộ suy giảm số kết hợp xoay pha tín hiệu có độ phân giải cao và chi phí thấp dựa trên các linh kiện đóng vỏ thương mại COTS. Cấu trúc đề xuất cho phép ứng dụng loại bỏ vấn đề xoay pha của bộ suy giảm, hiệu chỉnh sai số pha và/hoặc nâng cao độ phân giải xoay pha tín hiệu của MĐTP.

2. Nghiên cứu, thiết kế thành công bộ KĐCS công nghệ GaN điều chế nguồn (GaN Supply-Modulated Power Amplifier) có hiệu suất công suất được duy trì ở mức cao với dải rộng mức công suất đầu ra. Kết quả này cho phép cải thiện hiệu suất công suất của HTMPTC phù hợp với đặc thù về phân bố công suất trên mặt mở ăng-ten của HTMPTC và khi thay đổi công suất phát tương thích với cự ly hoạt động.

3. Đề xuất cấu trúc MĐTP số cho HTMPTC đa chức năng. Trong đó, ngoài áp dụng bộ suy giảm số kết hợp xoay pha tín hiệu và bộ KĐCS GaN điều chế nguồn, đề xuất sử dụng kết hợp bộ tổng hợp số trực tiếp (Direct Digital Synthesis - DDS) và bộ điều chế I/Q (IQ modulator) để tổng hợp và điều khiển pha, biên độ tín hiệu phát đáp ứng các yêu cầu của HTMPTC đa chức năng.

7. Bố cục của luận án

Nội dung chính của luận án được thể hiện trong 4 chương, cụ thể như sau:

Chương 1 của luận án trình bày những khái niệm, đặc điểm cơ bản về HTMPTC, MĐPT cho HTMPTC và các thách thức trong nghiên cứu, thiết kế MĐTP cho HTMPTC. Trong đó, các ưu điểm chính của HTMPTC và HTMPTC đa chức năng cũng được trình bày cho thấy HTMPTC là xu hướng và tương lai của các hệ thống vô tuyến kể cả trong lĩnh vực quân sự và ứng dụng dân dụng. MĐTP được xác định là thành phần hạt nhân và chiếm tỉ lệ lớn về kinh phí và các vấn đề kỹ thuật, công nghệ cần giải quyết. Đặc điểm cấu trúc hệ thống, phương thức hoạt động và các vấn đề về giảm chi phí, nâng cao chất lượng đặt ra các bài toán kỹ thuật đặc thù về hiệu suất công suất, độ phân giải xoay pha, tính đa chức năng ... đang là các thách thức và mục tiêu chính cho các nghiên cứu hiện nay để đưa HTMPTC ứng dụng rộng rãi trong thực tế. Các nội dung được phân tích, khảo sát trong **Chương 1** chính là nền tảng cho các đề xuất trong **Chương 2**, **Chương 3** và **Chương 4**.

Chương 2 trình bày đề xuất về giải pháp bộ suy giảm số kết hợp xoay pha tín hiệu có độ phân giải cao. Kết quả nghiên cứu cho thấy cấu trúc bộ suy giảm số kết hợp xoay pha tín hiệu đề xuất có khả năng thực hiện đồng thời hai chức năng suy giảm và xoay pha tín hiệu điều khiển số với độ phân giải cao, chi phí thấp. Các kết quả mô phỏng với thiết kế cụ thể ở dải tần số băng C chỉ ra rằng, với bộ suy giảm tín hiệu số 7 bit được sử dụng, cấu trúc đề xuất cho phép vẫn đảm bảo giữ nguyên các tính năng và độ phân giải của bộ suy giảm, đồng thời có khả năng thực hiện xoay pha tín hiệu trong phạm vi từ 0 đến 45 độ với độ phân giải tương đương bộ xoay pha 7 bit với sai số 1 độ. Năng lực của giải pháp đề xuất cho phép ứng dụng để loại bỏ hiện tượng xoay pha của bản thân bộ suy giảm, nâng cao chất lượng xoay pha tín hiệu khi kết hợp sử dụng các bộ xoay pha độ phân giải thấp thay cho các bộ xoay pha phân giải cao đắt tiền, và hiệu chuẩn sai lệch pha giữa các MĐTP

Chương 3 trình bày các nội dung nghiên cứu thiết kế các bộ KĐCS phù hợp với điều kiện hoạt động của MĐTP trong các HTMP TC. Đó là các bộ khuếch đại công suất sử dụng bóng bán dẫn GaN và kỹ thuật điều chế nguồn được nghiên cứu, thiết kế chi tiết. Các bộ KĐCS được thiên áp hoạt động ở Class AB và có các mạng phối hợp trở kháng đầu vào, đầu ra được thiết kế tối ưu theo phương pháp triệt hài. Nhờ các giải pháp kỹ thuật này, các bộ KĐCS được thiết kế có khả năng duy trì hiệu suất công suất cao trong dải rộng công suất đầu ra và băng thông rộng. Bộ KĐCS GaN điều chế nguồn được thiết kế có mức hiệu suất công suất (Power Added Efficiency - *PAE*) trên 54% trong dải 6 dB công suất đầu ra back-off và lớn hơn 35 % trong dải tần số từ 9.0 đến 9.8 GHz. Các kết quả mô phỏng và phân tích trên một số loại phân bố công suất và mô hình HTPMTC với cấu trúc và kích cỡ mạng ăng-ten khác nhau cho thấy, bộ khuếch đại GaN điều chế nguồn giúp nâng cao đáng kể hiệu suất công suất *PAE* của cả hệ thống.

Chương 4 của luận án trình bày đề xuất một cấu trúc MĐTP giao tiếp số mới dùng cho các HTMPT đa chức năng. Các đặc điểm và yêu cầu của MĐTP trong các HTMPT đa chức năng được xem xét, phân tích làm cơ sở cho việc đề xuất cấu trúc mới. Cấu trúc MĐTP đề xuất mới ngoài ứng dụng các giải pháp kỹ thuật, công nghệ đã được đề xuất trong **Chương 2** và **Chương 3**, còn đề xuất thêm giải pháp tổng hợp và điều khiển các tham số pha, biên độ tín hiệu phát bằng việc sử dụng kết hợp bộ DDS và bộ điều chế IQ. Giải pháp này cho phép đáp ứng khả năng tổng hợp linh hoạt, đa dạng các dạng tín hiệu phát với chất lượng và yêu cầu cao, cũng như cho phép điều khiển chính xác và độ phân giải cao các tham số pha, biên độ của tín hiệu phát đáp ứng yêu cầu và chất lượng của việc tổng hợp và quét búp sóng phát. Bộ tổng hợp tín hiệu phát được chế tạo mẫu và thử nghiệm trong việc tổng hợp các dạng tín hiệu xung đơn, tín hiệu điều chế pha nhị phân Baker 7 bit có độ rộng xung điều chế hẹp (96 ns), tín hiệu nhảy tần từ xung qua xung, và tín hiệu điều tần liên tục (Frequency-Modulated Continuous Wave - FMCW) có băng thông rộng. Các kết quả thử nghiệm cho thấy khả năng tổng hợp chính xác các dạng tín hiệu phát theo yêu cầu. Khả năng điều khiển chính xác pha, biên độ tín hiệu phát cũng được thử nghiệm và minh chứng trong các trường hợp sử dụng phân bố biên độ để giảm búp sóng bên và điều khiển quay hướng búp sóng chính trên mô hình giả thiết mạng ăng-ten dạng đường thẳng 16 chân tử cách đều nửa bước sóng.

Cuối cùng là phần kết luận chung của luận án. Trong đó, tóm tắt lại những kết quả và đóng góp của luận án cũng như một số định hướng phát triển nghiên cứu tiếp theo trong tương lai.

Chương 1

MÔ-ĐUN THU PHÁT CHO CÁC HỆ THỐNG MẠNG PHA TÍCH CỰC

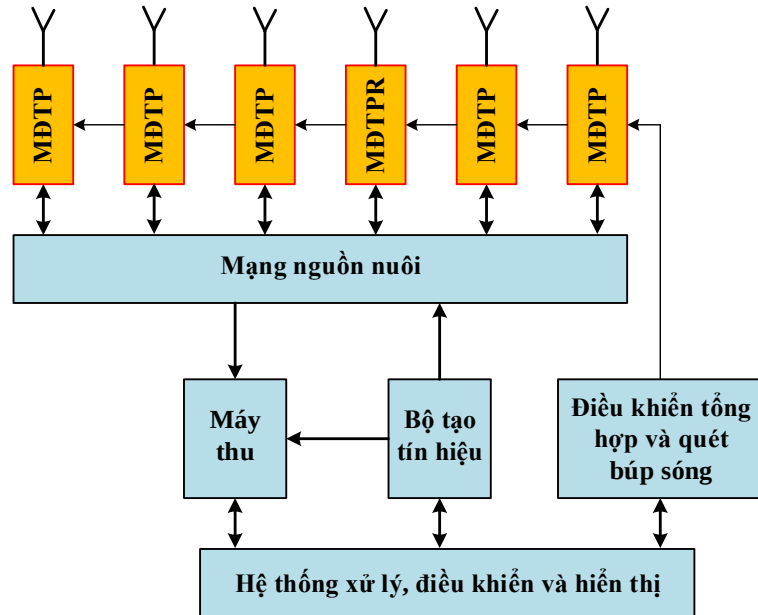
1.1. Giới thiệu chung về Hệ thống mạng pha tích cực và Hệ thống mạng pha tích cực đa chức năng

Trong lý thuyết ăng-ten, hệ thống mạng pha sử dụng ăng-ten mạng pha (ATMP). Trong đó, ATMP là một hệ thống gồm nhiều ăng-ten được sắp xếp trong không gian theo một bố trí nào đó, do vậy, giản đồ bức xạ tổng hợp có thể được tăng cường trên hướng cụ thể và triệt tiêu trên các hướng không mong muốn. Trong các HTMPTC, hướng búp sóng của ATMP có thể được quét điện tử tích cực mà không cần đến các cơ cấu quay cơ khí, nghĩa là có thể tạo ra búp sóng thu/phát vô tuyến theo các hướng khác nhau mà không cần di chuyển ăng-ten [41], [42], [43], [44]. Khả năng tổng hợp búp sóng độc đáo này giúp hệ thống mạng pha nói chung, HTMPTC nói riêng ngày càng được nghiên cứu và ứng dụng rộng rãi trong thực tiễn [2], [3], [4], [5], [6].

1.1.1. Hệ thống mạng pha tích cực

Trong các hệ thống vô tuyến, có hai loại hệ thống mạng pha quét điện tử là hệ thống mạng pha quét điện tử thụ động (HTMPTĐ) (Passive Electronically Scanned Array - PESA) và HTMPTC. Hệ thống HTMPTĐ sử dụng một bộ KĐCS lớn tập trung và một bộ khuếch đại tạp thấp (LNA) cùng với các phần tử xoay pha được bố trí tại mỗi anten trong mạng [6]. Trong hệ thống này, để thực hiện việc tổng hợp và quét búp sóng, các bộ xoay pha có thể được thực hiện bằng việc sử dụng vật liệu ferrite garnet đặt trong ống dẫn sóng (có độ tin cậy cao nhưng chế tạo đắt [45]). Các bộ xoay pha này có thể chịu được các mức công suất cao của bộ KĐCS lớn trong HTMPTĐ. Một nhược điểm của phương pháp này là thời gian để ferrite thay đổi trạng thái lớn, kết quả dẫn tới thời gian thay đổi hướng búp sóng lớn và việc quét búp sóng chậm của HTMPTĐ.

Ngược lại với các HTMPTĐ, trong các hệ thống HTMPTC, mỗi phân tử anten gắn với một MĐTP riêng với cấu trúc điển hình như mô tả trên Hình 1.1.



Hình 1.1: Sơ đồ cấu trúc điển hình HTMPTC

Theo cấu trúc này, tín hiệu phát được tạo ra từ bộ tạo tín hiệu và cấp tới từng MĐTP qua mạng nguồn nuôi. Ở hướng ngược lại, tín hiệu thu sau khi đi qua các MĐTP được cộng lại qua mạng cộng tín hiệu trước khi đưa đến máy thu. Việc điều khiển pha và biên độ tín hiệu được thực hiện trên từng MĐTP. Với các HTMPTC số, việc tạo tín hiệu phát và giải điều chế tín hiệu thu có thể được thực hiện ngay trên từng MĐTP dưới sự điều khiển, đồng bộ và thu nhận trực tiếp từ hệ thống xử lý tín hiệu số bên trên từng MĐTP và cả hệ thống.

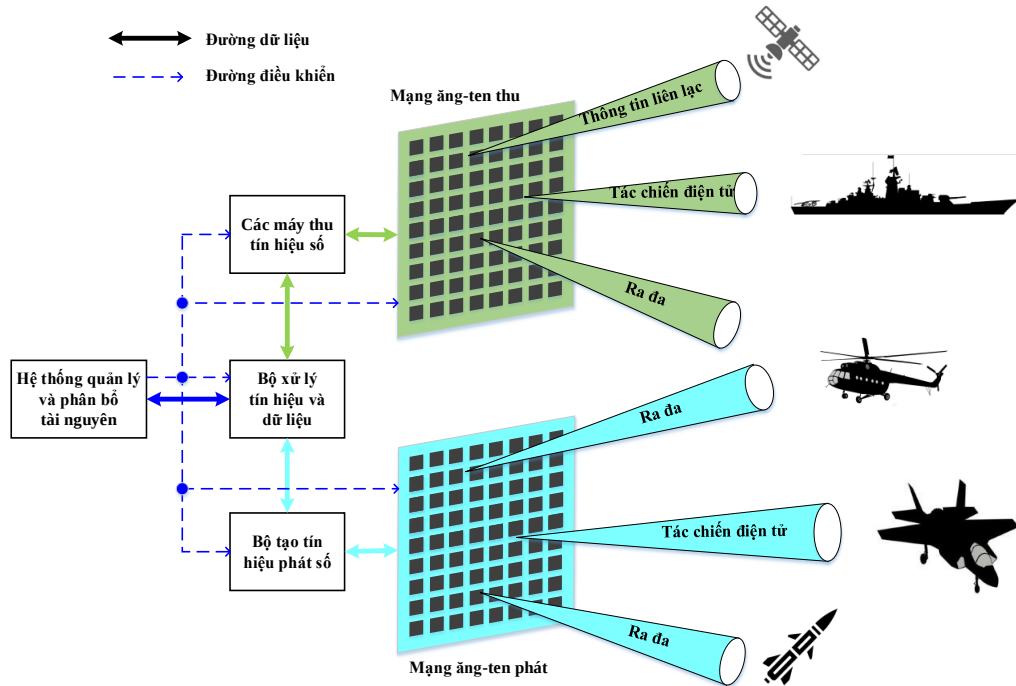
Trong HTMPTC, do các bộ xoay pha được đặt trước bộ KĐCS nên chỉ phải hoạt động với tín hiệu có công suất thấp và có thể sử dụng đi-ốt hoặc các chuyển mạch bán dẫn trường (FET) để chuyển từ trạng thái pha hiện tại sang giá trị pha mong muốn một cách nhanh chóng. Điều này cho phép các HTMPTC có thể thay đổi pha để quét búp sóng hoặc thay đổi từ trạng thái phát sang thu một cách nhanh chóng và linh hoạt.

Trong những năm gần đây, HTMPTC được nghiên cứu, phát triển và ứng dụng rộng rãi trong hệ thống ra-đa, thông tin và đặc biệt là xu hướng phát triển các hệ thống vô tuyến đa chức năng [3], [46], [47]. Cấu trúc của HTMPTC mang lại độ tin cậy cao, dải động rộng, độ nhạy cao, chống nhiễu điện từ tốt, linh hoạt và đa năng .v.v. [46], [48]. Kỹ thuật tổng hợp búp sóng sử dụng trong HTMPTC cho phép tổng hợp giản đồ búp sóng thu/phát một cách linh hoạt, quét búp sóng ăng-ten trong không gian, và thiết lập đa kênh hoặc bám đa mục tiêu khác nhau một cách linh hoạt.

1.1.2. Hệ thống mạng pha tích cực đa chức năng

Các hệ thống vô tuyến đa chức năng thường là sự kết hợp nhiều chức năng trong một hệ thống ra-đa [49] hoặc kết hợp giữa chức năng thông tin liên lạc và ra-đa trên cùng một hệ thống vô tuyến [50]. Các hệ thống vô tuyến đa chức năng đã được nghiên cứu, phát triển từ lâu [51], [52] để chia sẻ tài nguyên về tần số, hạn chế nhiễu điện từ qua lại lẫn nhau giữa các thiết bị [53], [54], nâng cao hiệu suất sử dụng hệ thống cũng như giúp giảm số lượng và chi phí vòng đời thiết bị [55]. Cùng với gia tăng về nhu cầu của các hệ thống thông tin liên lạc và khả năng thương mại hóa của các hệ thống ra-đa, các hệ thống vô tuyến đa chức năng ngày càng được chú trọng nghiên cứu phát triển. Theo đó, các chức năng của hệ thống vô tuyến đa chức năng có thể kể đến như: thông tin liên lạc vô tuyến, ra-đa dẫn đường, ra-đa thời tiết, tác chiến điện từ ... Theo đó, các công nghệ MIMO (Multiple-Input and Multiple-Output) và HTMPTC là yếu tố quan trọng trong các hệ thống vô tuyến đa chức năng [55].

Một cấu trúc điển hình cho hệ thống vô tuyến đa chức năng trên tàu được mô tả trên Hình 1.2, theo đó, toàn bộ hoặc mỗi phần của mặt mở ăng-ten có thể được sử dụng để tổng hợp một loại hoặc đồng thời nhiều búp sóng độc lập dùng cho các chức năng hệ thống khác nhau.



Hình 1.2: Cấu trúc điển hình của HTMPTC đa chức năng

Bên cạnh những ưu điểm, việc hợp nhất nhiều chức năng trên cùng một hệ thống cũng tiềm ẩn các rủi ro và thách thức. Do nhiều chức năng hệ thống khác nhau được hợp nhất trên cùng một thiết bị phần cứng nên nếu bị hỏng hóc thiết bị sẽ dẫn tới mất khả năng thực hiện nhiệm vụ của tất cả các chức năng do hệ thống đảm nhiệm. Điều này là nghiêm trọng hơn rất nhiều so với trường hợp mỗi chức năng được thực hiện bởi một hệ thống riêng biệt. Bên cạnh đó, HTMPTC đa chức năng được xây dựng dựa trên thành phần giữ vai trò nền tảng và quyết định là các MĐTP sẽ phải đối diện với các vấn đề về số lượng lớn MĐTP lớn; sự hạn chế không gian bố trí; hiệu suất của các bộ KĐCS; chi phí giá thành; vấn đề làm mát...

1.2. Mô đun thu phát cho Hệ thống mạng pha tích cực

Như đã phân tích ở trên, công nghệ mạng pha và HTMPTC đem lại rất nhiều lợi ích và đang trở thành xu hướng phát triển của nhiều lĩnh vực từ quân sự đến dân dụng. Trong HTMPTC, MĐTP đóng vai trò thành phần cốt lõi. Đặc

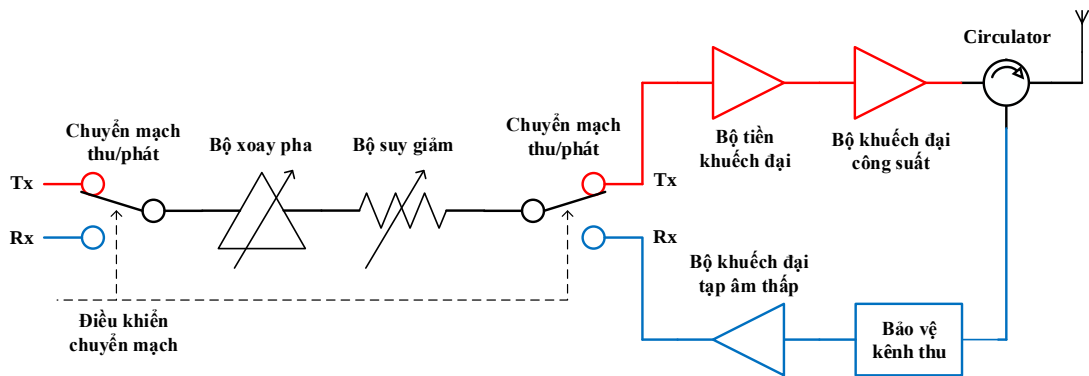
biệt, trong HTMPTC đa chức năng, các yêu cầu đối với MĐTP càng được đòi hỏi cao hơn. Ngoài các yêu cầu về xoay pha, suy giảm biên độ để tổng hợp búp sóng, các tính năng về khả năng tạo các tạo dạng sóng và băng thông tín hiệu cho các loại tín hiệu khác nhau tương ứng với các tính năng khác nhau là đặc biệt quan trọng.

Hiện nay, các HTMPTC sử dụng ba cấu trúc tổng hợp và quét búp sóng chính là tương tự, tương tự + số và số hoàn toàn. Trong đó, khả năng tổng hợp và quét búp sóng của HTMPTC phụ thuộc trực tiếp vào kiểu MĐTP được sử dụng. Trong phần này, Luận án giới thiệu hai cấu trúc MĐTP điển hình được dùng trong HTMPTC là MĐTP tương tự và MĐTP số.

1.2.1. Mô-đun thu phát tương tự

Trong HTMPTC sử dụng kỹ thuật tổng hợp và quét búp sóng tương tự, tín hiệu phát thường được tạo ra từ một bộ tạo tín hiệu và được trộn lên tần số cao tần trước khi được cấp tới các MĐTP qua mạng cấp nguồn nuôi. Tín hiệu cao tần thu từ các MĐTP sau khi đã được điều khiển pha, biên độ theo các giá trị trọng số mong muốn sẽ được cộng lại bởi mạng cộng tín hiệu cao tần và đưa vào máy thu để thực hiện các công đoạn xử lý tín hiệu tiếp theo. Do đó, trên mỗi MĐTP đều được bố trí các bộ xoay pha và bộ suy giảm tín hiệu (hoặc khuếch đại VGA) để thực hiện tổng hợp và quét búp sóng phát, thu mong muốn.

Do sử dụng chung bộ tạo tín hiệu và máy thu xử lý, cấu trúc điển hình MĐTP tương tự sử dụng trong HTMPTC thường gồm các thành phần chính của phần tín hiệu cao tần như mô tả trên Hình 1.3 [6]. Theo hình vẽ, trên tuyến phát, mỗi MĐTP chứa các bộ tiền khuếch đại và bộ KĐCS riêng. Phần KĐCS có thể bao gồm một số bộ KĐCS, trong đó công suất đầu ra của các bộ khuếch đại này được kết hợp để đạt được công suất đầu ra cần thiết đưa tới ăng-ten.



Hình 1.3: Cấu trúc điển hình MĐTP cho HTMPTC tương tự

Trên tuyến thu cao tần, tín hiệu cao tần thu được từ ăng-ten được đưa qua bộ Circulator, bộ bảo vệ kênh thu (Limiter) tới bộ khuếch đại tập âm thấp (LNA). Một bộ Circulator được sử dụng để cung cấp chức năng song công và cách ly giữa các tuyến thu và phát, đồng thời ngăn chặn việc kéo tải của bộ KĐCS gây ra bởi các thay đổi của trở kháng đầu vào phần tử ăng-ten trong quá trình quét búp sóng [56]. Để giảm thiểu chi phí, các bộ xoay pha (Phased Shifter – PS) và bộ khuếch đại có hệ số khuếch đại (HSKĐ) biến đổi được (Variable Gain Amplifier - VGA) hoặc các bộ suy giảm tín hiệu (Attenuator-ATT) được sử dụng chung và được điều khiển bởi các bộ chuyển mạch thu phát (CMTP). Kiến trúc này tạo ra sự cân bằng hiệu suất tối ưu giữa các tham số hệ số tập, hài bậc ba và dải động máy thu của MĐTP [57].

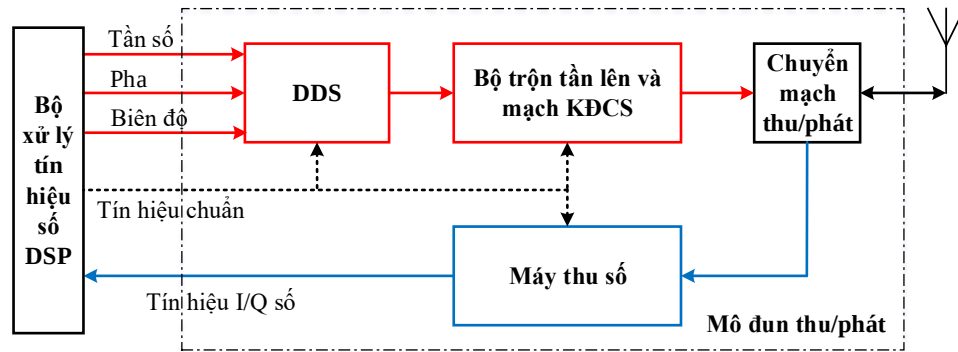
Ngoài các thành phần cao tần trên, các mạch ổn áp và điều khiển số cũng thường được đặt trong MĐTP. Bộ lưu trữ năng lượng cục bộ có thể được sử dụng để duy trì mức dòng xung phát và đáp ứng các yêu cầu khi thời gian phát tăng. Ngoài ra, các bộ ổn áp được mắc nối tiếp có thể được sử dụng cho một số hoặc tất cả các điện áp để giảm độ gợn và nhiễu của nguồn điện xuống mức chấp nhận được để đáp ứng các yêu cầu ngày càng cao về độ sạch của phổ tần số [58]. Các tín hiệu số để điều khiển bộ xoay pha và bộ suy giảm tín hiệu thường được đưa nối tiếp vào MĐTP để giảm số lượng đường điều khiển giúp giảm độ phức tạp. Chuỗi dữ liệu nối tiếp này có thể được chuyển đổi thành dữ

liệu song song trong MĐTP. Bộ nhớ cũng có thể được sử dụng trên MĐTP để lưu các giá trị tham số tính toán sẵn giúp giảm thời gian cần thiết cho việc chuyển đổi giữa các vị trí búp sóng đã được xác định trước. Mặc dù các MĐTP số có sự phát triển mạnh mẽ, nhưng MĐTP tương tự vẫn được nghiên cứu, phát triển và ứng dụng trong các ứng dụng cụ thể do có những đặc điểm riêng.

1.2.2. Mô-đun thu phát số

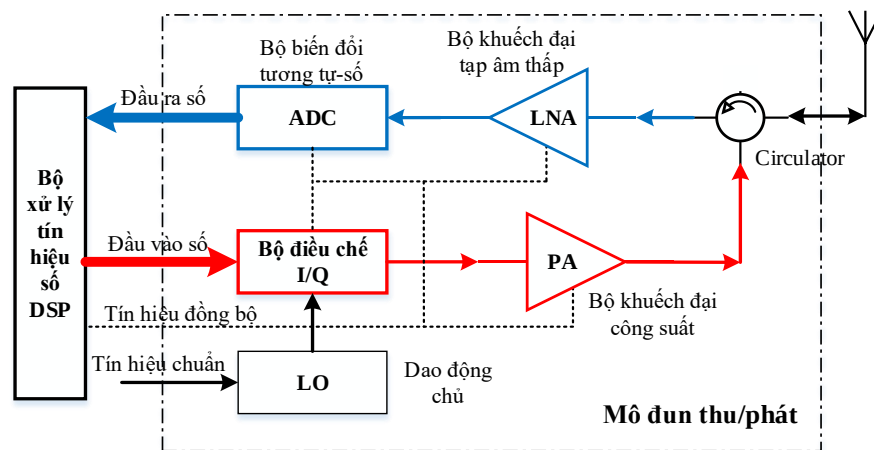
Trong HTMPTC số, các thành phần liên quan tới bộ xoay pha, bộ suy giảm tín hiệu (hoặc bộ khuếch đại cao tần có điều khiển) của MĐTP được loại bỏ và thay bằng các bộ biến đổi tín hiệu. Trong đó, tín hiệu phát dạng số có thể được tạo ra từ tín hiệu số đầu ra bộ tạo tín hiệu đưa qua bộ biến đổi số - tương tự (Digital-Analog Converter - DAC) và trộn tần lên tần số RF hoạt động trước khi khuếch đại lên công suất cần thiết để phát đi. Tín hiệu cao tần thu sau khi khuếch đại LNA sẽ được trộn tần xuống tần số trung tần (hoặc băng tần cơ sở) và đưa tới bộ biến đổi tương tự-số (Analog-Digital Converter - ADC) để chuyển thành dữ liệu số trước khi đưa tới bộ xử lý tín hiệu số (DSP). Các tham số về pha, biên độ của tín hiệu trên cả tuyến phát và thu đều có thể được điều khiển, thiết lập và xử lý dưới dạng dữ liệu số trong bộ DSP.

Trong [59], một cấu trúc MĐTP dựa trên bộ DDS dùng cho HTMPTC được giới thiệu. Điểm chú ý trong cấu trúc đề xuất là mỗi MĐTP sẽ chứa một bộ DDS để thực hiện đồng thời hai nhiệm vụ là tạo tín hiệu phát và thiết lập tham số tín hiệu trung tần phát như mô tả trên Hình 1.4. Trong hình, chức năng của các bộ xoay pha và bộ suy giảm tín hiệu phát được thực hiện tích hợp trên bộ DDS. Các tham số pha, biên độ và tần số của tín hiệu phát được đưa tới đầu vào bộ DDS từ bộ DSP. Bộ DDS sẽ tổng hợp ra tín hiệu phát theo các tham số đưa tới và hoạt động đồng bộ trong hệ thống bởi sự điều khiển của bộ DSP và các tín hiệu chuẩn chung.



Hình 1.4: Cấu trúc MĐTP sử dụng DDS

Trong [60], các tác giả đề xuất cấu trúc MĐTP cho hệ thống thực hiện hai chức năng ra-đa và thông tin vô tuyến trong các hệ thống giao thông thông minh trong tương lai. Trong đó, MĐTP sử dụng giải pháp tạo các tín hiệu I/Q trực tiếp từ các tín hiệu số nhận được từ bộ DSP và đưa qua các bộ chuyển đổi số - tương tự (Digital to Analog Converter – DAC) trước khi đưa tới bộ điều chế I/Q để tạo tín hiệu phát. Một giải pháp tương tự được giới thiệu trong [61] cho các hệ thống thông tin trên tàu có sơ đồ khối MĐTP được mô tả trên Hình 1.5.



Hình 1.5: Sơ đồ khối MĐTP số dựa trên bộ điều chế I/Q

Dễ thấy, MĐTP giao tiếp số cho HTMPTC số nói chung và HTMPTC đa chức năng đa số nói riêng hiện nay chủ yếu dựa trên sử dụng kỹ thuật điều chế I/Q hoặc kỹ thuật DDS để thực hiện đồng thời việc tạo dạng sóng tín hiệu phát cũng như các chức năng xoay pha và suy giảm biên độ tín hiệu cho việc tổng hợp và quét búp sóng số khi phát.

1.3. Các nội dung nghiên cứu nâng cao chất lượng của mô-đun thu phát dùng cho các hệ thống mạng pha tích cực

Các yêu cầu về MĐTP bắt nguồn từ các yêu cầu đối với ATMP của HTMPTC và có các thay đổi đáng kể tùy thuộc vào ứng dụng. Các thông số chính cần xem xét, và tính đến đối với MĐTP dùng cho các HTMPTC khi nghiên cứu, thiết kế và chế tạo có thể kể đến như: tần số hoạt động và băng thông; công suất phát; hiệu suất công suất; nhiễu và hài tín hiệu phát; tín hiệu sử dụng; hệ số tạp tuyến thu; hệ số khuếch đại tuyến thu và nhiễu hài bậc ba; số bit điều khiển biên độ và pha; sai số trung bình bình phương (Root mean squared error - RMSE) của biên độ và pha; yêu cầu về thời gian trung bình giữa các lần hỏng hóc (MTBF); chi phí nghiên cứu, chế tạo thử nghiệm và sản xuất.

Trong phạm vi nghiên cứu của Luận án, Nghiên cứu sinh tập trung nghiên cứu, tiếp cận các vấn đề liên quan đến chất lượng của MĐTP dùng cho HTMPTC chủ yếu dưới đây:

1.3.1. Bộ xoay pha và Bộ suy giảm tín hiệu

MĐTP trong các HTMPTC phải có khả năng điều khiển góc pha và biên độ tín hiệu. Đối với các HTMPTC tổng hợp và quét búp sóng tương tự, MĐTP cần có ít nhất một bộ xoay pha và bộ suy giảm tín hiệu trên các tuyến thu/phát với các tham số đủ để đáp ứng các yêu cầu của chức năng tổng hợp và quét búp sóng của hệ thống. Theo đó, độ phân giải của bộ xoay pha là tham số ảnh hưởng trực tiếp tới chất lượng quét búp sóng của HTMPTC.

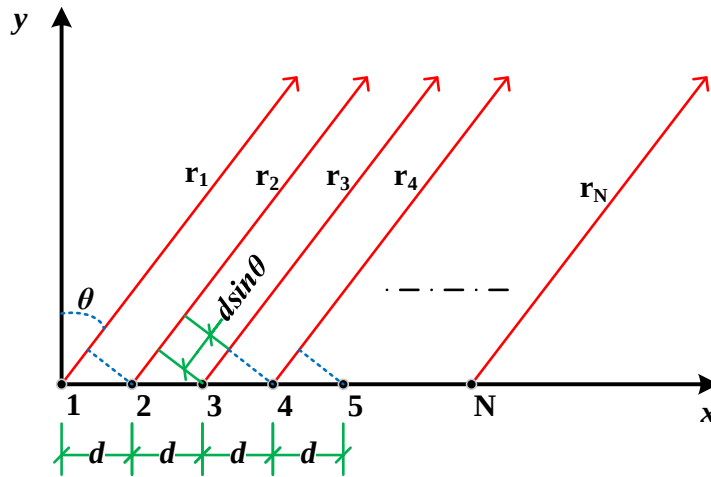
Để đánh giá ảnh hưởng của độ phân giải pha đến chất lượng của HTMPTC, xét HTMPTC sử dụng ATMP dạng đường thẳng với N phần tử ăng-ten như chỉ ra trong Hình 1.6.

Theo hình vẽ, các phần tử ăng-ten được đặt cách đều nhau bởi khoảng cách d dọc theo trục tọa độ. Xét trường hợp thu tín hiệu, ứng với góc sóng tới

θ , tín hiệu thu được trên các chân tử liền kề có góc pha lệch nhau một lượng bằng nhau β và được tính theo công thức sau:

$$\beta = kd \sin \theta \quad \text{Equation Chapter 1 Section 1(1.1)}$$

trong đó, $k = 2\pi / \lambda$ với λ là bước sóng.



Hình 1.6: Sơ đồ bố trí của ATMP gồm N phần tử

Do vậy, một cách đơn giản, để tất cả các chân tử đều thu được tín hiệu và cộng đồng pha nhau nhằm thu được mức tín hiệu tối đa, hệ thống cần điều khiển bộ xoay pha để bù lượng pha sai lệch này. Theo nguyên lý này, việc điều khiển góc xoay pha quyết định góc quét búp sóng. Xét trong trường hợp sử dụng các bộ xoay pha số (được ứng dụng phổ biến hiện nay), do góc xoay pha chỉ đạt được ở các điểm tương ứng với độ phân giải xoay pha nên không phải góc quét nào búp sóng ăng-ten cũng có thể hướng tới chính xác. Giả sử độ phân giải xoay pha, tương ứng với bước nhảy pha có thể thiết lập, là $\Delta\varphi$ độ, thì góc hướng của búp sóng ăng-ten có thể quét chính xác θ_n được xác định như sau:

$$\theta_n = \sin^{-1}\left(n \times \frac{\Delta\varphi}{kd}\right) \quad n = 1 \dots M \quad (1.2)$$

trong đó, n là chỉ số góc hướng của búp sóng ăng-ten có thể quét được, và M là số lượng bước nhảy góc pha đặt được của bộ xoay pha sử dụng.

Xét trường hợp $d = \lambda / 2$ và các bộ xoay pha có số bit điều khiển pha là 4, 5, 6, 7 và 8 bit. Theo công thức (1.2), thu được kết quả các góc hướng đầu tiên của búp sóng ăng-ten có thể thiết lập ($n=1$) như trong Bảng 1.1.

Bảng 1.1: Số bit bộ xoay pha và góc hướng đầu tiên búp sóng ăng-ten

<i>Số bit bộ xoay pha</i>	<i>Bước nhảy pha (độ)</i>	<i>Góc hướng đầu tiên (độ)</i>
4	22,5	7,181
5	11,25	3,583
6	5,625	1,791
7	2,812	0,895
8	1,406	0,448

Từ các số liệu trên Bảng 1.1, dễ thấy, độ phân giải pha càng cao, cho phép bao phủ không gian quét búp sóng của HTMPTC càng kín. Điều này càng có ý nghĩa trong các hệ thống có yêu cầu cao về độ định hướng và khả năng phân biệt chính xác các đối tượng như các hệ thống ra-đa, các hệ thống thông tin MIMO đa búp sóng.... Do đó, nâng cao khả năng và chất lượng xoay pha luôn có ý nghĩa lớn trong nâng cao chất lượng của MĐTP và HTMPTC.

Tương tự như bộ xoay pha, các bộ suy giảm là thành phần không thể thiếu trong các MĐTP tương tự. Bộ suy giảm được dùng để điều khiển mức tín hiệu phát (thu) của từng MĐTP và tương ứng là của cả hệ thống để thực hiện tổng hợp búp sóng phát (thu) và mức công suất phát (thu) của hệ thống. Công thức tổng hợp búp sóng của một ATMP dạng đường thẳng với khoảng cách đều nhau giữa các chấn tử cho trong Hình 1.6 được mô tả như sau [7]:

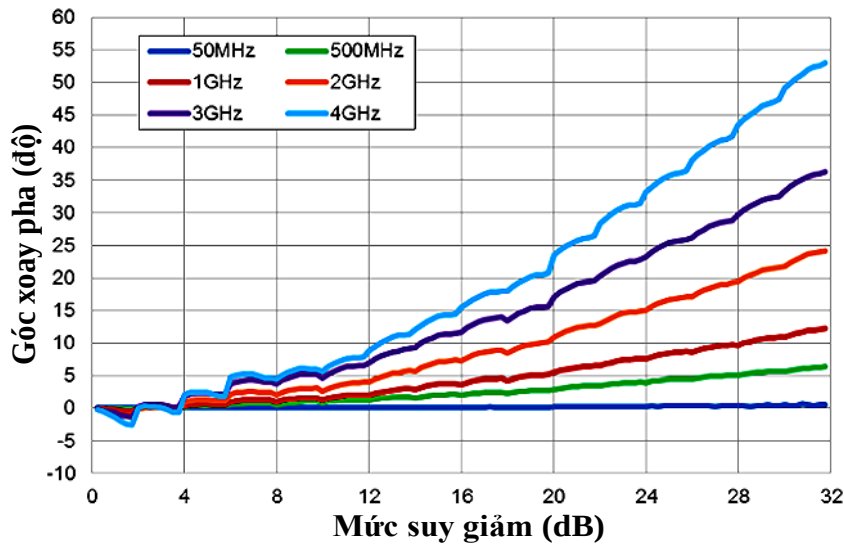
$$F(u) = \sum_{n=1}^N A_n \times \exp[j2\pi(n-1)u] \quad (1.3)$$

trong đó, $F(u)$ là hàm của góc θ , A_n là hệ số kích thích của phần tử thứ n , N là số lượng phần tử của mạng ăng-ten, u là thành phần được tính như sau:

$$u = \frac{d}{\lambda} \times (\sin \theta - \sin \theta_0) \quad (1.4)$$

trong đó, θ_0 là góc hướng mong muốn của giản đồ búp sóng.

Theo công thức (1.3) và (1.4), để đạt được mục tiêu là tổng hợp búp sóng có hình dạng theo mong muốn và giảm mức độ của búp sóng bên, hệ số kích thích của các phần tử trong mảng phải tuân theo một phân bố nhất định. Trong đó, hệ số kích thích A_n bao gồm cả pha và biên độ. Trong đó, tham số biên độ được điều khiển bởi các bộ suy giảm. Hiện nay, bộ suy giảm sử dụng trong các HTMPTC chủ yếu là các bộ suy giảm điều khiển số (gọi tắt là bộ suy giảm số) với số bit thiết lập mức suy giảm thường là 6 hoặc 7. Với các mạng kích thước lớn, để đảm bảo tiệm cận với các phân bố biên độ trên mặt mở ăng-ten, các bộ suy giảm số càng đòi hỏi có độ phân giải cao.



Hình 1.7: Góc xoay pha theo mức suy giảm và tần số

Trong thực tế, với mỗi bit suy giảm sẽ gây ra một lượng xoay pha khác nhau, kết quả dẫn tới lượng xoay pha tổng là khác nhau với các mức suy giảm khác nhau. Để minh họa cho vấn đề này, xét bộ suy giảm số RFSA3714 của Qorvo [62]. Theo tài liệu công bố của hãng sản xuất, góc xoay pha tín hiệu khi đi qua bộ suy giảm RFSA3714 thay đổi theo mức suy giảm và tần số như được

mô tả trên Hình 1.7. Theo hình vẽ, ở các tần số thấp (< 500 MHz) hoặc mức suy giảm nhỏ (dưới 10 dB), bộ suy giảm gây ra góc xoay pha tín hiệu tương đối nhỏ. Tuy nhiên, góc xoay pha tín hiệu sẽ tăng lên cả theo tần số và theo mức suy giảm. Về giá trị có thể lên tới 50 độ ở tần số 4 GHz và mức suy giảm 32 dB. Sự thay đổi và mức chênh lệch pha rất lớn này cần phải được tính tới trong quá trình điều khiển pha của MĐTP và hệ thống. Trong trường hợp khác, góc xoay pha này có thể theo hai hướng âm, dương với điểm cắt tại tần số ở giữa băng tần hoạt động, ví dụ bộ suy giảm HMC425A của Analog Devices [63].

1.3.2. Bộ khuếch đại công suất

Giống như trong các hệ thống vô tuyến, điện tử, hiệu suất năng lượng của một HTMPTC phụ thuộc vào nhiều thành phần trong hệ thống đó như các bộ KĐCS, khối xử lý, khối nguồn, khối điều khiển.v.v. Ở đây, luận án chỉ tập trung xem xét thành phần tiêu thụ năng lượng lớn nhất trong HTMPTC, đó chính là các bộ KĐCS [64].

Việc nâng cao hiệu suất công suất của các bộ KĐCS luôn là một lĩnh vực nghiên cứu được chú trọng và tham gia tích cực do những lợi ích rõ ràng mà chúng mang lại. Điều này càng trở lên quan trọng và luôn là một thách thức trong nghiên cứu, phát triển các HTMPTC. Làm việc với hiệu suất cao cho phép các bộ KĐCS tạo ra công suất mong muốn với mức công suất tiêu tán nhỏ. Trong đó, công suất tiêu tán là thành phần biến đổi thành nhiệt năng và làm nóng trực tiếp bộ KĐCS, các thành phần của MĐTP cũng như toàn bộ hệ thống, kết quả làm ảnh hưởng trực tiếp tới chất lượng của MĐTP và toàn bộ hệ thống. Các ảnh hưởng được thể hiện trên các điểm cụ thể như sau:

- Việc nghiên cứu, thiết kế để đạt hiệu suất cao cho các bộ khuếch đại công suất chủ yếu xuất phát từ các lý do nhiệt và chi phí vận hành. Mặc dù có nhiệt độ kênh tối đa có thể rất cao (ví dụ với quy trình QGaN25 là 225°C), mật độ

công suất cao có thể dễ dàng đẩy linh kiện hoạt động gần giới hạn đó. Tuy nhiên, trên thực tế, các linh kiện chỉ khuyến cáo hoạt động ở nhiệt độ tối đa thấp hơn nhiều (ví dụ với bán dẫn TGF2977-SM của Qorvo là 85 °C ở 5 W). Do đó, nhiệt độ hoạt động của linh kiện phải được giữ ở mức thấp để đạt được thời gian trung bình bị lỗi (Mean-Time-To-Failure, viết tắt là MTTF) của linh kiện cao [65]. Điều này cũng đồng nghĩa làm tăng giá trị MTTF và giảm chi phí vòng đời của MĐTP, hệ thống. Đó là vì theo cách tính giá trị MTTF của các linh kiện điện tử, MTTF của linh kiện điện tử có giá trị lớn hơn, tương ứng với chi phí vòng đời thấp hơn ở nhiệt độ thấp hơn và ngược lại [66].

- Trong HTMPTC, các MĐTP được đặt ngay sau các phần tử bức xạ ăng-ten, điều này đặt ra những hạn chế về không gian bố trí và cấu hình các thành phần. Theo đó, để đạt được phạm vi quét búp sóng rộng và chính xác, cũng như tránh hiện tượng tạo “grating lobes” thì khoảng cách giữa các chân tử trong mạng ăng ten thường nằm trong dải từ một nửa đến một bước sóng [7]. Điều này dẫn tới khó khăn trong việc bố trí các MĐTP và hệ thống làm mát. Đặc biệt với các hệ thống hoạt động ở tần số cao (các hệ thống ra-đa băng tần X có khoảng cách giữa các MĐTP chỉ khoảng 1.5-1.8 cm). Do đó, yêu cầu về hiệu suất cao cho các tầng KĐCS lại càng được đòi hỏi cao hơn do khó khăn của việc bố trí hệ thống tản nhiệt.

- Ngoài ra, ảnh hưởng về nhiệt gây ra do các bộ KĐCS còn tác động tới các thành phần khác đặt gần nhau chung trên MĐTP. Trong đó, đặc biệt là sự ảnh hưởng trực tiếp tới tạp âm nhiệt và do đó làm tăng hệ số tạp của bộ khuếch đại LNA. Điều này sẽ ảnh hưởng một phần tới độ nhạy của máy thu.

Để đánh giá hiệu suất của bộ KĐCS, sử dụng tham số hiệu suất cộng công suất (Power-Added Efficiency – *PAE*). Hiệu suất *PAE* được tính bởi tỉ số giữa hiệu công suất của tín hiệu cao tần đầu ra (công suất đầu ra) và đầu vào (công

suất đầu vào) với công suất tiêu thụ nguồn như mô tả trong công thức sau:

$$PAE(\%) = \frac{P_{out} - P_{in}}{P_{DC}} \times 100 (\%) \quad (1.5)$$

trong đó, P_{in} , P_{out} và P_{DC} lần lượt là công suất đầu vào, công suất đầu ra và công suất tiêu thụ nguồn của bộ KĐCS.

Trên cơ sở đó, hiệu suất PAE của HTMPTC gồm N MĐTP (tương ứng với N bộ KĐCS) được định nghĩa như sau:

$$PAE_{HT}(\%) = \frac{\sum_{k=1}^N P_{out_k} - P_{in_k}}{\sum_{k=1}^N P_{DC_k}} \times 100 (\%) \quad (1.6)$$

trong đó, PAE_{HT} là hiệu suất PAE hệ thống, P_{in_k} , P_{out_k} và P_{DC_k} lần lượt là công suất đầu vào, đầu ra và công suất tiêu thụ nguồn của bộ KĐCS thứ k .

Từ công thức (1.5), chúng ta có:

$$P_{DCk} = \frac{P_{out_k} - P_{in_k}}{PAE_k} \times 100 \quad (1.7)$$

trong đó, PAE_k là hiệu suất PAE của bộ KĐCS thứ k .

$$PAE_{HT}(\%) = \frac{\sum_{k=1}^N P_{out_k} - P_{in_k}}{\sum_{k=1}^N \frac{P_{out_k} - P_{in_k}}{PAE_k}} \times 100 = \frac{\sum_{k=1}^N \Delta P_k}{\sum_{k=1}^N \frac{\Delta P_k}{PAE_k}} \times 100 (\%) \quad (1.8)$$

trong đó, ΔP_k là hiệu công suất giữa đầu ra và đầu vào của bộ KĐCS thuộc MĐTP thứ k .

Công thức (1.8) chỉ ra rằng, hiệu suất PAE hệ thống phụ thuộc trực tiếp vào hiệu suất PAE của mỗi bộ KĐCS trong mảng ăng-ten tích cực với công suất đầu ra tương ứng.

Hiện nay, các hướng nghiên cứu về bộ KĐCS được tập trung thực hiện các hướng chính công nghệ vật liệu và các kiểu bộ KĐCS hiệu suất cao. Về công nghệ vật liệu, các công nghệ đem lại hiệu suất cao như các công nghệ LDMOS, GaAs, GaN ngày càng được tập trung nghiên cứu và ứng dụng trong thực tiễn [65], [67], [68], [69], [70]. Trong đó, công nghệ GaN được xem là có nhiều ưu điểm vượt trội và đang là xu hướng tương lai, ngày càng được đầu tư nghiên cứu, ứng dụng [71], [72], [73].

Về các kiểu bộ KĐCS, các kiểu bộ KĐCS có chế độ làm việc đem lại hiệu suất cao vẫn tiếp tục được tập trung nghiên cứu, ứng dụng và phát triển như các bộ Class E, Class F, Class J [74], [75], [76], [77]. Bên cạnh đó, các bộ KĐCS Doherty [78], [79], [80], [81], Outphasing [82], [83], [84], bộ khuếch đại bám đường bao (Envelope Tracking) và bộ khuếch đại điều chế nguồn (Supply Modulation) [85] được tập trung nghiên cứu, phát triển do những ưu điểm của chúng về khả năng duy trì và đảm bảo hiệu suất cao trong dải công suất đầu ra, phù hợp cho các hệ thống sử dụng tín hiệu có công suất ra thay đổi.

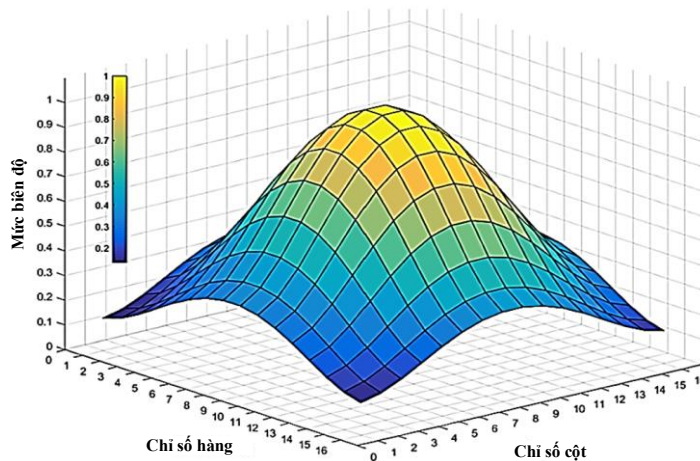
Bộ khuếch đại Doherty không đòi hỏi điều khiển nguồn nhưng cần sử dụng nhiều bóng bán dẫn hơn và có băng thông hẹp hơn. Độ tuyến tính của bộ khuếch đại Doherty giảm xuống khi băng thông tín hiệu tăng [86]. Trong [87], cấu trúc 2 tầng khuếch đại được đề xuất, trong đó tầng đầu sử dụng bộ khuếch đại Class AB và tầng sau sử dụng bộ khuếch đại Class F để đạt hiệu suất và độ tuyến tính cao. Một số giải pháp kết hợp cũng đã được đề xuất như [88], [89] trình bày phương pháp thiết kế các bộ khuếch đại kiểu class-F và class-F⁻¹ dưới điều kiện thiên áp ở chế độ hoạt động Class-AB thay vì Class-B thông thường. Theo đó, góc dẫn của bóng bán dẫn quét trong dải từ 180 độ đến 360 độ thay vì tại 180 độ và 0 độ như trong các chế độ Class B và Class A. Giải pháp này giúp tăng độ tuyến tính của bộ khuếch đại.

1.3.3. Phân bố công suất trên mặt mở ăng-ten và thay đổi công suất theo phạm vi hoạt động

Trong phần này, đặc điểm về phân bố công suất tín hiệu trên mặt mở ăng-ten mạng pha của HTMPTC và mối quan hệ giữa công suất phát và phạm vi hoạt động của hệ thống được xem xét, thảo luận.

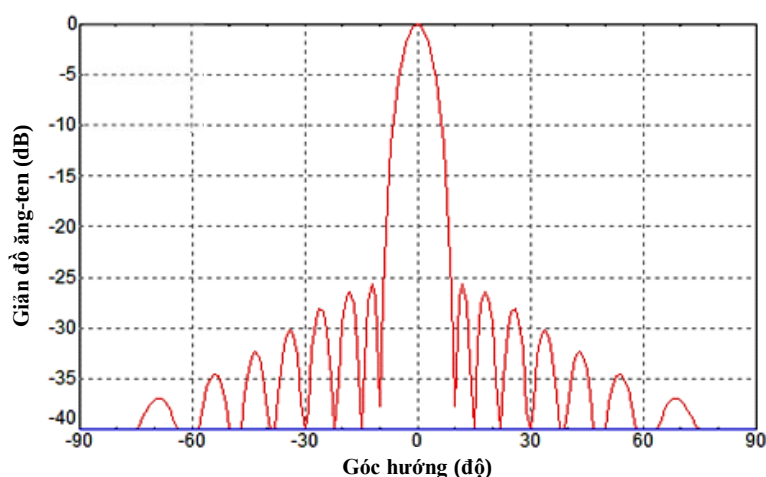
a) Tổng hợp búp sóng và phân bố công suất trên mặt mở ăng-ten

Như đã biết, HTMPTC có thể tổng hợp búp sóng với hình dạng, hướng búp sóng và tỉ lệ búp sóng bên như mong muốn thông qua điều khiển mức biên độ và góc pha của tín hiệu trong các MĐTP bằng cách sử dụng các hệ số thích hợp. Theo công thức (1.3) và (1.4), để đạt được mục tiêu là tổng hợp búp sóng có hình dạng theo mong muốn và giảm mức độ của búp sóng bên, hệ số kích thích của các phần tử trong mảng phải tuân theo một phân bố nhất định. Các phân bố biên độ phổ biến được sử dụng hiện nay có thể kể đến như phân bố Chebyshev, Taylor, Nhị phân ... [7].



Hình 1.8: Phân bố biên độ Taylor với mạng ăng-ten phẳng 16×16 chân tử

Một ví dụ cụ thể với mạng ăng ten phẳng hình chữ nhật gồm 16×16 phần tử bố trí cách đều một nửa bước sóng và sử dụng phân bố Taylor với $n = 3$, mức búp sóng bên là -25 dB trên cả hai chiều được mô tả trên Hình 1.8. Kết quả tổng hợp giản đồ búp sóng của mạng ăng-ten được mô tả trong Hình 1.9.



Hình 1.9: Giảm đồ bức sóng của mạng ăng-ten sử dụng phân bố Taylor

Trong phân bố sử dụng, biên độ của chấn tử tại rìa (cạnh) mảng chỉ có giá trị là 0,1314 khi biên độ của các chấn tử được quy chuẩn (biên độ lớn nhất của các chấn tử trong mảng được quy chuẩn bằng 1.0). Nếu tính theo đề-xi-ben, phân bố công suất tín hiệu trên mặt mở của mảng ăng ten có giá trị thay đổi trong một dải tương đương 17,63 dB.

Trên thực tế, đặc biệt trong HTMPTC đa chức năng quy mô lớn, giảm đồ ăng-ten có thể được tạo ra bằng cách sử dụng toàn bộ mảng ăng ten hoặc một phần của mạng ăng-ten (hoặc mạng ăng-ten con - Sub-Array) tùy thuộc tính năng và các yêu cầu được định trước của hệ thống. Hình dạng của bức sóng tổng hợp cũng có thể thay đổi tùy theo chức năng mà hệ thống thực hiện. Bên cạnh đó, các phương pháp tổng hợp bức sóng và phân bố công suất sử dụng cho các chức năng khác nhau là có thể khác nhau. Tuy nhiên, xét về bản chất, các trường hợp nêu trên đều tồn tại vấn đề là công suất đầu ra của các bộ KĐCS trên các MĐTP khác nhau là không bằng nhau và phân bố trong một dải giá trị.

b) Phạm vi hoạt động và công suất phát của hệ thống

Các hệ thống vô tuyến nói chung và HTMPTC nói riêng không phải lúc nào cũng hoạt động với phạm vi tối đa được thiết kế để đảm bảo tính ổn định chức năng của nó. Trong quá trình hoạt động, phạm vi hoạt động có thể thay

đổi theo yêu cầu thực tế. Ngoài ra, sự thay đổi về kiểu mã hóa, băng thông tín hiệu, tốc độ dữ liệu.v.v. đều dẫn đến sự thay đổi độ nhạy của máy thu, thay đổi phạm vi hoạt động tối đa của hệ thống. Từ công thức truyền Friis [8], công thức về phạm vi hoạt động của hệ thống thông tin vô tuyến được tính như sau:

$$R_{\max} = \sqrt{\frac{P_{t\max} \times G_t \times G_r \times \lambda^2}{P_{\text{sen}} \times (4\pi)^2}} \quad (1.9)$$

trong đó, $R_{\max}$ là phạm vi hoạt động cực đại của hệ thống, $P_{t\max}$ là công suất phát cực đại của hệ thống, P_{sen} là độ nhạy của máy thu, G_t và G_r lần lượt là hệ số khuếch đại của ăng ten phát và thu, và λ là độ dài bước sóng.

Xét trường hợp hệ thống chỉ cần hoạt động ở phạm vi R ngắn hơn $R_{\max}$ và các điều kiện khác tương đồng. Khi đó, công suất phát P_t cũng chỉ cần đáp ứng yêu cầu như sau:

$$R = \sqrt{\frac{P_t \times G_t \times G_r \times \lambda^2}{P_{\text{sen}} \times (4\pi)^2}} \quad (1.10)$$

Từ công thức (1.9) và (1.10) thu được mối quan hệ giữa sự thay đổi về phạm vi hoạt động và công suất phát yêu cầu của hệ thống thông tin vô tuyến:

$$\frac{R_{\max}}{R} = \sqrt{\frac{P_{t\max}}{P_t}} \quad (1.11)$$

Hoặc có thể được viết thành:

$$P_t = P_{t\max} \times \left(\frac{R}{R_{\max}} \right)^2 \quad (1.12)$$

Đối với hệ thống thực hiện chức năng ra-đa, máy phát tín hiệu thực hiện phát tín hiệu điều chế cao tần vào trong không gian, khi gặp mục tiêu, tín hiệu phát này sẽ được phản xạ trở lại và được thu nhận bởi máy thu. Nghĩa là tín hiệu thu được sẽ phải đi gấp đôi quãng đường từ máy thu tới mục tiêu và phụ

thuộc vào cả khả năng phản xạ của mục tiêu. Công thức cơ bản để tính phạm vi hoạt động của hệ thống ra-đa được đưa ra như sau [90]:

$$R_{\max} = \sqrt[4]{\frac{P_{t\max} \times G_t \times G_r \times \lambda^2 \times \sigma}{P_{\text{sen}} \times (4\pi)^2 \times L_{\text{ges}}}} \quad (1.13)$$

trong đó, σ là diện tích phản xạ hiệu dụng của mục tiêu, và L_{ges} là hệ số tổn hao của đường truyền.

Tương tự triển khai như với hệ thống thông tin vô tuyến, ta có công thức:

$$P_t = P_{t\max} \times \left(\frac{R}{R_{\max}} \right)^4 \quad (1.14)$$

Từ các công thức (1.9) và (1.13), phạm vi hoạt động của hệ thống vô tuyến là tỉ lệ với căn bậc hai (căn bậc 4 trong hệ thống ra-đa) của công suất phát. Điều này dẫn đến kết quả, về mặt lý thuyết, nếu một hệ thống hoạt động ở một khoảng cách ngắn hơn, công suất phát của hệ thống có thể giảm tương ứng với tỷ lệ bình phương (hoặc bậc 4 trong hệ thống ra-đa) trong khi hệ thống vẫn có thể hoạt động bình thường (công thức (1.12) và (1.14)).

Trong hệ thống ra-đa, khi phạm vi hoạt động thay đổi có thể thực hiện điều chỉnh phù hợp tần số chu kỳ lặp tín hiệu, nhưng công suất đỉnh đầu ra là vẫn được giữ nguyên. Ngoài ra, có thể sử dụng các tín hiệu với số lượng xung con hoặc độ rộng xung con thay đổi tùy theo phạm vi hoạt động. Tuy nhiên, trong các giải pháp này, các bộ KĐCS luôn được thiết lập để hoạt động ở chế độ đạt hiệu suất cao nhất ứng với mức công suất ra cực đại. Tuy nhiên, đây không phải là một giải pháp tối ưu do hạn chế trong việc điều khiển các tham số của xung tín hiệu và các đặc tính của mã điều chế.

Tóm lại, với các đặc điểm về phân bố công suất và mối quan hệ giữa công suất với phạm vi hoạt động, trong các MĐTP của HTMPTC, các bộ KĐCS

được yêu cầu phải có hiệu suất *PAE* cao và được duy trì trong một phạm vi công suất đầu ra rộng để có thể nâng cao hiệu suất năng lượng của hệ thống.

Bên cạnh các nội dung đã phân tích trên, trong các HTMPTC đa chức năng, việc sử dụng đa dạng các loại tín hiệu điều chế khác nhau phù hợp với từng chức năng, điều kiện làm việc cũng là yêu cầu cần thiết được đặt ra cho các MĐTP sử dụng.

1.4. Kết luận chương 1

Trong chương 1, lý thuyết chung về HTMPTC và HTMPTC đa chức năng cũng như MĐTP sử dụng cho HTMPTC đã được trình bày. Mỗi phân tử ăng-ten trong HTMPTC đều có một MĐTP đi kèm ngay sát phía sau, cho phép hệ thống có khả năng tổng hợp và quét búp sóng linh hoạt, đa dạng. Các ưu điểm của HTMPTC là nguyên nhân dẫn tới xu hướng nghiên cứu, ứng dụng chúng ngày càng mạnh mẽ hiện nay. MĐTP là thành phần then chốt quyết định trong nghiên cứu, phát triển HTMPTC xét cả về các yếu tố mang tính kỹ thuật, công nghệ và chi phí.

Do đó, để ứng dụng HTMPTC vào thực tiễn, đặc biệt trong các lĩnh vực dân dụng, cần giải quyết nhiều vấn đề thách thức mà đặc biệt là các thách thức đặt ra với MĐTP như: Đặc điểm cấu trúc hệ thống, phương thức hoạt động, yêu cầu tính năng và các vấn đề về giảm chi phí, nâng cao chất lượng đặt ra các bài toán kỹ thuật đặc thù về hiệu suất công suất, độ phân giải xoay pha, tính đa chức năng ... Trong các chương tiếp theo, luận án trình bày các kết quả nghiên cứu, giải quyết một số vấn đề nâng cao chất lượng và khả năng ứng dụng thực tế của MĐTP trong các HTMPTC. Cụ thể như sau:

- Bộ xoay pha và bộ suy giảm là thành phần không thể thiếu trong MĐTP của HTMPTC tương tự. Trong đó, độ phân giải của bộ xoay pha và bộ suy giảm ảnh hưởng trực tiếp tới chất lượng tổng hợp và quét búp sóng. Bộ suy giảm còn

gây ra tác động xoay pha lớn ở các mức suy giảm khác nhau đòi hỏi phải được loại trừ. Trong **Chương 2**, luận án đề xuất bộ suy giảm số kết hợp xoay pha tín hiệu giúp giải quyết các vấn đề trên.

- Nghiên cứu giải quyết bài toán nâng cao hiệu suất công suất cho MĐTP, cụ thể là bộ KĐCS liên quan chặt chẽ tới các vấn đề về cấu trúc bố trí, tiết kiệm năng lượng và đặc biệt là vấn đề nhiệt của HTMPTC. Đây là vấn đề rất quan trọng, ảnh hưởng trực tiếp tới các tham số chất lượng, tính ổn định và tuổi thọ của HTMPTC. Công nghệ bán dẫn GaN, với ưu điểm về hiệu suất công suất cao, kết hợp với kỹ thuật điều chế nguồn và các kỹ thuật triệt hài được áp dụng để thiết kế bộ KĐCS hiệu suất cao trong dải rộng mức công suất ra là các nội dung được nghiên cứu trong **Chương 3**. Các kết quả thiết kế bộ KĐCS GaN điều chế nguồn và hiệu quả cải thiện hiệu suất của chúng đối với hệ thống cũng được trình bày chi tiết.

- Với xu hướng phát triển của các HTMPTC đa chức năng, cấu trúc MĐTP cho phép tổng hợp nhiều loại tín hiệu khác nhau và chất lượng tốt là đòi hỏi tất yếu. Trong **Chương 4**, luận án đề xuất việc ứng dụng kết hợp bộ DDS và bộ điều chế IQ để tạo và điều khiển tham số tín hiệu phát trong đề xuất cấu trúc MĐTP dùng cho các HTMPTC đa chức năng. Khả năng tổng hợp và điều khiển đa dạng, linh hoạt và chính xác các tham số của các dạng tín hiệu phát khác nhau trên mẫu thiết kế được thử nghiệm và phân tích.

Chương 2

BỘ SUY GIẢM SỐ KẾT HỢP XOAY PHA TÍN HIỆU

Như đã trình bày trong **Chương 1**, Bộ xoay pha và Bộ suy giảm là thành phần quan trọng và trực tiếp ảnh hưởng tới chất lượng của MĐTP. Trong chương này, Luận án trình bày đề xuất giải pháp giúp loại bỏ hiện tượng xoay pha theo mức suy giảm của các bộ suy giảm và nâng cao độ phân giải xoay pha tín hiệu cho MĐTP dùng trong HTMPTC tương tự. Cần nhấn mạnh rằng, bộ suy giảm tín hiệu là một thành phần vốn có trong MĐTP. Trong cấu trúc đề xuất, tính năng xoay pha được thực hiện dựa trên nguyên lý cộng véc-tơ tín hiệu hai kênh I/Q. Trong đó, mức tín hiệu trên hai kênh I/Q được điều khiển bởi các bộ suy giảm số (SGS) phân giải cao. Kết quả của giải pháp cho phép vừa thực hiện chức năng suy giảm vốn có, vừa có khả năng điều khiển pha tín hiệu với độ phân giải cao. Việc sử dụng linh kiện sử dụng linh kiện đóng vỏ thương mại (Commercial Off The Shelf - COTS) giúp giải pháp có chi phí thấp và dễ dàng áp dụng. Các kết quả mô phỏng và thử nghiệm của giải pháp đề xuất cũng được trình bày cụ thể với tín hiệu ở băng tần C.

2.1. Bộ suy giảm số kết hợp xoay pha tín hiệu

Trong các HTMPTC, số MĐTP càng nhiều cho phép đáp ứng nhu cầu sử dụng và nâng cao chất lượng của hệ thống như: tính định hướng, độ chính xác của búp sóng ăng-ten, cự ly làm việc và tính đa chức năng.v.v. Trong đó, độ chính xác của dạng búp sóng tổng hợp, và khả năng tránh để lọt các vùng không gian khi quét búp sóng liên quan trực tiếp tới độ chính xác và độ phân giải của các bộ xoay pha và bộ suy giảm tín hiệu (**Chương 1, mục 1.3.1**). Các bộ suy giảm cũng làm thay đổi pha của tín hiệu khi mức suy giảm thay đổi. Bên cạnh đó, giữa các MĐTP trong hệ thống luôn tồn tại sự mất cân bằng về pha và mức tín hiệu do đặc tính của linh kiện, công nghệ chế tạo, lắp ráp mạch in....

Trên thực tế, các bộ suy giảm có độ chính xác và phân giải cao thường dễ thực hiện hơn và đã được thương mại hóa. Trong khi các bộ xoay pha độ phân giải cao thường có giá rất đắt hoặc chỉ có thể thực hiện ở dải tần hẹp, tần số thấp. Hiện nay, các bộ xoay pha số, đặc biệt là các bộ xoay pha tần số cao thông thường có số bit điều khiển chỉ là 4, 5 hoặc 6 bit, với độ phân giải pha tương ứng là 22.5 độ, 11.25 độ và 5.6 độ. Bước nhảy pha, hay độ phân giải pha này đôi khi là chưa đủ đối với yêu cầu cao của các HTMPTC hiện đại. Bên cạnh đó, các giải pháp xoay pha tương tự cho phép đặt góc xoay pha liên tục với giá trị bất kỳ nhưng thường đòi hỏi tín hiệu điều khiển xoay pha phải có độ chính xác cao và nhiễu tạp thấp, sử dụng thêm các bộ DAC phân giải cao làm tăng độ phức tạp, tổn hao năng lượng và chi phí của hệ thống.

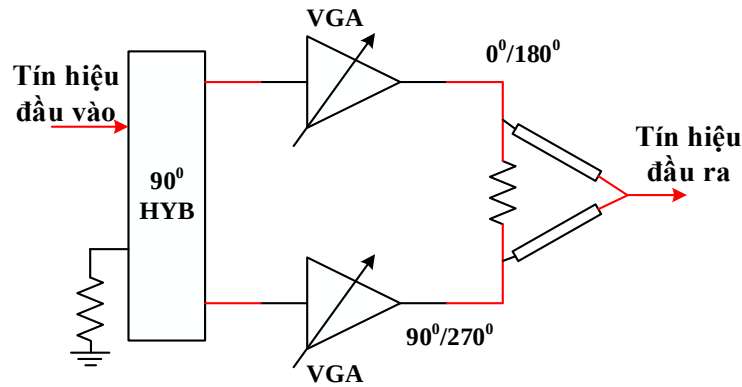
Để tiết kiệm chi phí và nâng cao chất lượng của việc tổng hợp búp sóng, có thể kết hợp giữa tạo búp sóng số và tương tự [91]. Tuy nhiên, việc nâng cao độ phân giải xoay pha luôn là yêu cầu cần thiết và trực tiếp để nâng cao chất lượng của MĐTP và cả hệ thống.

2.1.1. Giải pháp nâng cao độ phân giải bộ xoay pha tín hiệu

Để nâng cao độ phân giải của các bộ xoay pha, một số giải pháp đã được đưa ra như kết hợp xoay pha số và xoay pha tương tự [92]. Theo đó, sự kết hợp giữa xoay pha số và xoay pha tương tự giúp giải quyết vấn đề dải xoay pha hẹp của xoay pha tương tự và tính không liên tục của xoay pha số.

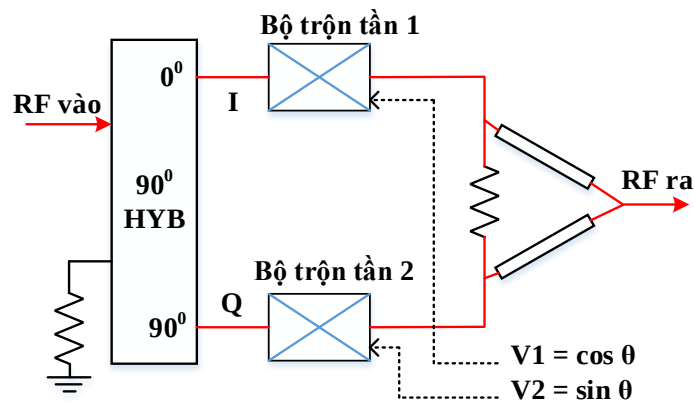
Một trong các giải pháp được nghiên cứu và áp dụng để đem lại độ phân giải cao cho các bộ xoay pha là nguyên lý cộng véc-tơ tín hiệu. Trong đó, có thể kể đến giải pháp sử dụng các bộ hybrid-coupler kết hợp với các bộ khuếch đại có hệ số khuếch đại thay đổi được (Variable Gain Amplifier - VGA) [93], [94]. Theo đó, các bộ hybrid-coupler 90 độ và 180 độ được sử dụng để xoay pha 90 độ tín hiệu tới và hình thành hai kênh I/Q. Sau đó, tín hiệu trên hai kênh

I/Q đi qua các bộ khuếch đại VGA trước khi được cộng lại và đưa ra đầu ra (Hình 2.1). Sự thay đổi hệ số khuếch đại của các bộ VGA dẫn tới khả năng xoay pha tín hiệu của các bộ xoay pha trong phạm vi 90° độ.



Hình 2.1: Bộ xoay pha sử dụng hybrid coupler kết hợp bộ khuếch đại VGA

Tương tự nguyên lý cộng véc-tơ, trong các công bố [95], [96], các tác giả đề xuất giải pháp bộ xoay pha dựa trên nguyên lý điều chế I/Q được thực hiện dựa trên việc trộn tần tín hiệu RF với các tín hiệu điều chế có thông tin về góc xoay pha mong muốn (Hình 2.2). Tín hiệu đầu ra sẽ được xoay pha một góc tương ứng với góc pha của tín hiệu điều chế được thiết lập.



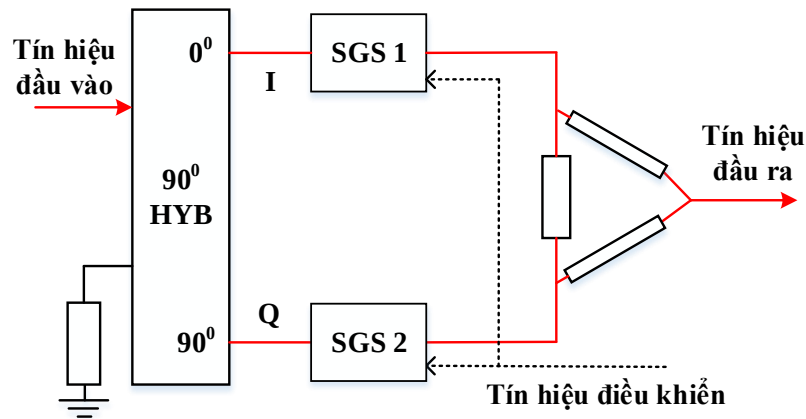
Hình 2.2: Cấu trúc bộ xoay pha cộng véc-tơ sử dụng bộ trộn tần

Trong phương pháp này, tín hiệu RF đóng vai trò là tín hiệu LO cho các bộ trộn tần nên cần đảm bảo mức tín hiệu RF đầu vào đủ lớn để các bộ trộn tần có thể hoạt động ổn định. Bên cạnh đó, độ chính xác thiết lập pha phụ thuộc vào độ chính xác của tín hiệu điều chế.

Dù có một số khó khăn và yêu cầu cao trong thực hiện, nhưng đây là một phương pháp hiệu quả và đơn giản trong việc tạo ra góc xoay pha có độ phân giải cao. Dựa trên nguyên lý cộng tín hiệu này và việc sử dụng các bộ suy giảm tín hiệu trong các MĐTP, luận án đề xuất cấu trúc bộ suy giảm số kết hợp xoay pha tín hiệu để giải quyết vấn đề xoay pha của bản thân bộ suy giảm và nâng cao độ phân giải pha trong các MĐTP của HTMPTC.

2.1.2. Cấu trúc đề xuất của bộ suy giảm số kết hợp xoay pha tín hiệu

Luận án lựa chọn xây dựng cấu trúc bộ suy giảm kết hợp xoay pha tín hiệu trên bộ suy giảm số. Điều này phù hợp với xu hướng sử dụng linh kiện điều khiển số hiện nay và đơn giản trong điều khiển, thiết lập tham số. Cấu trúc đề xuất của bộ suy giảm số kết hợp xoay pha tín hiệu được mô tả trên Hình 2.3.

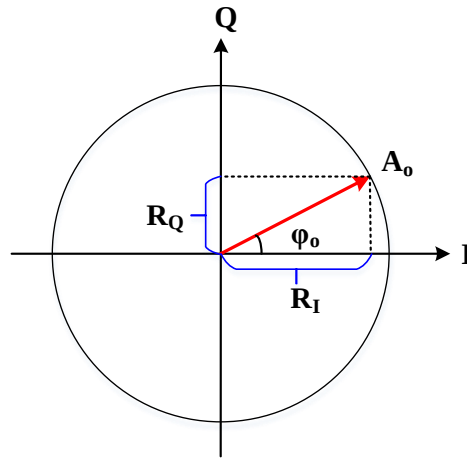


Hình 2.3: Cấu trúc bộ suy giảm số kết hợp xoay pha tín hiệu

Theo hình vẽ, bộ suy giảm số kết hợp xoay pha tín hiệu đề xuất có cấu trúc gồm: 01 bộ chia tín hiệu kiểu hybrid-coupler 90 độ (90° HYB) để chia tín hiệu đầu vào thành hai kênh I/Q, 02 bộ suy giảm số (SGS 1 và SGS 2) giúp điều khiển mức tín hiệu trên hai kênh I/Q, và 01 bộ cộng tín hiệu cân bằng để cộng tín hiệu trên hai kênh I/Q sau khi đi qua các bộ suy giảm số.

Nguyên lý hoạt động của giải pháp đề xuất dựa trên lý thuyết cộng véc-tơ hai tín hiệu vuông pha như mô tả trên Hình 2.4. Theo đó, tín hiệu đầu vào đưa

qua bộ hybrid-coupler 90 độ để tạo ra hai kênh tín hiệu I/Q lệch pha nhau 90 độ. Sau đó, các bộ suy giảm SGS 1 và SGS 2 được thiết lập mức suy giảm để thay đổi mức biên độ các tín hiệu trên hai kênh I/Q thành các giá trị R_I , R_Q thích hợp trước khi cộng lại bởi bộ cộng tín hiệu. Cuối cùng, tín hiệu đầu ra là tổng véc tơ của hai thành phần kênh I/Q với giá trị pha φ_o và biên độ A_o phụ thuộc vào tỉ lệ giữa hai thành phần kênh I/Q được xác định bởi hệ số suy giảm của các bộ suy giảm SGS 1 và SGS 2.



Hình 2.4: Biểu diễn mối quan hệ giữa hệ số suy giảm và góc xoay pha

Cũng theo Hình 2.4, do các mức suy giảm là dương trên cả hai kênh I, Q nên dựa trên nguyên lý cộng véc-tơ tín hiệu này, góc xoay pha φ_o của tín hiệu đầu ra chỉ có thể nằm trong góc phần tư thứ nhất, nghĩa là trong khoảng từ 0 đến 90 độ. Mức suy giảm của tín hiệu đầu ra bị giới hạn bởi mức suy giảm của các bộ suy giảm SGS 1 và SGS 2. Khi sử dụng các bộ suy giảm số, độ phân giải (bước nhảy) về biên độ và pha của tín hiệu đầu ra phụ thuộc trực tiếp vào độ phân giải (bước nhảy) biên độ của các bộ suy giảm số được sử dụng. Ngoài ra, với độ phân giải biên độ đủ cao, tùy theo yêu cầu về độ chính xác pha, biên độ thiết lập, hoàn toàn có thể lựa chọn nhiều cặp giá trị (R_I, R_Q) thỏa mãn yêu cầu đặt ra. Giả thiết tín hiệu đầu vào $s(t)$ với các tham số biên độ A , tần số góc ω và pha ban đầu bằng 0 độ được biểu diễn như sau:

$$s(t) = A \times \sin(\omega t) \quad (2.1)$$

Khi đó, các tín hiệu đầu ra của bộ hybrid-coupler 90 độ có dạng:

$$s_I(t) = A_I \times \sin(\omega t) \quad (2.2)$$

$$s_Q(t) = A_Q \times \cos(\omega t) \quad (2.3)$$

trong đó, $s_I(t)$ và A_I lần lượt là tín hiệu và biên độ của tín hiệu kênh I; $s_Q(t)$ và A_Q lần lượt là tín hiệu và biên độ của tín hiệu kênh Q.

Đối với các bộ hybrid-coupler 90 độ cân bằng, các tín hiệu trên các kênh I và Q là bằng nhau và bằng 1/2 mức tín hiệu đầu vào. Giả thiết hệ số suy giảm tín hiệu được thiết lập của các bộ suy giảm trên các kênh I và Q lần lượt là R_I và R_Q . Khi đó, tín hiệu cao tần đầu ra được tính như sau:

$$s_o(t) = A_I R_I \sin(\omega t + \varphi_I) + A_Q R_Q \cos(\omega t + \varphi_Q) \quad (2.4)$$

trong đó, $s_o(t)$ là tín hiệu cao tần đầu ra, φ_I và φ_Q là các góc dịch pha gây ra do thiết lập mức suy giảm tín hiệu tương ứng trên các kênh I và Q.

Thực hiện các biến đổi lượng giác với công thức (2.4), ta thu được công thức tín hiệu cao tần ở đầu ra như sau:

$$s_o(t) = A_o \sin(\omega t + \varphi_o) \quad (2.5)$$

trong đó, A_o và φ_o lần lượt là biên độ và pha đầu của tín hiệu ra và được xác định bởi công thức:

$$A_o = \sqrt{X^2 + Y^2} \quad (2.6)$$

Và công thức:

$$\varphi_o = \arctan\left(\frac{Y}{X}\right) \quad (2.7)$$

trong đó, các thành phần X và Y được xác định như sau:

$$X = A_I R_I \cos \varphi_I - A_Q R_Q \sin \varphi_Q \quad (2.8)$$

$$Y = A_I R_I \sin \varphi_I + A_Q R_Q \cos \varphi_Q \quad (2.9)$$

Từ các phương trình (2.5) đến (2.9), pha và biên độ của tín hiệu ra phụ thuộc trực tiếp vào mức suy giảm được thiết lập trên hai kênh I, Q. Đồng thời, pha của tín hiệu ra là hoàn toàn có thể thay đổi được, hay nói cách khác cấu trúc đề xuất có khả năng xoay pha tín hiệu.

Xét với trường hợp lý tưởng, các bộ chia/cộng tín hiệu và các bộ suy giảm tín hiệu không gây ra các sai số về pha và biên độ giữa hai kênh I, Q. Điều này có nghĩa là $A_I = A_Q$ và $\varphi_I = \varphi_Q = 0^\circ$. Khi đó, các phương trình (2.6) và (2.7) được viết rút gọn thành:

$$A_o = 0,5 \times A \times \sqrt{R_I^2 + R_Q^2} \quad (2.10)$$

$$\varphi_o = \arctan\left(\frac{R_Q}{R_I}\right) \quad (2.11)$$

Dễ dàng nhận thấy, các phương trình xác định pha và biên độ của tín hiệu đầu ra đều là các phương trình đa nghiệm với độ chính xác yêu cầu. Nghĩa là, với mỗi mức biên độ, góc pha đầu ra với độ chính xác yêu cầu, có thể có nhiều cặp giá trị (R_I, R_Q) khác nhau thỏa mãn. Để dễ hình dung, ta có thể biểu diễn mối quan hệ giữa các hệ số suy giảm R_I, R_Q với góc xoay pha φ_o như sau:

$$R_I = R \times \cos \varphi_o \quad (2.12)$$

$$R_Q = R \times \sin \varphi_o \quad (2.13)$$

trong đó, R được gọi là mức suy giảm thiết lập thực tế của tín hiệu.

Khi đó, biên độ của tín hiệu đầu ra được xác định như sau:

$$A_o = 0,5 \times A \times R \quad (2.14)$$

Theo các phương trình (2.12), (2.13) và (2.14), với mức suy giảm và góc xoay pha mong muốn, ta sẽ xác định được các cặp giá trị hệ số suy giảm

(R_I, R_Q) cần thiết lập lên các bộ suy giảm tương ứng. Khả năng cho phép lựa chọn này là rất có lợi trong các HTMPTC khi phải thiết lập các cặp giá trị pha và biên độ khác nhau cho các MĐTP khác nhau.

2.2. Hiệu quả của cấu trúc đề xuất qua thiết kế thử nghiệm

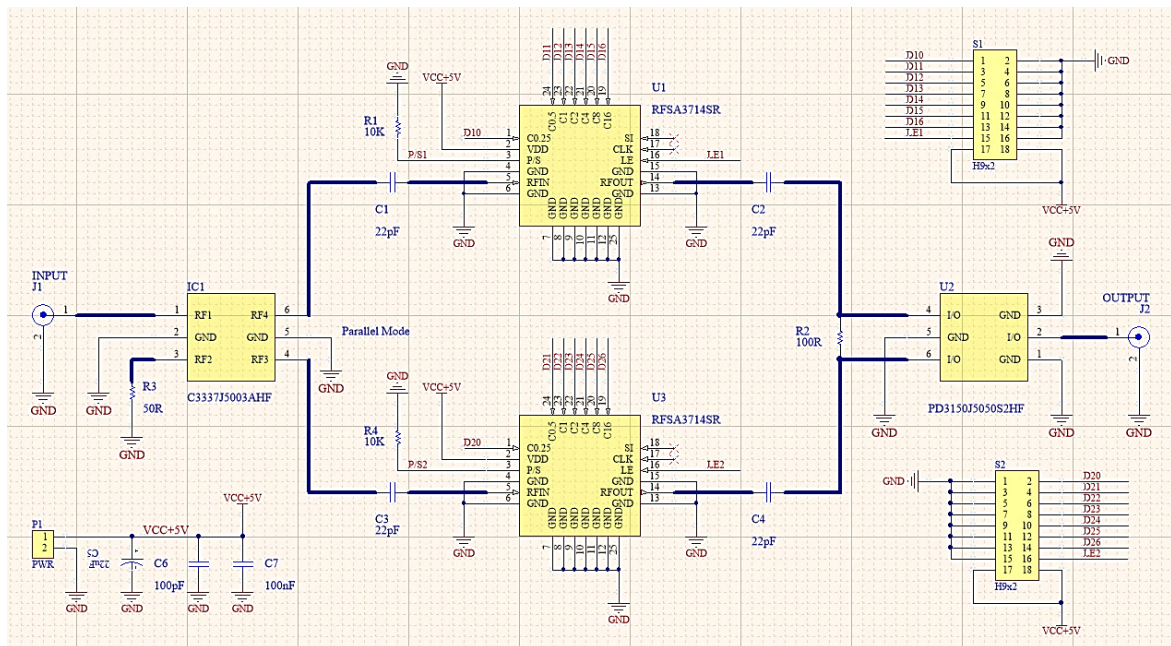
Dễ thấy, khả năng hoạt động và kết quả đem lại của cấu trúc đề xuất phụ thuộc trực tiếp vào tính năng, tham số của các bộ suy giảm số sử dụng. Trong phần này, Luận án trình bày các kết quả mô phỏng và thử nghiệm bộ suy giảm số kết hợp xoay pha tín hiệu cụ thể được thiết kế theo cấu trúc đề xuất. Từ đó, đánh giá hiệu quả đem lại của cấu trúc đề xuất.

2.2.1. Mô tả thiết kế thử nghiệm

Thiết kế thử nghiệm được hướng tới ứng dụng trong hệ thống sử dụng ăng-ten mạng pha tích cực hoạt động ở dải tần số băng C. Đây là tần số có thể sử dụng trong các hệ thống thông tin vệ tinh, thông tin di động 5G hoặc có thể sử dụng ở tầng trung tần của các hệ thống ở băng tần cao hơn (ví dụ băng tần X). Các linh kiện được lựa chọn sử dụng linh kiện đóng vỏ thương mại (COTS) dạng tiểu hình, phù hợp cho HTMPTC và dễ dàng tiếp cận trên thị trường.

Sơ đồ thiết kế nguyên lý mạch điện của bộ suy giảm số kết hợp xoay pha thiết kế được mô tả trên Hình 2.5. Theo đó, bộ suy giảm số được lựa chọn sử dụng là RFSA3714SR của hãng Qorvo [62]. Đây là bộ suy giảm có độ phân giải cao với 7 bit điều khiển mức suy giảm từ 0 dB đến 31,75 dB và bước nhảy suy giảm biên độ 0,25 dB.

Giao tiếp để điều khiển có thể là song song hoặc theo chuẩn SPI và cho phép điều khiển nối tiếp nhiều bộ suy giảm với chân chốt dữ liệu LE riêng cho từng bộ suy giảm. Các bộ chia/cộng tín hiệu kiểu hybrid-coupler 90 độ cân bằng và kiểu wilkinson được lựa chọn sử dụng là của hãng Aranen [97], [98].



Hình 2.5: Sơ đồ nguyên lý bộ suy giảm số kết hợp xoay pha

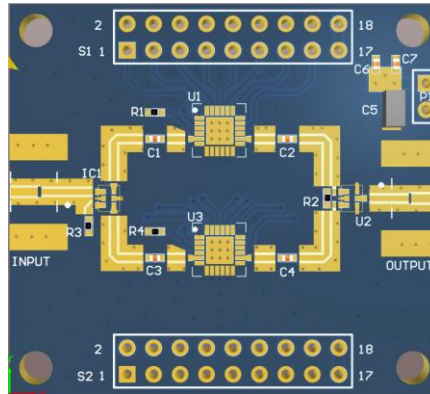
Danh sách tổng hợp các linh kiện chính sử dụng trong mẫu thử nghiệm được liệt kê trong Bảng 2.1.

Bảng 2.1: Danh sách các linh kiện chính

Chức năng	Hãng sản xuất, ký mã hiệu	Tham số chính
Bộ chia/cộng tín hiệu cân bằng, vuông pha	Anaren, X3C35F1-03S	Bộ hybrid-coupler 90 độ hiệu suất cao, tần số 3200÷4200 MHz, công suất chịu đựng 25 W
Bộ suy giảm tín hiệu điều khiển số	Qorvo, RFSA3714TR13	Bộ suy giảm số 7-Bit, dải suy giảm 31,75 dB, bước suy giảm 0,25 dB, tần số 50÷6000 MHz.
Bộ chia/cộng tín hiệu Wilkinson	Anaren, PD3150J5050S2HF	Bộ chia/cộng Wilkinson, tần số 3100÷5000 MHz

Các linh kiện được sử dụng trong thiết kế là các loại linh kiện dán (Surface Mount Device - SMD), có kích thước nhỏ (3×3 mm, 0,04×0,02 inch và 0,08×0,05 inch). Các đặc điểm này đảm bảo dễ dàng gia công, tiết kiệm diện tích sử dụng, phù hợp với các yêu cầu chế tạo loạt trong các HTMPTC. Để thuận tiện cho việc điều khiển trong quá trình thử nghiệm, sử dụng chế độ điều

khíên song song. Trong thực tế, có thể sử dụng chuẩn SPI để giảm số đường tín hiệu điều khiển. Sơ đồ thiết kế layout bộ suy giảm số kết hợp xoay pha thiết kế được mô tả trên Hình 2.6.



Hình 2.6: Sơ đồ layout bộ suy giảm số kết hợp xoay pha

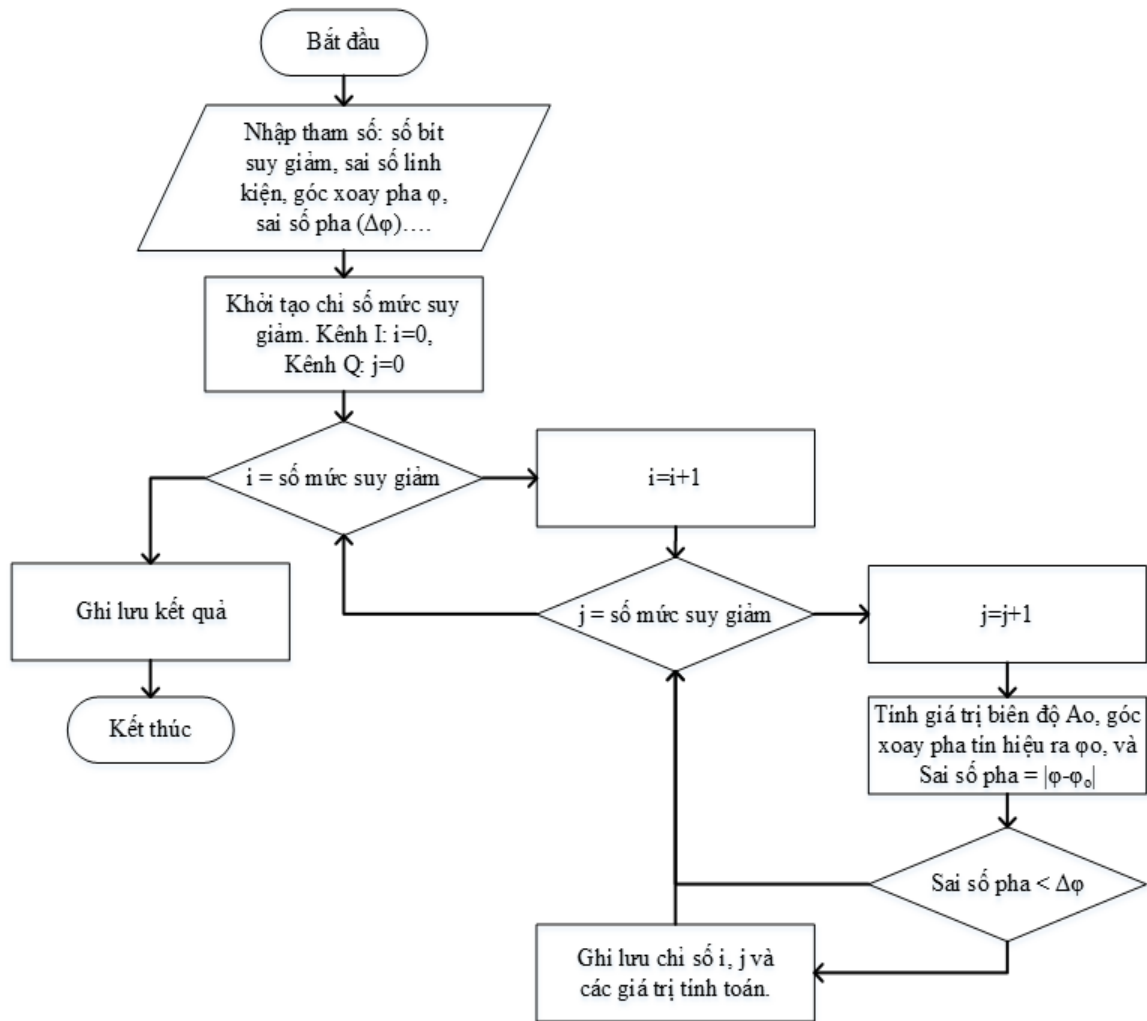
Trong các phần tiếp theo, luận án trình bày cụ thể các kết quả và đánh giá bằng mô phỏng và đo lường với thiết kế đã thực hiện.

2.2.2. Các kết quả mô phỏng, đánh giá

Dựa trên các tham số của các linh kiện được nhà sản xuất cung cấp, thực hiện việc mô phỏng đánh giá chất lượng của bộ suy giảm kết hợp xoay pha tín hiệu theo cấu trúc đề xuất trên phần mềm Matlab. Trong đó, thực hiện quét các trường hợp để xác định các cặp hệ số suy giảm (R_I, R_Q) thỏa mãn các giá trị về độ suy giảm R và góc xoay pha φ_0 cần đạt với độ chính xác theo yêu cầu.

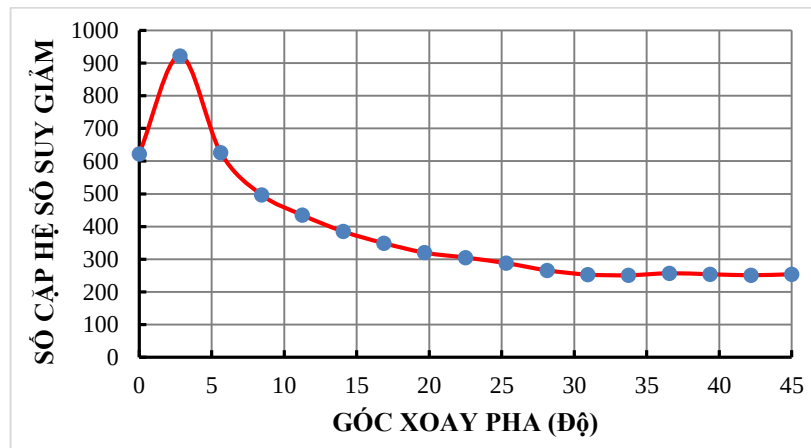
Trước tiên, xem xét khả năng xoay pha của thiết kế khi so sánh với tham số của bộ xoay pha số 7 bit, tương ứng với độ phân giải xoay pha 2,81 độ. Sai số xoay pha cho phép được lựa chọn là 1 độ. Tần số tín hiệu cao tần được lựa chọn khảo sát thuộc băng C với giá trị là 3,5 GHz.

Thực hiện việc khảo sát trên phần mềm Matlab để tìm kiếm các cặp hệ số suy giảm thỏa mãn yêu cầu. Lưu đồ thuật toán xác định cặp hệ số suy giảm được mô tả trên Hình 2.7.



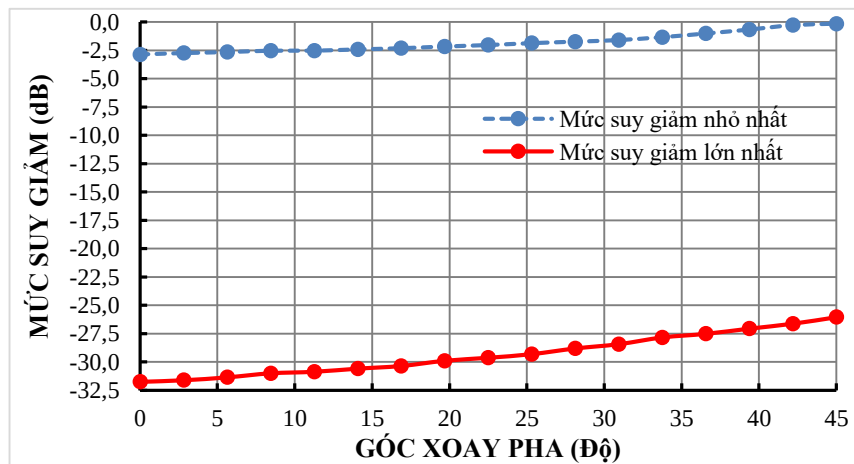
Hình 2.7: Lưu đồ xác định các cặp hệ số suy giảm phù hợp

Trong đó, các giá trị biên độ và pha của tín hiệu ra được tính theo các công thức (2.6) và (2.7). Các giá trị sai lệch pha, biên độ giữa các kênh và sai số của các thành phần khác cũng được tính đến. Tính toán các hệ số suy giảm để đạt được góc xoay pha trong phạm vi $(0 \div 45)$ độ, thu được kết quả về số lượng cặp hệ số suy giảm đáp ứng yêu cầu theo góc như trong Hình 2.8. Theo kết quả trên hình vẽ, trong khoảng góc xoay pha từ 0 đến 45 độ, luôn có nhiều hơn 200 cặp hệ số suy giảm (R_I, R_Q) đáp ứng giá trị góc xoay pha với độ chính xác yêu cầu. Số lượng cặp hệ số suy giảm (R_I, R_Q) có thể được chọn có xu hướng giảm dần khi góc xoay pha tăng từ 0 đến 45 độ.



Hình 2.8: Số lượng cặp hệ số suy giảm theo góc xoay pha

Dải điều khiển mức suy giảm với các giá trị góc pha khảo sát được mô tả trong Hình 2.9. Theo đó, các đường đặc tuyến nét đứt màu xanh và nét liền màu đỏ lần lượt thể hiện mức suy giảm tín hiệu nhỏ nhất và lớn nhất có thể lựa chọn theo góc xoay pha tương ứng. Khoảng giữa hai đường đặc tuyến là dải điều khiển mức suy giảm. Kết quả mô phỏng cho thấy, tại tất cả các góc xoay pha khảo sát, đều có thể lựa chọn mức tín hiệu suy giảm trong dải $(-3 \div -25)$ dB.



Hình 2.9: Dải điều khiển mức suy giảm theo góc xoay pha

Sự thay đổi về dải suy giảm tín hiệu so với bộ suy giảm tín hiệu số sử dụng là do sự lệch pha lớn của bộ suy giảm ở các mức suy giảm lớn nên dẫn đến hạn chế khả năng lựa chọn các cặp hệ số suy giảm phù hợp ở mức suy giảm thấp và ở góc lệch pha lớn so với góc xoay pha 45 độ. Điều này có thể lý giải là do

trong cấu trúc đề xuất, góc xoay pha 45 độ về lý thuyết là trường hợp điều khiển đơn giản nhất với mức suy giảm hai kênh bằng nhau và có thể coi là điểm tâm đối xứng. Các góc xoay pha cần thiết lập càng xa 45 độ thì mức suy giảm giữa hai kênh cần thiết lập sẽ càng lệch nhau. Tuy nhiên, dải suy giảm ($-3 \div -25$) dB có thể sử dụng là đủ đáp ứng cho các yêu cầu phổ biến trong tổng hợp và quét búp sóng (ví dụ trong **Chương 1, mục 1.3.3** yêu cầu dải điều khiển mức suy giảm tín hiệu là 17,6 dB).

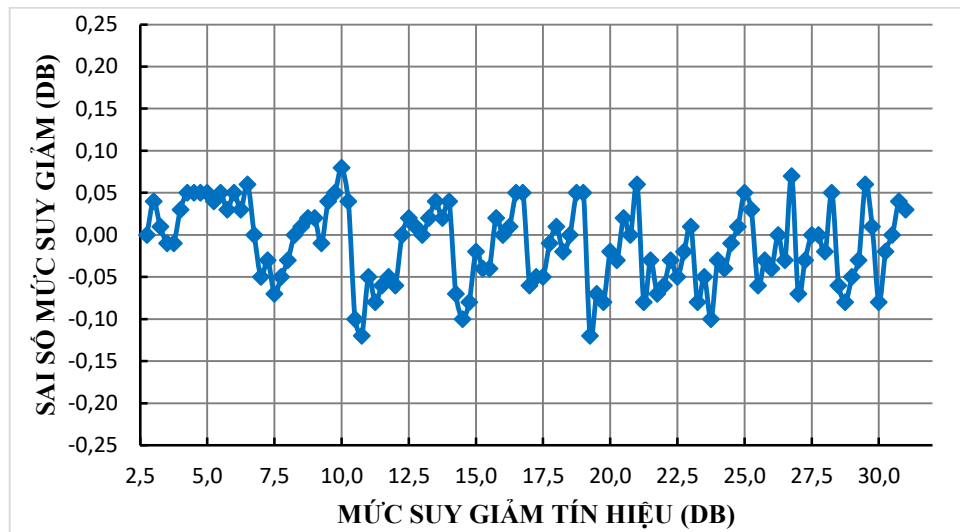
Tiếp theo, xem xét đánh giá khả năng suy giảm và xoay pha tại góc xoay pha 2,81 độ với sai số cho phép là 1 độ. Đây là góc xoay pha tương ứng với độ phân giải pha xem xét và ở biên so với góc xoay pha trung tâm 45 độ. Kết quả mô phỏng cho thấy: số cặp hệ số suy giảm thỏa mãn là trên 900 cặp, dải suy giảm tín hiệu có thể điều khiển là ($2,7 \div 31,5$) dB. Thực hiện lựa chọn các cặp hệ số suy giảm tương ứng các mức suy giảm tín hiệu của bộ suy giảm số 7 bit sử dụng (bước suy giảm biên độ 0,25 dB). Số cặp hệ số suy giảm được lựa chọn còn 114 cặp tương ứng với dải mức suy giảm ($2,75 \div 31,5$) dB.

Đánh giá độ chính xác thiết lập mức suy giảm được thể hiện qua sai số mức suy giảm và được xác định bằng hiệu giữa mức suy giảm ứng với cặp hệ số suy giảm lựa chọn và mức suy giảm tín hiệu tiêu chuẩn của bộ suy giảm số 7 bit tương ứng, cụ thể như sau:

$$\Delta A(\text{dB}) = A_{TL}(\text{dB}) - A_{TC}(\text{dB}) \quad (2.15)$$

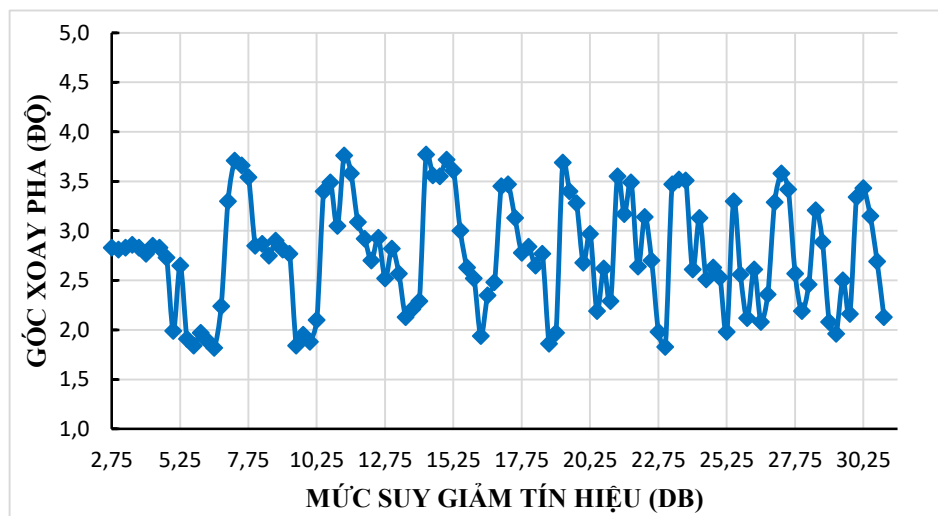
trong đó, ΔA là sai số mức suy giảm, A_{TL} là mức suy giảm thiết lập, A_{TC} là mức suy giảm tiêu chuẩn.

Kết quả tính toán với trường hợp đang xem xét được mô tả trên Hình 2.10. Theo đó, sai số mức suy giảm không lớn hơn 0,12 dB. Như vậy, với các yêu cầu đặt ra, thiết kế vẫn đảm bảo tính năng suy giảm tín hiệu với mức sai số thấp trên toàn dải suy giảm tín hiệu có thể điều khiển.



Hình 2.10: Sai số mức suy giảm theo mức suy giảm tín hiệu

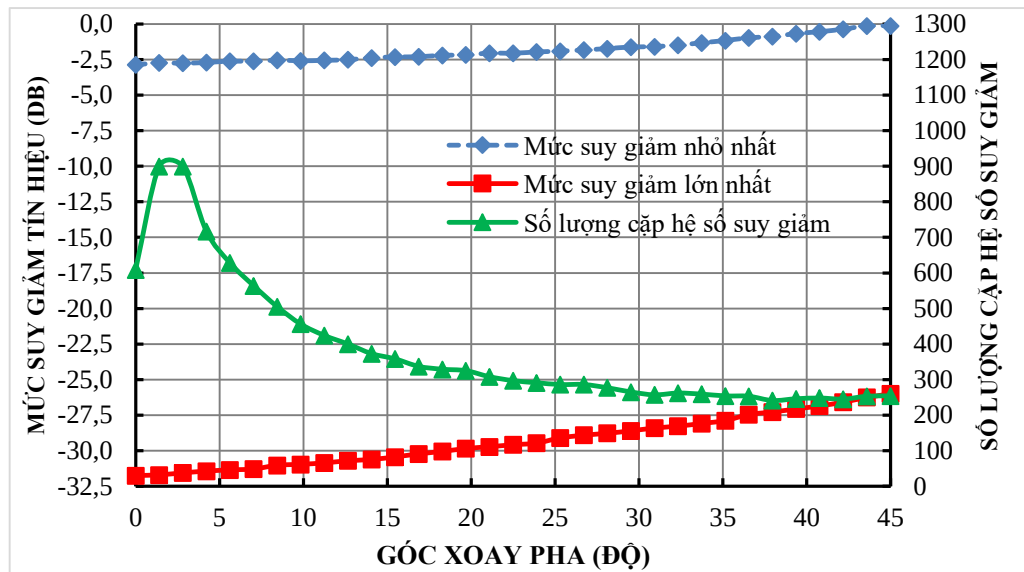
Kết quả tính toán góc xoay pha của tín hiệu ra dựa trên các cặp hệ số được lựa chọn tại các mức suy giảm tiêu chuẩn của bộ suy giảm số tương ứng được mô tả cụ thể trên Hình 2.11.



Hình 2.11: Góc xoay pha theo các mức suy giảm tín hiệu

Theo xác lập điều kiện ban đầu về độ chính xác thiết lập pha, sai số thiết lập pha là nhỏ hơn 1 độ. Tuy nhiên, từ hình vẽ cho thấy, đa số các giá trị thiết lập đều có sai số thiết lập pha nhỏ hơn nhiều so với giá trị 1 độ. Chỉ có một số ít điểm có sai số gần với mức 1 độ. Do đó, trong trường hợp này, thiết kế thử nghiệm cho phép thiết lập góc xoay pha với độ chính xác tốt.

Trong phần tiếp theo, luận án xem xét khả năng xoay pha của thiết kế ở các yêu cầu khác nhau về độ phân giải và độ chính xác. Trước tiên, khảo sát khả năng hoạt động của thiết kế với độ phân giải pha cao hơn. Trong trường hợp này, thiết lập yêu cầu xoay pha tương đương bộ xoay pha 8 bit (bước xoay pha 1.4 độ) và sai số về pha yêu cầu được giữ nguyên là 1 độ. Kết quả mô phỏng cụ thể được thể hiện trên Hình 2.12.

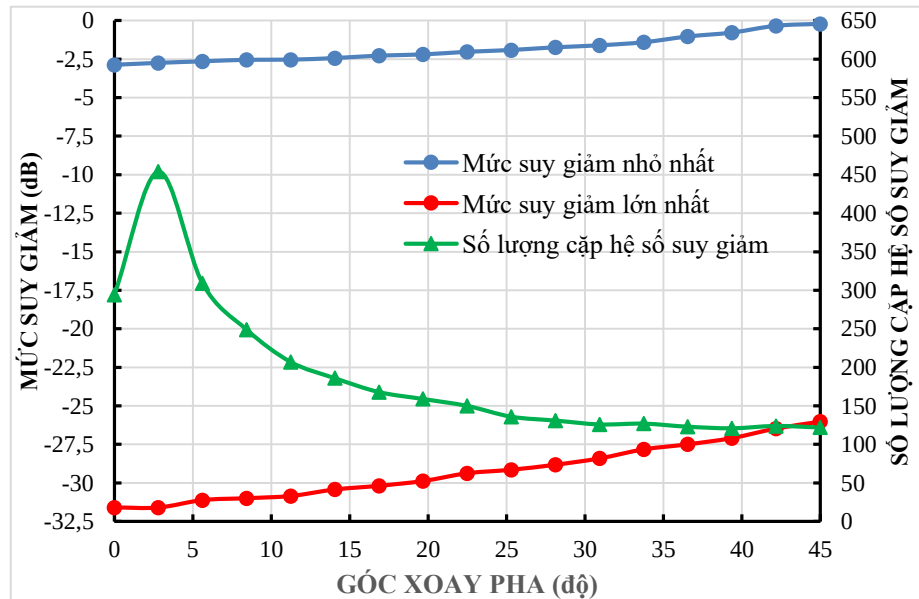


Hình 2.12: Kết quả mô phỏng với yêu cầu tương đương bộ xoay pha 8 bit

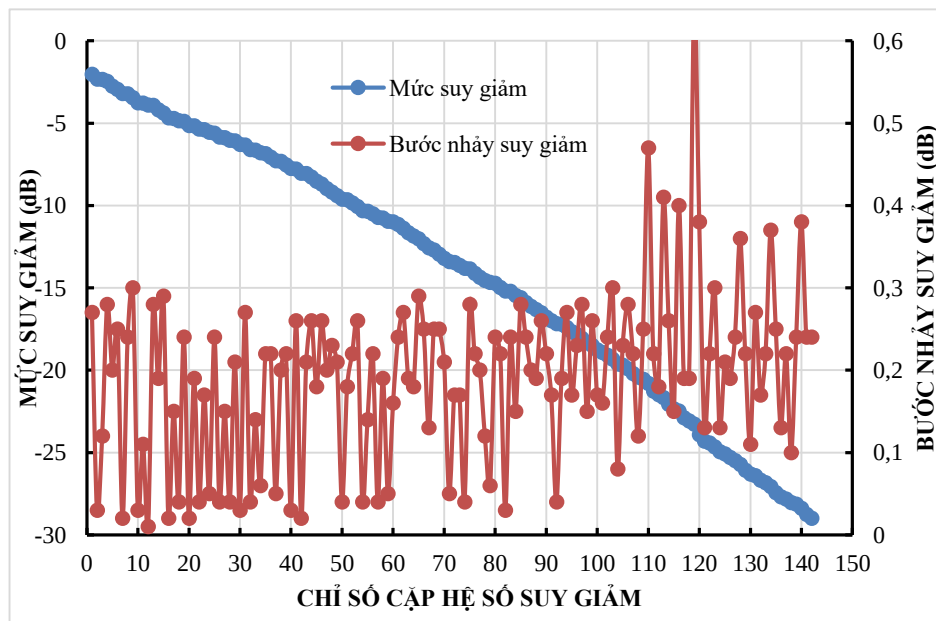
Theo hình vẽ, với cùng mức sai số góc xoay pha tuyệt đối là 1 độ, các đặc tuyến cho thấy, các kết quả về số lượng cặp hệ số và dải thiết lập mức suy giảm tín hiệu là tương đương như trong trường hợp đã khảo sát với yêu cầu tương đương bộ xoay pha 7 bit. Tuy nhiên, cần chú ý rằng, nếu xét về độ chính xác thiết lập góc xoay pha, sai số 1 độ là khá lớn so với độ phân giải 1.4 độ. Do đó, vấn đề này cần được tính đến trong trường hợp ứng dụng cụ thể.

Có thể thấy, nếu yêu cầu về độ phân giải pha giảm, kết quả thu được về số lượng cặp hệ số suy giảm, sai số mức suy giảm và sai số pha là tương tự như đã phân tích ở trên. Tuy nhiên, sai số tương đối (tỉ số giữa sai số tuyệt đối và độ phân giải góc xoay pha) được giảm xuống do bước nhảy pha tăng lên.

Ngược lại, xét với trường hợp sai số thiết lập góc xoay pha tuyệt đối thấp hơn, nghĩa là yêu cầu độ chính xác thiết lập góc xoay pha cao hơn, cụ thể ở đây xét với yêu cầu sai số góc xoay pha là 0,5 độ. Độ phân giải góc xoay pha được khảo sát trong trường hợp tương đương bộ xoay pha 7 bit. Các kết quả tính toán, mô phỏng được thể hiện trên Hình 2.13.



Hình 2.13: Kết quả mô phỏng với sai số góc xoay pha 0,5 độ



Hình 2.14: Kết quả khảo sát ở góc xoay pha 22,5 độ với sai số pha 0,5 độ

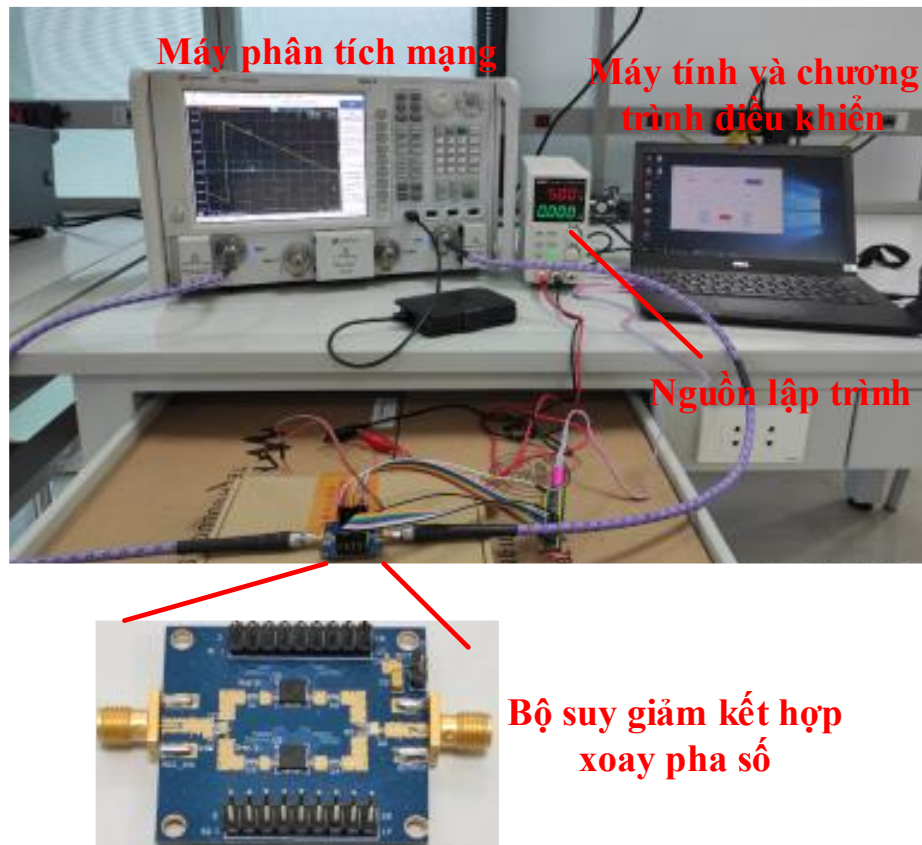
Theo Hình 2.13, tham số về giả điều khiển mức suy giảm cơ bản không thay đổi. Tuy nhiên, số cặp hệ số suy giảm có thể lựa chọn đáp ứng yêu cầu sẽ giảm rất nhanh. Cụ thể, các góc xoay pha trong dải ($20 \div 45$) độ có số lượng cặp hệ số suy giảm có thể lựa chọn là dưới 150 cặp. Sự giảm mạnh về số lượng cặp hệ số suy giảm sẽ ảnh hưởng tới khả năng thiết lập và lựa chọn mức suy giảm tín hiệu của thiết kế. Một trường hợp cụ thể với sai số góc xoay pha 0,5 độ tại góc xoay pha 22,5 độ được mô tả trên Hình 2.14.

Các đặc tuyến trên hình vẽ cho thấy bước nhảy mức suy giảm là khá lớn, nhiều trường hợp lớn hơn 0,2 dB. Điều này cho thấy sự ảnh hưởng của sai số pha tới độ chính xác của việc thiết lập mức suy giảm tín hiệu và cần phải được khảo sát cụ thể khi áp dụng vào các trường hợp thực tế cụ thể.

2.2.3. Các kết quả đo lường, thử nghiệm

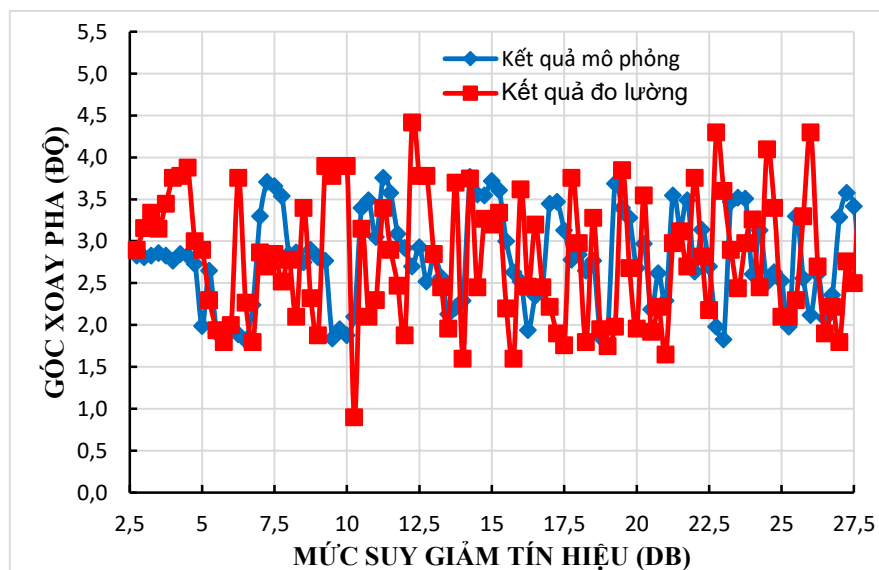
Dựa trên các kết quả mô phỏng, sử dụng kết quả các cặp hệ số suy giảm trên sản phẩm thiết kế để thực hiện việc thử nghiệm, đo lường và đánh giá. Hệ thống thử nghiệm bộ suy giảm kết hợp xoay pha số đã thiết kế được mô tả trên Hình 2.15. Trong đó, để đo lường tham số tín hiệu, thiết bị đo được sử dụng là máy phân tích mạng PNA-X của Keysight [99]. Tham số của các bộ suy giảm RFSA3714SR được điều khiển qua phần mềm trên máy tính qua cổng COM và mạch điều khiển ngoại vi. Nguồn 5,0 V từ bộ nguồn lập trình được cung cấp cho bộ suy giảm kết hợp xoay pha và mạch điều khiển. Dải tần số khảo sát là ($3,0 \div 4,5$) GHz, điểm đo tại 3,5 GHz tương ứng tần số khảo sát mô phỏng.

Để đảm bảo tính chính xác của kết quả, việc đo thử nghiệm được thực hiện 20 lần và xử lý kết quả đo bằng phân bố Gauss để lấy kết quả trung bình. Để so sánh với các kết quả mô phỏng, việc đo lường được thực hiện với góc xoay pha 2,81 độ. Các cặp hệ số suy giảm được tham khảo từ kết quả mô phỏng với trường hợp góc xoay pha 2,81 độ, sai số góc xoay pha 1 độ trong mục 2.2.2.

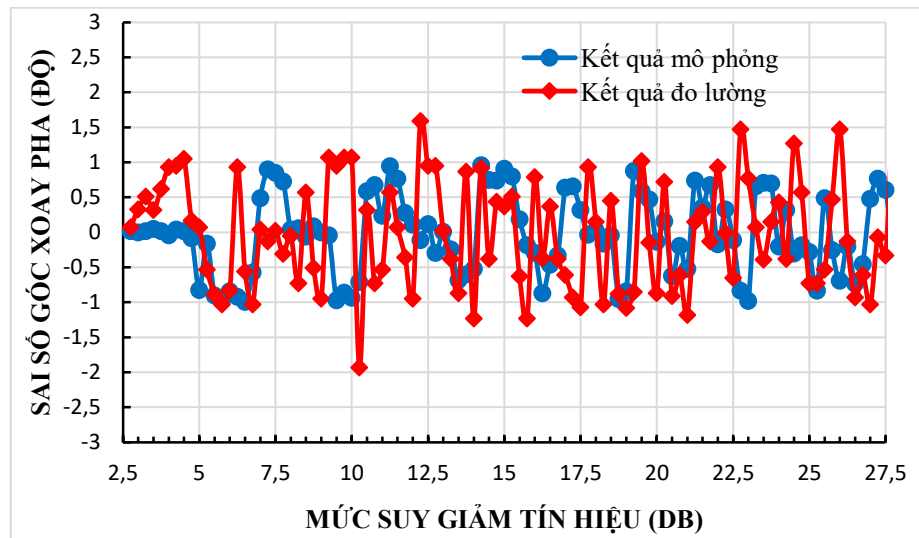


Hình 2.15: Sơ đồ thử nghiệm bộ suy giảm số kết hợp xoay pha chế tạo

Các kết quả đo lường về góc xoay pha và sai số góc xoay pha theo mức suy giảm tín hiệu được lần lượt thể hiện trên các Hình 2.16 và Hình 2.17.



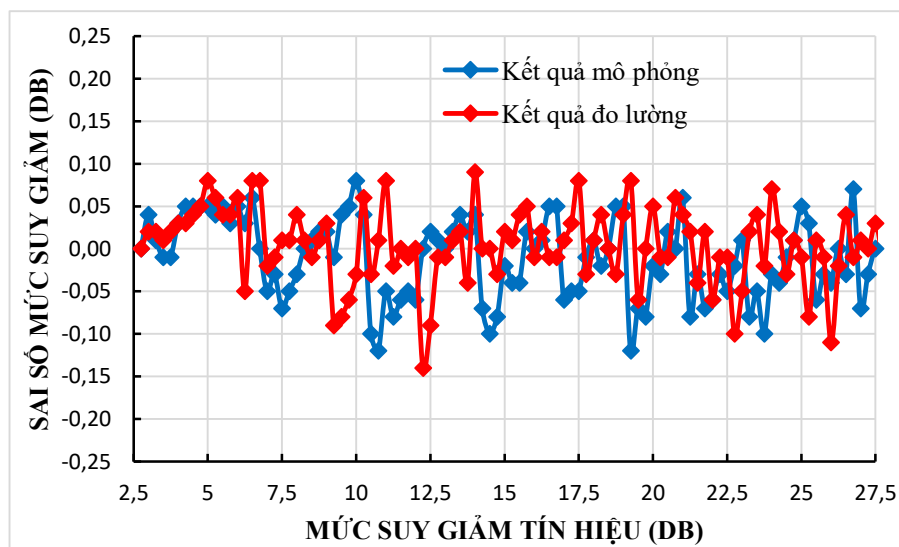
Hình 2.16: Kết quả thử nghiệm với góc xoay pha 2,81 độ



Hình 2.17: Đo sai số góc xoay pha theo mức suy giảm tín hiệu

Để so sánh, trên các hình vẽ thể hiện đồng thời các kết quả mô phỏng và kết quả đo lường. Các kết quả so sánh trên các hình vẽ cho thấy có sự tương đồng giữa các kết quả mô phỏng và kết quả đo lường thực tế. Giá trị góc xoay pha và sai số tại các mức suy giảm khác nhau là đảm bảo các yêu cầu.

Kiểm tra tính năng suy giảm của mẫu thử nghiệm, kết quả tổng hợp tính toán sai số thiết lập mức suy giảm được thể hiện trên đặc tuyến theo mức suy giảm tín hiệu như mô tả trên Hình 2.18.



Hình 2.18: Sai số mức suy giảm theo mức suy giảm tín hiệu

Tương tự như kết quả khảo sát với tính năng xoay pha, tính năng suy giảm tín hiệu của mẫu thử nghiệm vẫn được đảm bảo tốt với sai số mức suy giảm tại các điểm mức suy giảm khảo sát là 0,1 dB. Các đặc tuyến cũng chỉ ra giữa các kết quả mô phỏng và đo lường thử nghiệm có sự sai lệch nhất định. Sự sai lệch này có thể giải thích là do các sai số của bản thân của các linh kiện sử dụng, sai số chế tạo và các sai số đo lường. Tuy nhiên, các chỉ tiêu chất lượng của tính năng suy giảm và xoay pha vẫn đảm bảo theo yêu cầu.

Các kết quả đo lường, thử nghiệm một lần nữa khẳng định, mẫu thiết kế thử nghiệm hoạt động đúng theo lý thuyết và cấu trúc đề xuất có khả năng điều khiển đồng thời cả hai tham số mức suy giảm và pha của tín hiệu với độ phân giải, độ chính xác tốt và hoàn toàn có thể áp dụng thực tế.

Xét về tính năng xoay pha, so sánh kết quả đạt được của cấu trúc đề xuất và một số công bố liên quan được tổng hợp và thể hiện trên Bảng 2.2.

Bảng 2.2: Bảng so sánh tính năng xoay pha với các công bố liên quan

<i>Nội dung</i>	<i>[93]</i>	<i>[94]</i>	<i>[96]</i>	<i>Luận án</i>
Nguyên lý	Cộng véc tơ	Cộng véc tơ	Cộng véc tơ	Cộng véc tơ
Tần số (GHz)	92-100	28	1-2	3,5
Đối tượng điều khiển	VGA, chuyển mạch	VGA, chuyển mạch	Tín hiệu I, Q, bộ trộn tần	Suy giảm số 7 bit
Phương thức điều khiển tham số	-	DAC và chuyển mạch	Tín hiệu I, Q	Song song hoặc SPI
Dải xoay pha (độ)	360	360	360	45
Phân giải xoay pha (bit)	5	-	3	7 / 8
Sai số xoay pha (độ)	< 5	-	2,5	1
Sai số mức tín hiệu (dB)	1,6	-	1,5	0,1
Suy hao chèn (dB)	-	> 6	15	5

Trong hầu hết các cấu trúc được phân tích, các bộ xoay pha toàn dải 360 độ được xây dựng từ các bộ xoay pha dải hẹp (22,5 độ, 45 độ hoặc 90 độ) có điều khiển ứng với độ phân giải, kết hợp với các bộ xoay pha 90 độ hoặc 180 độ cố định. Do đó, chất lượng của bộ xoay pha toàn dải 360 độ về cơ bản được quyết định bởi các bộ xoay pha dải hẹp (ví dụ 45 độ). Ngoài ra, trước khi phân tích kết quả so sánh, cần chú ý rằng, mục tiêu của cấu trúc đề xuất là nhằm giải quyết vấn đề góc xoay pha theo mức suy giảm của các bộ suy giảm số và kết hợp để nâng cao độ phân giải pha cho MĐTP nên không đòi hỏi phải xoay pha 360 độ như các bộ xoay pha thông thường. Các công bố được lựa chọn so sánh tuy có tần số khác nhau nhưng cùng dựa trên nguyên lý cộng vector và sử dụng các đối tượng điều khiển khác nhau. Ở đây, việc so sánh tập trung vào chất lượng của điều khiển xoay pha và mức suy giảm tín hiệu.

Các kết quả trên Bảng 2.2 cho thấy các tham số về độ phân giải pha, sai số xoay pha và sai số mức tín hiệu của thiết kế thử nghiệm theo giải pháp đề xuất là tốt hơn so với các công bố [93], [94] và [96]. Trong thiết kế thử nghiệm, với bộ suy giảm 7 bit, chức năng xoay pha đạt độ phân giải tương đương các bộ xoay pha 7, 8 bit với độ chính xác 1 độ. Sai số mức tín hiệu của thiết kế thử nghiệm là thấp hơn so với các công bố so sánh có thể xuất phát từ sự khó khăn trong điều khiển các bộ khuếch đại VGA [93] cũng như tạo và điều khiển chính xác mức tín hiệu điều chế trên hai kênh I, Q và sai lệch của các bộ trộn tần [96]. Do chỉ làm việc với một cặp bộ chia/cộng tín hiệu, cũng như không sử dụng bộ trộn tần nên suy hao chèn của cấu trúc đề xuất cũng thấp hơn.

Do đó, với các bộ suy giảm có độ phân giải cao thường được sử dụng trong các HTMPTC, cấu trúc đề xuất cho phép thực hiện kết hợp chức năng xoay pha tín hiệu với độ phân giải và độ chính xác cao. Với dải góc xoay pha cho phép, cấu trúc đề xuất hoàn toàn có thể ứng dụng trong việc kết hợp với các bộ xoay pha phân giải thấp (4 bit) để thay thế việc sử dụng các bộ xoay pha phân giải

cao (6 bit, 7 bit, hoặc 8 bit). Để so sánh, Bảng 2.3 liệt kê một số bộ xoay pha đang có trên thị trường, các linh kiện sử dụng trong thiết kế thử nghiệm và đơn giá. Trong đó, đơn giá được tham khảo trên trang website của các nhà phân phối linh kiện Digikey và Mouser [100], [101].

Bảng 2.3: Một số bộ xoay pha thực tế và các linh kiện của thiết kế thử nghiệm

Mã bộ xoay pha, linh kiện chính	Băng tần (GHz)	Độ phân giải (bit)	Sai số pha (độ)	Giá (USD)
MAPS-010164-TR0500	2.3 ÷ 3.8	6	3	87.28
HMC649ALP6E	3.0 ÷ 6.0	6	4	120.66
MAPS-010144	2.3 ÷ 3.8	4	2.5	33.23
RFSA3714TR13	0.05 ÷ 6.0	7	-	4.51
X3C35F1-03S	3.2 ÷ 4.2	-	-	3.22
PD3150J5050S2HF	3.1 ÷ 5	-	-	0.94

Theo Bảng 2.3, giá cho các bộ xoay pha phân giải cao (6 bit) (87,28 và 120.66 USD) là rất cao so với bộ xoay pha phân giải thấp (4 bit) (33,23 USD). Trong khi đó, các linh kiện chính dùng cho bộ suy giảm số kết hợp xoay pha có giá thành tương đối thấp (các dòng được bôi đậm). Theo các đơn giá trên bảng, tổng giá trị các linh kiện chính khi sử dụng cấu trúc đề xuất chỉ là 8,67 USD. Xét trường hợp có tính đến các chi phí chế tạo và vật liệu cao tần sử dụng thì với HTMPTC số lượng lớn, việc sử dụng các linh kiện COST theo cấu trúc đề xuất cho phép vừa đảm bảo tính năng suy giảm tín hiệu, vừa nâng cao chất lượng và độ phân giải xoay pha cho MĐTP với chi phí thấp hơn khi so sánh với việc sử dụng các bộ xoay pha điều khiển số phân giải cao.

2.3. Kết luận chương 2

Trong Chương 2, luận án đã trình bày đề xuất cấu trúc bộ suy giảm số kết hợp xoay pha tín hiệu với độ phân giải cao để ứng dụng trong các MĐTP của HTMPTC. Các kết quả mô phỏng và thử nghiệm ở băng tần C đã chứng minh

khả năng suy giảm và xoay pha phân giải cao của cấu trúc đề xuất. Trong đó, tính năng suy giảm được bảo đảm tương đương bộ suy giảm số 7 bit, tính năng xoay pha tương đương với các bộ xoay pha 7 bit trong phạm vi góc xoay pha $(0 \div 45)$ độ và độ chính xác 1 độ.

Giải pháp đề xuất cho phép giải quyết các vấn đề về hiện tượng xoay pha của bộ suy giảm, hiệu chuẩn sai lệch pha và nâng cao độ phân giải xoay pha cho MĐTP. Ngoài ra, việc sử dụng linh kiện COST đem lại ưu điểm chi phí thấp cho giải pháp đề xuất.

Tuy nhiên, cần nhìn nhận rằng, đối với các tín hiệu cao tần ở băng tần cao như băng X, Ku ... các linh kiện dùng trong đề xuất như bộ suy giảm số, bộ chia/cộng công suất ... có giá thành cao hơn. Ngoài ra, không gian của các MĐTP tại các băng tần này cũng ít hơn nên việc sử dụng giải pháp đề xuất với linh kiện COST sẽ gặp hạn chế và khó khăn.

Các kết quả nghiên cứu đề xuất trong Chương 2 của luận án được công bố trong công trình [C3]. Ngoài ra, đề xuất này của Luận án cũng được ứng dụng trong thiết kế bộ trộn tần chống nhiễu ảnh (Image Rejection Mixer - IRM) dựa trên cấu trúc Hartley, giúp nâng cao tỷ số chống nhiễu ảnh (Image Rejection Ratio – IRR) của bộ trộn lên trên 38 dB. Kết quả đem lại sự cải thiện rõ rệt so với các bộ trộn tần I/Q thông thường (có tỷ số IRR khoảng $20 \div 30$ dB) và được trình bày chi tiết trong công trình [J2].

Như khảo sát chung trong phần Giới thiệu luận án và Chương 1 thì ngoài Bộ suy giảm và Bộ xoay pha, Bộ KĐCS cũng là thành phần quan trọng và ảnh hưởng và liên quan trực tiếp tới chất lượng và đặc tính của chức năng tổng hợp búp sóng của MĐTP trong HTMPTC, vấn đề này sẽ tiếp tục được nghiên cứu và giải quyết trong Chương 3.

Chương 3

BỘ KHUẾCH ĐẠI CÔNG SUẤT HIỆU SUẤT CAO CHO MÔ-ĐUN THU PHÁT CỦA HỆ THỐNG MẠNG PHA TÍCH CỰC

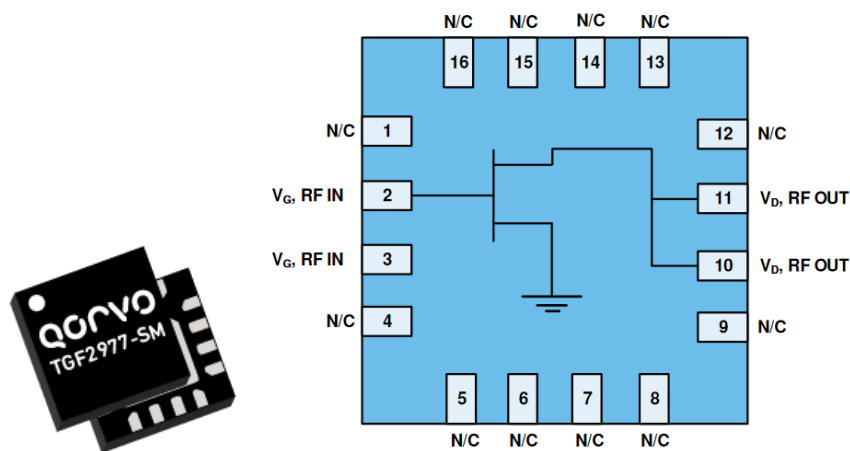
Để nâng cao chất lượng của MĐTP trong HTMPTC, bên cạnh các vấn đề liên quan tới Bộ xoay pha và Bộ suy giảm đã được đề cập và giải quyết trong **Chương 2** thì việc nâng cao chất lượng, đặc biệt là hiệu suất công suất của bộ KĐCS dùng trong MĐTP của HTMPTC là một trong các thách thức chính và được tập trung nghiên cứu, phát triển. Với các yêu cầu về điều kiện và đặc điểm hoạt động của MĐTP, bộ KĐCS yêu cầu phải đạt và duy trì hiệu suất cao trong phạm vi rộng của công suất đầu ra. Trong Chương này, Luận án tập trung trình bày các kết quả nghiên cứu, thiết kế bộ KĐCS hiệu suất cao theo các yêu cầu cho MĐTP trong HTMPTC. Trong đó, bóng bán dẫn công nghệ GaN, kỹ thuật triệt hài bậc cao và kỹ thuật điều chế nguồn được áp dụng để đảm bảo bộ KĐCS đạt hiệu suất cao trong dải rộng công suất đầu ra. Chế độ hoạt động AB và các kỹ thuật triệt hài bằng các đường truyền mạch dài có trở kháng đặc trưng khác nhau giúp nâng cao độ tuyến tính và mở rộng băng thông hoạt động của bộ KĐCS thiết kế. Kết quả thiết kế bộ KĐCS GaN điều chế nguồn ở băng tần X theo hướng ứng dụng trong các HTMPTC được trình bày chi tiết. Các kết quả mô phỏng và phân tích đã chứng minh tính hiệu quả và sự phù hợp của các bộ KĐCS thiết kế khi sử dụng trong các HTMPTC.

3.1. Yêu cầu thiết kế và lựa chọn linh kiện và phương pháp thiết kế

Trong phần này, Luận án trình bày các kết quả thiết kế hai bộ KĐCS GaN điều chế nguồn ở băng tần X có khả năng ứng dụng trong các hệ thống ra-đa hoặc hệ thống vô tuyến đa chức năng dựa trên nền tảng HTMPTC. Trong đó, tần số hoạt động trung tâm được xác định tại 9,5 GHz, công suất đầu ra RF cực đại là 4 W, phối hợp trở kháng với tải đầu vào và đầu ra 50 Ω . Căn cứ vào các

dạng tín hiệu và chế độ hoạt động hiện đang được sử dụng hiện nay (tín hiệu xung đơn, tín hiệu điều chế pha, tín hiệu nhảy tần ...) bằng thông hoạt động của bộ KĐCS thiết kế yêu cầu tối thiểu khoảng 200 MHz để đáp ứng cho các hệ thống thông thường và khoảng 500 MHz trong trường hợp hệ thống sử dụng tín hiệu băng rộng (FMCW) hoặc nhảy tần chống nhiễu tích cực. Các yêu cầu khác của bộ KĐCS cần thiết kế là phải đảm bảo phù hợp với đặc điểm hoạt động của HTMPTC và điều kiện công nghệ chế tạo tại Việt Nam. Cụ thể như: hiệu suất công suất cao, làm việc ổn định, kích thước nhỏ gọn và sử dụng linh kiện, công nghệ chế tạo có thể mua và thực hiện tại Việt Nam...

Xét về lựa chọn linh kiện sử dụng, công nghệ bán dẫn GaN [102] đã được chứng minh các ưu điểm về tính hiệu suất cao và ngày càng được áp dụng rộng rãi trong nghiên cứu, phát triển các thành phần của HTMPTC, đặc biệt là các bộ KĐCS. Trong nghiên cứu của luận án, bóng bán dẫn GaN HEMT TGF2977-SM của hãng Qorvo [103] được lựa chọn sử dụng. Đây là bóng bán dẫn công nghệ GaN SiC HEMT có công suất đầu ra 5 W (P3dB), hoạt động trong dải tần rộng từ DC đến 12 GHz với điện áp nguồn lên tới 32 V. Bóng bán dẫn này được đóng gói theo tiêu chuẩn công nghiệp QFN với kích thước tương đối nhỏ 3×3 mm như mô tả trên Hình 3.1.



Hình 3.1: Bóng bán dẫn GaN HEMT TGF2977-SM

Đây là loại bóng bán dẫn lý tưởng phù hợp với nhiều lĩnh vực ứng dụng như ra-đa quân sự, thông tin di động mặt đất, thông tin vô tuyến quân sự, thiết bị điện tử hàng không và các thiết bị đo kiểm. Bóng bán dẫn này hỗ trợ hoạt động cả chế độ xung và chế độ tuyến tính.

Về phương pháp thiết kế, quá trình thiết kế bộ KĐCS thường bắt đầu với việc điều chỉnh tải để xác định các khu vực trở kháng nguồn và tải mà bộ khuếch đại có thể đạt được hiệu suất mong muốn. Bước này cần có các trang bị các máy móc, thiết bị chuyên dùng đắt tiền, do đó, đòi hỏi đầu tư lớn và thời gian thực hiện dài, không phù hợp với những trung tâm, đơn vị thiết kế nhỏ. Một giải pháp phù hợp hơn là sử dụng các mô hình linh kiện cho trước để mô phỏng thiết kế trên các phần mềm thiết kế như ADS hoặc AWR. Do điều kiện thực tế, trong quá trình nghiên cứu, thiết kế của luận án, giải pháp thứ hai được áp dụng để xác định tải nguồn và tải đầu ra tối ưu cho linh kiện dựa trên mô phỏng với mô hình linh kiện được cung cấp.

Bên cạnh đó, trong các thiết kế bộ KĐCS của luận án, các quá trình thiết kế, mô phỏng và tối ưu được thực hiện trên các công cụ khác nhau của phần mềm thiết kế cao tần Keysight ADS [104]. Các mô hình tín hiệu nhỏ và mô hình tín hiệu lớn của bóng bán dẫn GaN HEMT TGF2977-SM được sử dụng từ thư viện cung cấp bởi Modelithics [105]. Trong đó, mô hình tín hiệu lớn của GaN HEMT được xây dựng từ mô hình phi tuyến Angelov. Các mô hình của các linh kiện tập trung được cung cấp bởi Murata. Trình tự thực hiện và các kết quả thiết kế được trình bày cụ thể trong các mục tiếp theo.

3.2. Thiết kế bộ khuếch đại công suất thứ nhất

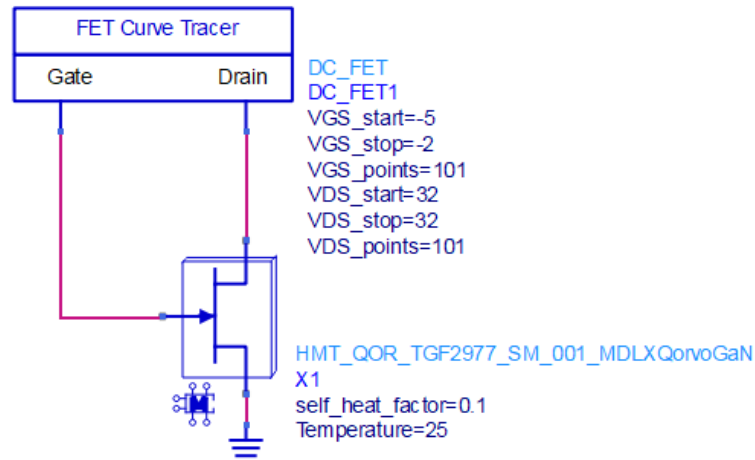
3.2.1. Mô tả thiết kế

Công nghệ bán dẫn GaN đáp ứng yêu cầu cho bộ khuếch đại công suất cao, tần số cao và hiệu suất công suất cao. Bên cạnh đó, hiệu suất công suất cao

có thể đạt được với các bộ khuếch đại Class J, F và F-1 dựa vào việc triệt các hài bậc cao thích hợp. Trong đó, để đạt hiệu suất cao trong khi duy trì công suất đầu ra tốt, điện áp thiên áp cực máng (điện áp nguồn) V_{DS} thường được thiết lập ở giá trị cao nhất. Các bộ khuếch đại này được thiên áp hoạt động ở chế độ Class B. Các thiết kế tập trung tối ưu hóa hiệu suất với các giải pháp triệt hài phù hợp (hài chẵn hoặc hài lẻ) và thu được bộ khuếch đại công suất cao và hiệu suất cao. Tuy nhiên, trong thiết kế bộ KĐCS thứ nhất này, bóng bán dẫn được thiết lập hoạt động ở chế độ Class AB sâu để vừa đảm bảo hiệu suất cao, vừa nâng cao độ tuyến tính cho bộ KĐCS [104], [105]. Để đáp ứng yêu cầu về hiệu suất cao và duy trì trong dải công suất đầu ra, phương pháp triệt hài [106], [107] được áp dụng để triệt tiêu công suất tiêu tán của các thành phần hài chính.

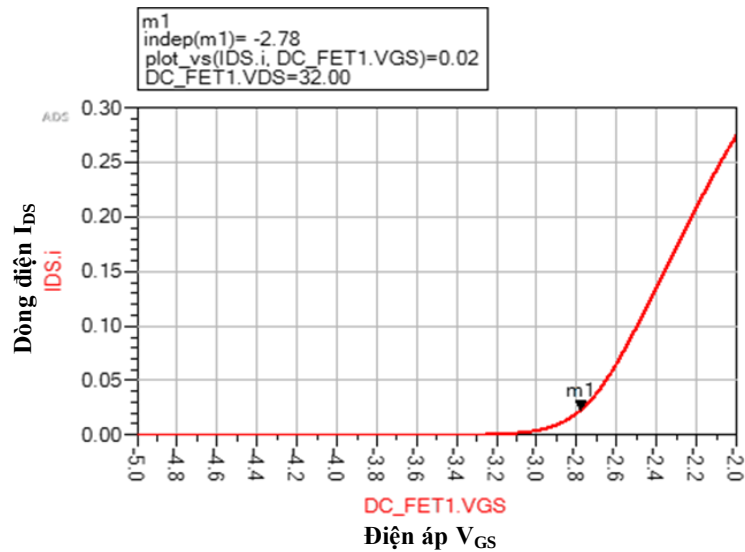
Do hoạt động ở chế độ Class AB, đầu ra bộ khuếch đại tồn tại cả các hài bậc chẵn và bậc lẻ. Do đó, để nâng hiệu suất công suất, việc triệt hài bậc cao cần phải được thực hiện với cả các hài chẵn và lẻ. Trong đó, hài bậc hai tác động lớn và đóng vai trò quan trọng trong việc cải thiện hiệu suất PAE [108], nên trong quá trình thiết kế, việc triệt hài bậc hai được thực hiện cẩn thận ở cả đầu vào và đầu ra. Ngoài ra, kỹ thuật điều chế nguồn với điện áp nguồn V_{DS} của bộ KĐCS thiết kế được điều chỉnh giá trị phù hợp với công suất đầu vào thay đổi từ thấp đến cao, giúp đảm bảo hệ số khuếch đại và hiệu suất cao trong dải công suất đầu vào rộng.

Trước tiên, thực hiện khảo sát đặc tuyến DC để xác định điểm làm việc phù hợp của bóng bán dẫn GaN HEMT TGF2977-SM. Sơ đồ thực hiện khảo sát đặc tuyến DC bằng phần mềm ADS được mô tả trên Hình 3.2. Dựa trên thông tin về bóng bán dẫn sử dụng, dải điện áp thiên áp cực cổng V_{GS} khảo sát được xác định là từ -5 V đến -2 V. Điện áp nguồn V_{DS} được thiết lập ở giá trị lớn nhất và không đổi là 32 V.



Hình 3.2: Khảo sát chế độ làm việc của GaN HEMT TGF2977-SM

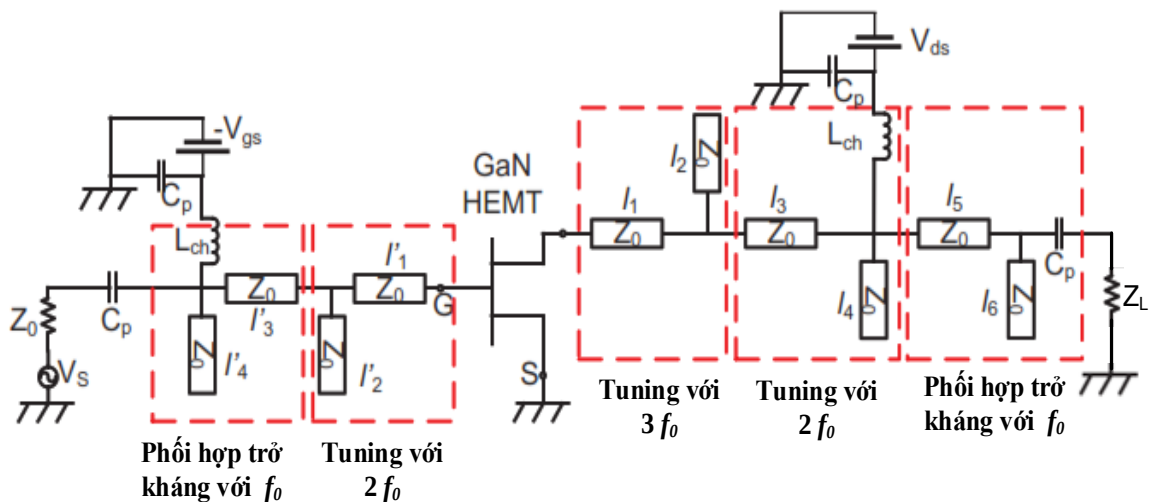
Kết quả thu được đặc tuyến dòng điện cực máng I_{DS} biến thiên theo mức điện áp V_{GS} như mô tả trên Hình 3.3.



Hình 3.3: Đặc tuyến dòng điện I_{DS} theo điện áp V_{GS}

Theo như phân tích ở trên, bóng bán dẫn được lựa chọn thiết lập hoạt động ở chế độ AB sâu để vừa đảm bảo khả năng đem lại hiệu suất cao vừa đem lại độ tuyến tính tốt hơn so với chế độ B. Dựa trên đặc tuyến I_{DS} thu được trên Hình 3.3, lựa chọn điểm thiên áp làm việc với điện áp $V_{GS} = -2,8 \text{ V}$. Khi đó, dòng cực máng I_{DS} là 25 mA trong trường hợp điện áp nguồn $V_{DS} = 32 \text{ V}$.

Dựa theo phương pháp triệt hài, các hài bậc cao sẽ được triệt tiêu và thành phần hài cơ bản được phối hợp bởi các mạng phối hợp trở kháng đầu vào (Input Matching Network – IMN) và mạng phối hợp trở kháng đầu ra (Output Matching Network – OMN). Trong bộ KĐCS thứ nhất, giải pháp lựa chọn cho các mạng phối hợp trở kháng IMN và OMN là sử dụng các đoạn mạch dải kiểu open-ended stub cùng trở kháng đặc trưng, mà cụ thể là các đường truyền mạch dải (Microstrip Line - MLIN). Các mạng phối hợp trở kháng IMN và OMN được thiết kế để loại bỏ hoặc giảm tác động của các thành phần hài bậc hai ($2f_0$) và hài bậc ba ($3f_0$) (trong đó f_0 là tần số của hài cơ bản). Theo đó, bộ KĐCS thứ nhất có sơ đồ nguyên lý như mô tả trong Hình 3.4.



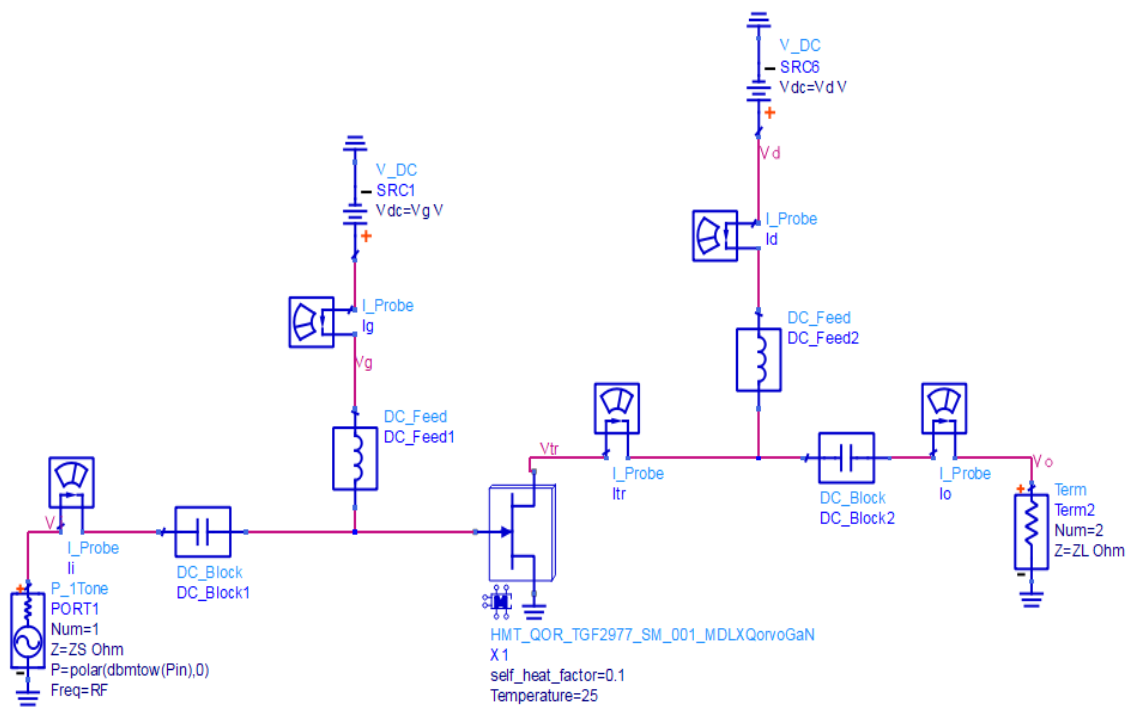
Hình 3.4: Sơ đồ nguyên lý bộ KĐCS thứ nhất

Các trở kháng tối ưu ban đầu của bóng bán dẫn tại tần số hoạt động trung tâm được tìm ra bằng cách sử dụng kỹ thuật Load/Source Pull trong phần mềm Keysight ADS theo sơ đồ thể hiện trên Hình 3.5. Theo đó, các giá trị trở kháng tối ưu của nguồn và tải tại tần số hài cơ bản $f_0 = 9,5 \text{ GHz}$ được xác định lần lượt là $Z_{S_opt} = 28 - j98 \Omega$ và $Z_{L_opt} = 8,9 - j5,8 \Omega$. Việc tính toán tham số kích thước vật lý của các đường truyền mạch dải theo trở kháng trên cần dựa trên vật liệu sử dụng. Trong luận án, vật liệu mạch in được lựa chọn sử dụng là

RO4350B [109] có tham số phù hợp với dải tần số hoạt động, cụ thể như sau:

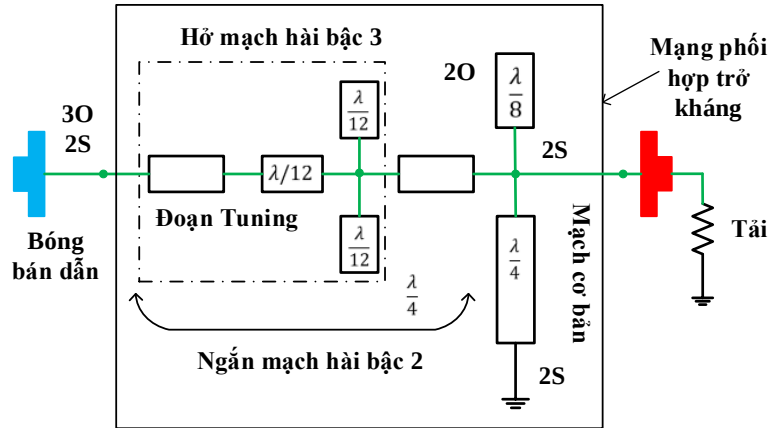
- Hằng số điện môi ϵ bằng 3,48;
- Độ dày lớp điện môi là 10 mil;
- Độ dày lớp đồng: 1 Oz.

Trong thiết kế bộ KĐCS thứ nhất, kích thước của các đường truyền mạch dài của các mạng IMN và OMN được tính toán và tối ưu với điều kiện là các đường truyền mạch dài có cùng trở kháng đặc trưng $Z_0 = 50 \Omega$.



Hình 3.5: Mô phỏng Load/Source Pull xác định trở kháng tối ưu

Để thực hiện tính toán kích thước các đường truyền mạch dài, xem xét các mạng IMN và OMN trong các bộ khuếch đại hiệu suất cao sử dụng kỹ thuật triệt hài bậc cao tương tự. Một giải pháp thường được sử dụng để phối hợp trở kháng đầu ra của bộ khuếch đại Class F là tính toán kích thước các đường truyền mạch dài để đưa các hài bậc cao tại đầu ra bóng bán dẫn về các điểm ngắn mạch hoặc hở mạch trên đồ thị Smith như được mô tả trên Hình 3.6 [110].



Hình 3.6: Sơ đồ mạch OMN bộ khuếch đại Class-F thông thường

Theo đó, yêu cầu cần đạt là tại đầu ra của bóng bán dẫn cần đạt ngắn mạch với hài bậc 2 và hở mạch với hài bậc 3 [110], [111]. Khi sử dụng các đoạn mạch dải kiểu open-ended stub cùng trở kháng đặc trưng $Z_0 = 50 \Omega$, để ngắn mạch với hài bậc hai, tổng chiều dài của đoạn mạch dải liên quan là:

$$\lambda_{2f_0} / 2 + \lambda_{2f_0} / 4 = (\lambda_0 / 2) / 2 + (\lambda_0 / 2) / 4 = \lambda_0 / 4 + \lambda_0 / 8 \quad (3.1)$$

trong đó, λ_{2f_0} là chiều dài bước sóng của hài bậc 2.

Tương tự, để hở mạch với hài bậc ba, sử dụng đường truyền mạch dải có chiều dài là:

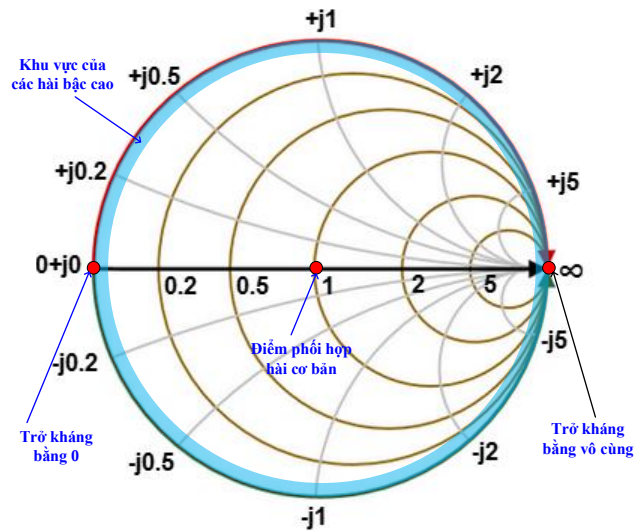
$$\lambda_{3f_0} / 4 + \lambda_{3f_0} / 4 = (\lambda_0 / 3) / 4 + (\lambda_0 / 3) / 4 = \lambda_0 / 12 + \lambda_0 / 12 \quad (3.2)$$

trong đó, λ_{3f_0} là chiều dài bước sóng của hài bậc 3.

Quá trình thiết kế có tính đến thành phần điện dung và điện cảm của nội tại của bóng bán dẫn khuếch đại công suất [112]. Ngoài ra, dễ thấy, việc cố định yêu cầu ngắn/hở mạch với các thành phần hài bậc cao sẽ là điều kiện ràng buộc chặt chẽ, gây khó khăn trong việc điều chỉnh tối ưu giữa khả năng phối hợp trở kháng giữa các thành phần hài và các tham số khác của bộ khuếch đại.

Do đó, Luận án đề xuất giải pháp cho phép giải quyết các khó khăn trên và tạo sự linh hoạt trong việc thiết kế mạng phối hợp trở kháng. Về lý thuyết,

thành phần gây tổn hao công suất, ảnh hưởng tới hiệu suất của bộ khuếch đại là thành phần thuần trở. Do đó, thay vì điều chỉnh mạng phối hợp trở kháng để các thành phần hài bậc cao nằm tại các điểm gốc 0 và vô cùng, thực hiện tính toán, thiết kế để các thành phần hài bậc cao nằm trên hoặc gần sát với đường bao ngoài của đồ thị Smith (vành đai màu xanh trên Hình 3.7). Thành phần hài cơ bản vẫn được đảm bảo phối hợp trở kháng tốt nhất có thể.



Hình 3.7: Phối hợp trở kháng và triệt tiêu hài bậc cao trên đồ thị Smith

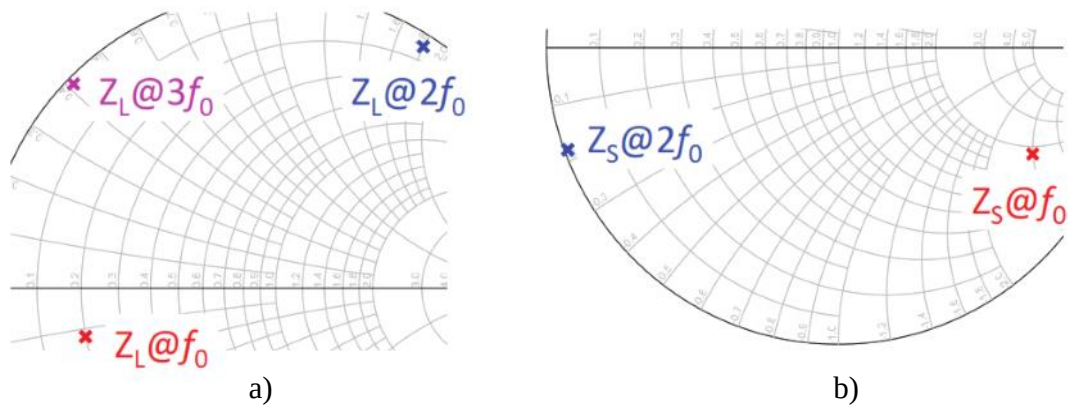
Khi đó, các thành phần hài bậc cao chủ yếu chứa thành phần điện kháng, còn thành phần thuần trở hoặc rất nhỏ, hoặc rất lớn. Trong cả hai trường hợp, công suất tiêu tán của các thành phần hài bậc cao đều được giảm thiểu. Kết quả cuối cùng đem lại là bộ khuếch đại công suất đạt được hiệu suất công suất cao.

Theo giải pháp và cấu trúc và tham số vật liệu đã chọn, các đường truyền mạch dải trong các mạng phối hợp trở kháng với trở kháng đặc trưng $Z_0 = 50 \Omega$ có độ rộng được tính toán là $w = 0,8 \text{ mm}$. Việc xác định chiều dài các đường truyền mạch dải trên Hình 3.4 dựa trên phương pháp tính toán giá trị sơ bộ tương tự như đối với bộ khuếch đại Class-F. Trên cơ sở đó, thực hiện mô phỏng, hiệu chỉnh để thu được các giá trị tối ưu. Kết quả thu được chiều dài các đường truyền mạch dải của các mạng IMN và OMN được liệt kê trong Bảng 3.1.

Bảng 3.1: Chiều dài các đường truyền mạch dải của mạng IMN, OMN

Ký hiệu	Chiều dài	Ký hiệu	Chiều dài
l_1	3,08 mm	l'_1	4,40 mm
l_2	1,00 mm	l'_2	1,50 mm
l_3	0,49 mm	l'_3	0,91 mm
l_4	2,36 mm	l'_4	3,92 mm
l_5	0,25 mm		
l_6	5,45 mm		

Thực hiện mô phỏng các trở kháng nguồn và tải tối ưu tại các tần số hài cơ bản $f_0 = 9,5 \text{ GHz}$, hài bậc hai $2f_0 = 19 \text{ GHz}$ và hài bậc ba $3f_0 = 28,5 \text{ GHz}$ bởi các mạng IMN và OMN cho ra kết quả như mô tả trên Hình 3.8.



Hình 3.8: Trở kháng nguồn (a) và tải (b) biểu diễn trên đồ thị Smith

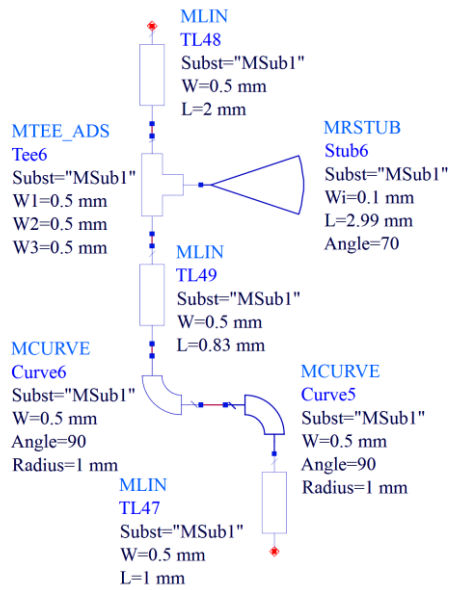
Ở đây, cần chú ý rằng, mạng IMN được thiết kế để triệt thành phần hài bậc 2 tín hiệu cao tần đầu vào, trong khi mạng OMN có chức năng triệt các thành phần hài bậc hai và hài bậc ba ở đầu ra. Từ đồ thị Smith trên Hình 3.8 có thể thấy rằng, các trở kháng của hài bậc hai và hài bậc ba của cả đầu vào và đầu ra của bộ KĐCS đều nằm ở mép rìa của đồ thị Smith, điều này chỉ ra rằng chúng hầu như chỉ gồm thành phần thuần kháng. Theo đó, công suất tiêu tán của các hài bậc cao này được giảm thiểu, dẫn tới kết quả nâng cao hiệu suất của bộ KĐCS thiết kế. Các mô phỏng cho kết quả về mức tổn hao chèn tại tần số hài cơ bản $f_0 = 9,5 \text{ GHz}$ của các mạng IMN và OMN lần lượt là 0,5 dB và 0,43

dB. Có thể thấy, mức tổn hao này được xem là tương đối thấp và chấp nhận được ở băng tần X.

Trong Hình 3.4, tụ điện C_p có giá trị 1.1 pF , đóng vai trò là tụ cho qua tín hiệu cao tần (RF Bypass Capacitor), trong khi các cuộn cảm L_{ch} có chức năng cuộn chặn tín hiệu cao tần (RF Choke Inductor) với các điện áp thiên áp cực cổng và điện áp nguồn V_{GS} , V_{DS} . Với tần số băng X, trong thiết kế Layout sau này, các cuộn cảm này sẽ được thiết kế thay thế bằng đường truyền mạch dải có độ dài một phần tư bước sóng.

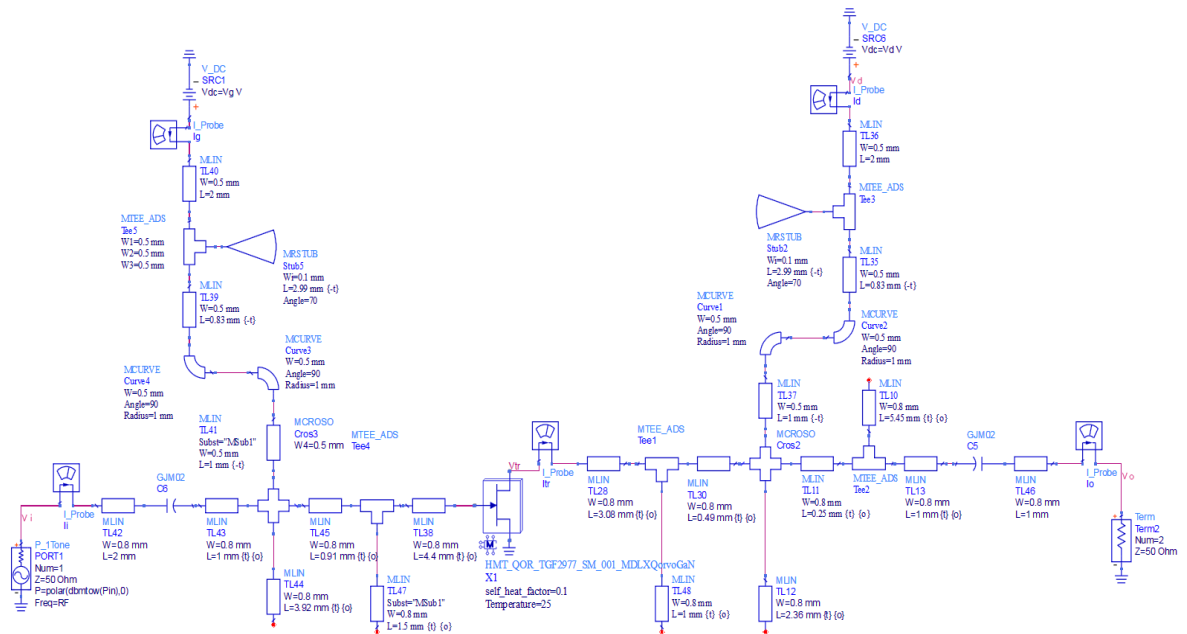
Các mạng phân áp cho cả cực cổng (Gate) và cực máng (Drain) đều sử dụng các radial-stub để tạo ngắn mạch tín hiệu ở dải tần trung bình. Đây là phương án được ưa thích để triển khai ngắn mạch RF vì nó mang lại hiệu suất, khả năng chịu đựng và băng thông tốt hơn so với tụ điện tập trung. Nó cũng cung cấp một điểm thuận tiện mà tại đó các linh kiện phân tách thiên áp khác có thể được thêm vào ở phía sau mà không ảnh hưởng đến hiệu suất trong băng tần. Các linh kiện này được sử dụng để cung cấp khả năng tách và ổn định nguồn điện áp có tần số thấp hơn và giảm đáng kể hệ số khuếch đại tần số thấp. Tiếp sau đó, ngắn mạch tạo bởi radial-stub sẽ được biến đổi thành mạch hở tại điểm tiếp xúc với đường truyền tín hiệu bằng việc sử dụng đường truyền mạch dải một phần tư bước sóng có trở kháng cao tương ứng với độ rộng hẹp. Kết quả giúp cho các mạng phân cực cho cực cổng Gate và cực máng Drain hầu như không có ảnh hưởng tới tín hiệu cao tần trong băng tần.

Tất cả các đặc điểm trên cho thấy giải pháp sử dụng các radial-stub đem lại sự linh hoạt trong việc bố trí mạng thiên áp tại các điểm trong mạng phối hợp trở kháng phân bố đã được chọn, có lợi cho cả việc layout và hiệu suất ngoài băng tần. Sơ đồ mạng phân áp cho cực cổng Gate (tương tự với cực máng Drain) được mô tả trong Hình 3.9.



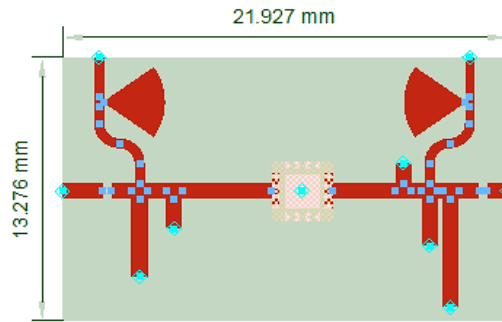
Hình 3.9: Sơ đồ mạng phân áp cực cổng và cực máng

Tổng hợp lại các mạch thành phần ta được thiết kế mô hình EM sơ đồ nguyên lý của bộ KĐCS thứ nhất trên phần mềm ADS như trong Hình 3.10.



Hình 3.10: Sơ đồ nguyên lý bộ KĐCS thứ nhất trên ADS

Trên cơ sở đó, thiết kế, mô phỏng tối ưu Layout bộ KĐCS thứ nhất trên phần mềm ADS. Kết quả thu được như mô tả trên Hình 3.11.



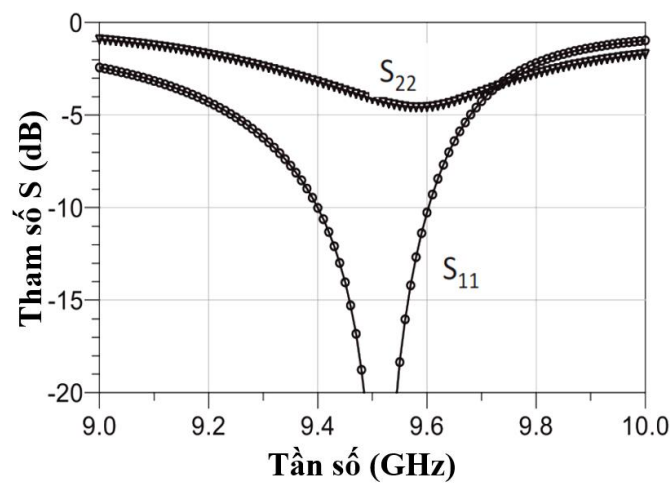
Hình 3.11: Thiết kế layout của bộ KĐCS thứ nhất

Theo hình vẽ, kích thước tổng thể thiết kế layout của bộ KĐCS thứ nhất là $21,93 \text{ mm} \times 13,28 \text{ mm}$. Các kết quả mô phỏng và phân tích đánh giá các tham số chính của bộ KĐCS thứ nhất với các mô hình tín hiệu nhỏ và mô hình tín hiệu lớn của bóng bán dẫn sử dụng được trình bày trong phần tiếp theo.

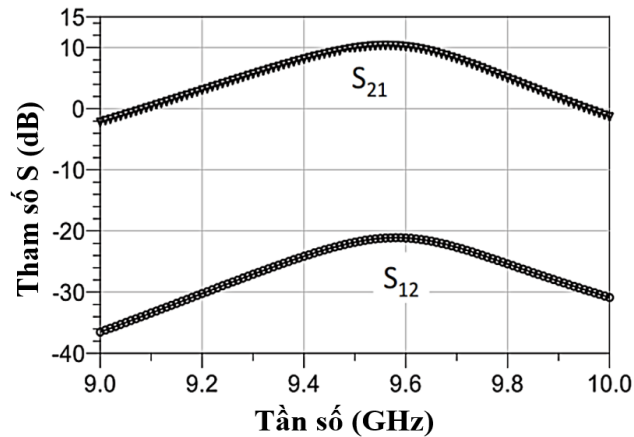
3.2.2. Kết quả mô phỏng, đánh giá hiệu suất của bộ KĐCS thứ nhất

Trước tiên, phân tích các kết quả mô phỏng của bộ KĐCS thứ nhất với mô hình tín hiệu nhỏ thông qua mô phỏng tham số S trên phần mềm ADS.

Kết quả mô phỏng tham số S của của bộ KĐCS thứ nhất được thể hiện trên các Hình 3.12 (hệ số phản xạ đầu vào (S_{11}) và hệ số phản xạ đầu ra (S_{22})) và Hình 3.13 (tham số S_{21} (tương ứng với hệ số khuếch đại) và S_{12} (tương ứng với độ cách ly giữa đầu ra và đầu vào)).

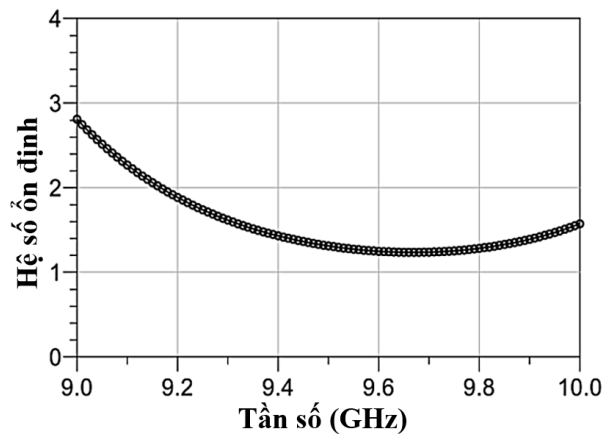


Hình 3.12: Hệ số phản xạ đầu vào và đầu ra của bộ KĐCS thứ nhất



Hình 3.13: Hệ số khuếch đại và độ cách ly của bộ KĐCS thứ nhất

Theo các đặc tuyến trên các hình vẽ, bộ KĐCS thứ nhất có hệ số phản xạ đầu vào và đầu ra thấp, hệ số khuếch đại đạt giá trị khoảng 10 dB và độ cách ly luôn thấp hơn -20 dB được duy trì trong dải tần số (9,4 ÷ 9,6) GHz.

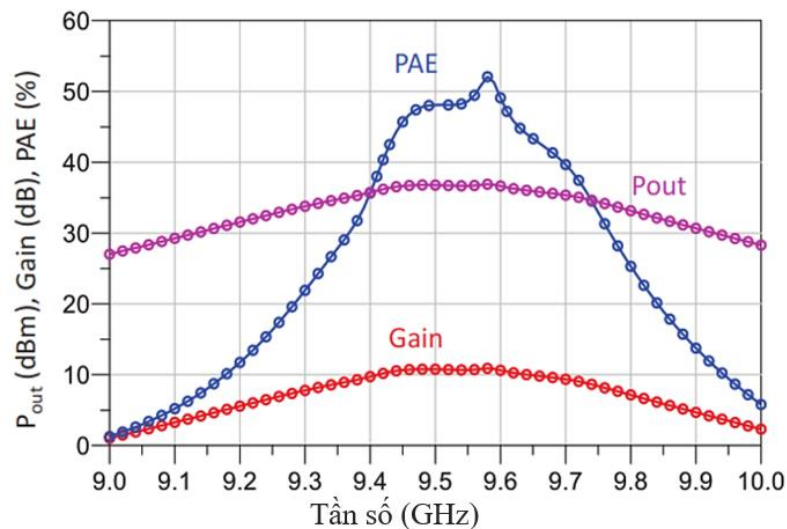


Hình 3.14: Đặc tuyến hệ số ổn định của bộ KĐCS thứ nhất

Để đảm bảo không xuất hiện dao động tự kích, bộ KĐCS cần có hệ số ổn định lớn hơn 1. Theo kết quả mô phỏng trên Hình 3.14, hệ số ổn định của bộ KĐCS thứ nhất luôn có giá trị lớn hơn một trong dải tần số (9,0 ÷ 10,0) GHz. Điều này chứng tỏ rằng trong dải tần số (9,0 ÷ 10,0) GHz, bộ KĐCS thứ nhất hoạt động ổn định, không xuất hiện các dao động tự kích.

Tóm lại, các kết quả mô phỏng theo mô hình tín hiệu nhỏ cho thấy bộ KĐCS thứ nhất có khả năng hoạt động ổn định với hệ số khuếch đại đồng đều đáp ứng các yêu cầu trong băng thông tần số (9,4 ÷ 9,6) GHz đã đặt ra.

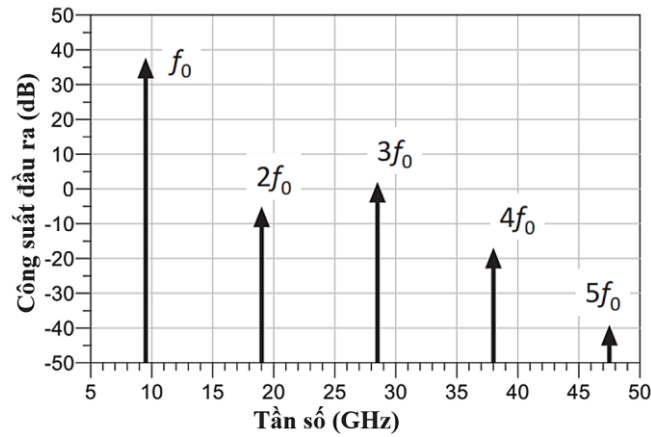
Tiếp theo, hiệu suất tín hiệu lớn của bộ KĐCS thứ nhất được đánh giá bằng mô phỏng trong cả hai trường hợp có và không có áp dụng kỹ thuật điều chế nguồn (điện áp thiên áp cực máng (gọi là điện áp nguồn) V_{DS} thay đổi theo mức công suất tín hiệu đầu vào/đầu ra). Để đánh giá hiệu suất tín hiệu lớn của bộ KĐCS, phân tích cân bằng hài (Harmonic Balance Analysis) của phần mềm ADS được sử dụng. Hình 3.15 thể hiện kết quả mô phỏng của các đặc tuyến về hiệu suất PAE , hệ số khuếch đại ($Gain$) và công suất đầu ra P_{out} của bộ KĐCS thứ nhất trường hợp không sử dụng điều chế nguồn ($V_{DS} = 32\text{ V}$) trong dải tần số $(9,0 \div 10,0)\text{ GHz}$.



Hình 3.15: Hiệu suất tín hiệu lớn của bộ KĐCS thứ nhất

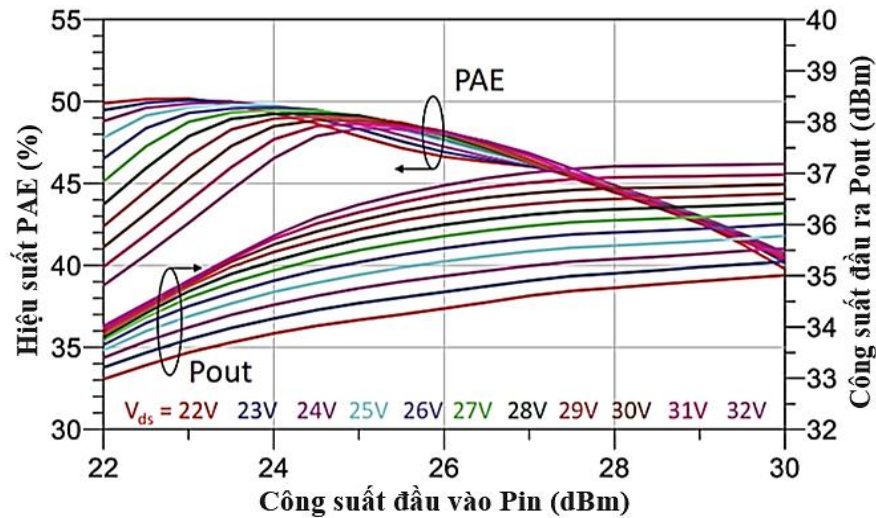
Theo hình vẽ, hiệu suất PAE của bộ KĐCS thiết kế được duy trì ở mức trên 40 %, trong khi $Gain$ luôn có giá trị lớn hơn 9 dB trong dải tần $(9,4 \div 9,7)\text{ GHz}$. Hiệu suất PAE lớn nhất đạt 53 % tại tần số gần 9,6 GHz. Điều này chứng tỏ bộ KĐCS thứ nhất có hệ số khuếch đại ổn định và duy trì hiệu suất PAE cao trong khoảng 300 MHz băng thông.

Để kiểm tra khả năng triệt hài bậc cao của thiết kế, đặc biệt là các thành phần hài bậc hai và hài bậc ba, thực hiện mô phỏng phân tích phổ tín hiệu đầu ra và thu được kết quả như trong Hình 3.16.



Hình 3.16: Phổ các hài tín hiệu đầu ra của bộ KĐCS thứ nhất

Như quan sát trên hình vẽ, thành phần hài bậc hai bị suy giảm rất lớn so với hài cơ bản (mức suy giảm 42 dB). Thành phần hài bậc ba cũng bị nén ở mức suy giảm khoảng 35 dB so với hài cơ bản. Các thành phần hài bậc bốn và bậc năm, mức suy giảm lớn hơn rất nhiều, lần lượt ở mức 55 dB và 77 dB.



Hình 3.17: Hiệu suất tín hiệu lớn với điện áp nguồn V_{DS} thay đổi

Tiếp theo, hiệu quả của kỹ thuật điều chế nguồn được xem xét dựa trên kiểm tra hoạt động của bộ KĐCS theo sự thay đổi điện áp nguồn V_{DS} . Theo kết quả mô phỏng với bộ KĐCS thứ nhất được chỉ ra trên Hình 3.17, sự phụ thuộc của hiệu suất PAE , công suất đầu ra P_{out} theo mức công suất đầu vào P_{in} với các mức điện áp V_{DS} khác nhau được chỉ ra.

Theo các đường đặc tuyến trong hình vẽ, khi công suất đầu vào P_{in} tăng từ 22 dBm đến 25 dBm, sự chênh lệch giữa công suất đầu ra P_{out} tăng dần, trong khi chênh lệch về hiệu suất PAE giảm dần giữa các đường đặc tuyến ứng với điện áp V_{ds} thay đổi từ 22 V đến 32 V. Trong đó, giá trị điện áp nguồn V_{DS} thấp hơn cho kết quả hiệu suất PAE cao hơn ở mức công suất đầu vào thấp hơn.

Với mức công suất đầu vào càng nhỏ, chênh lệch về công suất đầu ra P_{out} càng nhỏ, nhưng ngược lại chênh lệch về hiệu suất PAE càng lớn. Như vậy, để duy trì hiệu suất PAE ở mức cao, khi mức công suất đầu vào P_{in} thấp (tương ứng mức công suất đầu ra P_{out} thấp), lựa chọn giá trị điện áp nguồn V_{DS} thấp hơn phù hợp tương ứng. Trong trường hợp mức công suất đầu ra P_{out} cao hơn, bộ KĐCS nên được thiết lập hoạt động với điện áp nguồn cao hơn để đảm bảo công suất ra lớn mà không giảm hiệu suất PAE ($V_{DS} = 32$ V).

3.3. Thiết kế bộ khuếch đại công suất thứ hai

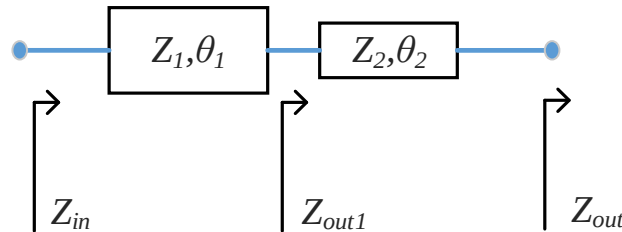
Từ kết quả thiết kế bộ KĐCS thứ nhất cho thấy, các đường truyền mạch dải $50\ \Omega$ được sử dụng cho phép dễ dàng thiết kế các mạng phối hợp trở kháng và triệt hài bậc cao giúp nâng cao hiệu suất của bộ KĐCS. Tuy nhiên, phương pháp này cho băng thông hoạt động hiệu quả tương đối hẹp do yêu cầu tương ứng với chiều dài $1/4$ bước sóng [113]. Ở bộ KĐCS thứ nhất, băng thông hiệu quả chỉ là 300 MHz. Băng thông này hoàn toàn đáp ứng yêu cầu đối với các loại tín hiệu cơ bản được sử dụng phổ biến. Tuy nhiên, trong các HTMPTC đa chức năng hoặc yêu cầu các tính năng như nhảy tần chống nhiễu tích cực, đa kênh tần số..., băng thông hoạt động thường yêu cầu tương đối rộng. Do đó, mở rộng băng thông hoạt động cho bộ KĐCS là yêu cầu quan trọng cần giải quyết.

Đối với bộ KĐCS thứ hai này, việc nghiên cứu, thiết kế tập trung tối ưu theo mục tiêu đảm bảo hiệu suất công suất cao trong dải băng thông rộng đáp

ứng yêu cầu theo hướng ứng dụng trong các HTMPTC đa chức năng, sử dụng tín hiệu điều chế băng thông rộng (tín hiệu FMCW), nhảy tần chống nhiễu tích cực... Cụ thể với bộ KĐCS thứ hai này, yêu cầu về băng thông tần số hoạt động được xác định là $(9,1 \div 9,7)$ GHz.

3.3.1. Mô tả thiết kế

Để đảm bảo đồng thời mục tiêu hiệu suất cao và băng thông rộng của bộ KĐCS, ngoài các kỹ thuật được áp dụng như trong bộ KĐCS thứ nhất, các mạng IMN và OMN sử dụng các đoạn đường truyền mạch dải có trở kháng đặc trưng 50Ω cho băng thông hẹp được thay thế bằng cấu trúc mạng phối hợp trở kháng sử dụng các đoạn đường truyền mạch dải có trở kháng đặc trưng khác nhau. Cấu trúc này có thể sử dụng các đường truyền mạch dải có cùng chiều dài một phần tư bước sóng [114], hoặc với các chiều dài khác nhau [115], [116] nhưng đều cho phép thực hiện việc phối hợp trở kháng, triệt tiêu các thành phần hài bậc cao và mở rộng băng thông.



Hình 3.18: Mô hình 2 đường truyền mạch dải điển hình

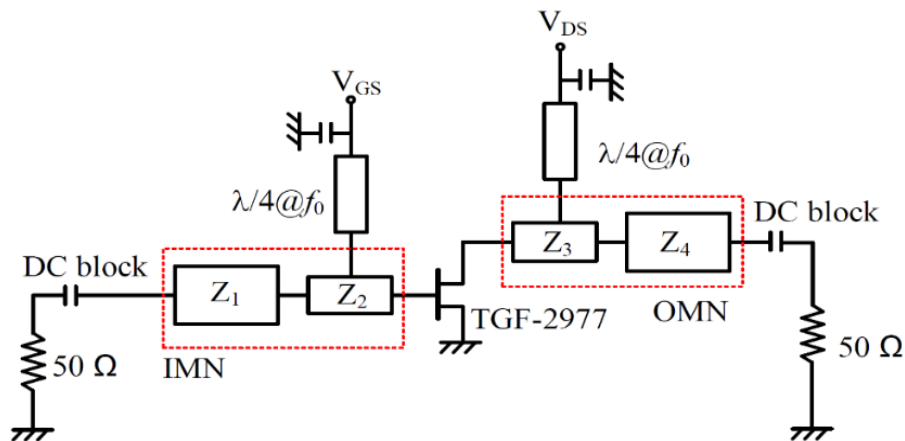
Mô hình 2 đường truyền mạch dải có trở kháng đặc trưng khác nhau điển hình được mô tả như trên Hình 3.18 [116]. Trong đó, mối quan hệ giữa các trở kháng được tính theo các công thức:

$$Z_{out1} = Z_2 \frac{Z_{out} + jZ_2 \tan(\theta_2)}{Z_2 + jZ_{out} \tan(\theta_2)} \quad (3.3)$$

$$Z_{in} = Z_1 \frac{Z_{out1} + jZ_1 \tan(\theta_1)}{Z_1 + jZ_{out1} \tan(\theta_1)} \quad (3.4)$$

Trong các công thức (3.3) và (3.4), Z_{in} , Z_{out} và Z_{out1} lần lượt là các trở kháng đầu vào, đầu ra và điểm trung gian của mô hình hai đường truyền. Trong khi đó, các tham số Z_1 , Z_2 và θ_1 , θ_2 lần lượt là trở kháng đặc trưng và độ dài điện của các đường truyền mạch dải trong Hình 3.18. Áp dụng đối với mạng IMN ta cần xác định các tham số của các đường truyền mạch dải để đạt được $Z_{in} = 50 \Omega$, $Z_{out} = Z_{S_opt}$. Tương tự với mạng OMN, các tham số của đường truyền mạch dải phải đáp ứng các yêu cầu là $Z_{in} = 50 \Omega$ và $Z_{out} = Z_{L_opt}$.

Trong thiết kế bộ KĐCS thứ hai, các mạng phối hợp trở kháng IMN và OMN được thực hiện bằng cách sử dụng hai đoạn đường truyền mạch dải với trở kháng đặc trưng khác nhau. Về lý thuyết, việc sử dụng nhiều hơn các đường truyền mạch dải sẽ cho phép mở rộng tốt hơn băng thông hoạt động nhưng khi đó, kích thước và mức suy hao tín hiệu sẽ tăng lên làm giảm hiệu suất chung. Với yêu cầu đặt ra, cấu trúc sử dụng hai đoạn đường truyền mạch dải là đáp ứng và phù hợp. Theo đó, xây dựng sơ đồ cấu trúc của bộ KĐCS thứ hai như mô tả trong Hình 3.19.



Hình 3.19: Sơ đồ nguyên lý của bộ KĐCS thứ hai

Việc xác định điểm làm việc và các giá trị trở kháng tối ưu của nguồn và tải được thực hiện tương tự như trong thiết kế bộ KĐCS thứ nhất. Theo đó, bóng bán dẫn GaN HEMT TGF2977-SM có điểm làm việc tĩnh được thiết lập

hoạt động ở chế độ AB với điện áp thiên áp $V_{gs} = -2,8 \text{ V}$. Các giá trị trở kháng tối ưu của nguồn và tải được xác định lần lượt là $Z_{S_opt} = 25 - j92,8 \Omega$ và $Z_{L_opt} = 9,4 - j5 \Omega$ tại tần số hài cơ bản (9,4 GHz).

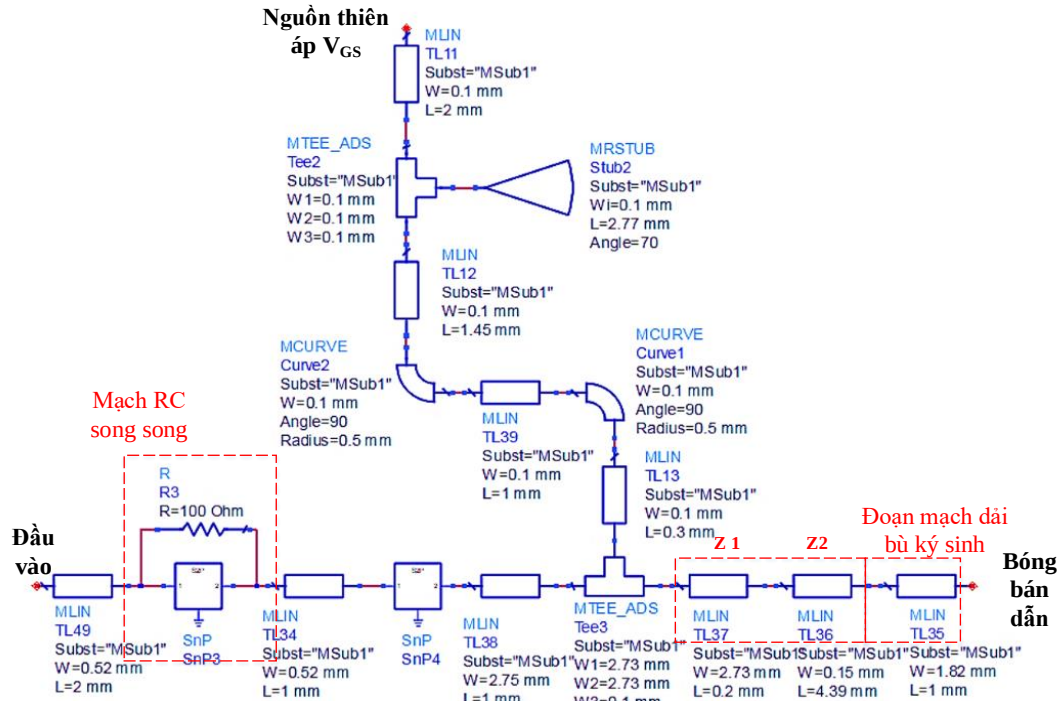
Để nâng cao chất lượng và mở rộng dải thông hoạt động của bộ KĐCS thứ hai đáp ứng các yêu cầu thiết kế đề ra, Luận án đã nghiên cứu và áp dụng một số giải pháp kỹ thuật như sau:

- Thứ nhất, theo lý thuyết, các bóng bán dẫn HEMT công suất cao thường có điện dung giữa cực cổng và cực nguồn C_{gs} lớn, làm giảm tần số cắt của đường truyền đầu vào và làm giảm hiệu suất băng thông của bộ khuếch đại [117]. Bên cạnh đó, bóng bán dẫn thường có hệ số khuếch đại cao ở vùng tần số thấp và giảm dần ở tần số cao hơn. Để giải quyết các vấn đề trên, áp dụng một giải pháp hiệu quả là sử dụng một mạch song song gồm điện trở và tụ điện được đặt tại đầu vào để ổn định bóng bán dẫn [118]. Mạch song song này còn có tác dụng làm giảm giá trị điện dung tương đương đầu vào do mắc nối tiếp điện dung của nó và C_{gs} . Do đó, nó làm tăng tần số cắt của đường truyền đầu vào trong cấu trúc liên kết bộ khuếch đại vì tần số cắt tỷ lệ nghịch với căn bậc hai của điện dung đầu vào. Kết quả giúp tăng sự ổn định, độ tuyến tính hệ số khuếch đại và mở rộng dải thông.

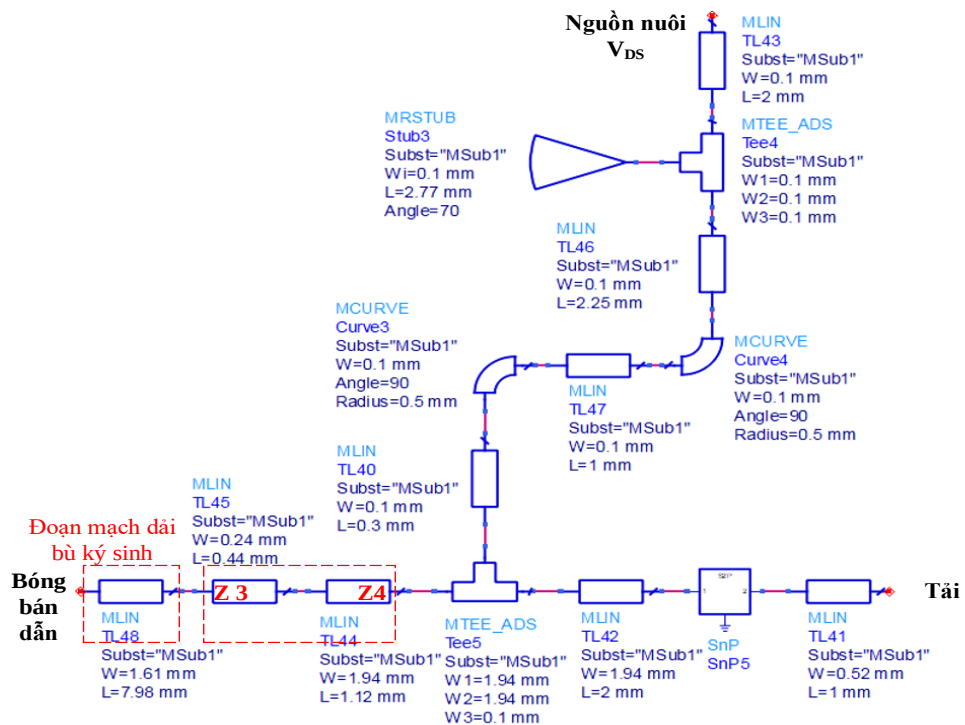
- Thứ hai, các bóng bán dẫn, đặc biệt là bóng bán dẫn được đóng vỏ sẽ chứa các thành phần ký sinh là các tụ và cuộn cảm tại các cực cổng và cực máng [119]. Do vậy, để bù sự ảnh hưởng của các thành phần ký sinh này, tại chân đầu vào của cực cổng và cực máng, đề xuất bổ sung thêm 1 đoạn mạch dài phù hợp và được mô phỏng để tối ưu giá trị bù ký sinh đó.

Đối với các mạng phối hợp trở kháng IMN và OMN, các trở kháng đặc trưng của các đường truyền mạch dài có giá trị được lựa chọn ban đầu lần lượt

là $Z_1 = Z_4 = 20 \Omega$, $Z_2 = Z_3 = 150 \Omega$. Trên cơ sở đó, thực hiện tính toán, thiết kế, mô phỏng và hiệu chỉnh tối ưu các mạng phối hợp trở kháng IMN và OMN.



Hình 3.20: Mạng phối hợp trở kháng đầu vào IMN và thiên cấp cực cổng



Hình 3.21: Mạng phối hợp trở kháng đầu ra OMN và thiên áp cực máng

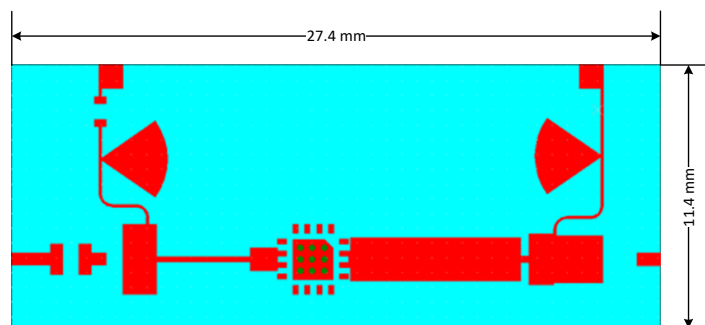
Các yêu cầu về triệt tiêu các hài bậc cao để đảm bảo hiệu suất được tính đến trong quá trình thiết kế. Kết quả thu được các mạng INM và OMN như mô tả trong các Hình 3.20 và Hình 3.21. Trong đó, các mạng thiên áp cực cổng và cực máng được thiết kế tương tự như trong bộ KĐCS thứ nhất.

Kích thước các đoạn mạch dài Z_1 , Z_2 , Z_3 , Z_4 sau khi mô phỏng và tối ưu hóa được cho trong Bảng 3.2.

Bảng 3.2: Kích thước các đoạn mạch dài mạng IMN, OMN

<i>Đoạn mạch dài</i>	<i>Kích thước (rộng x dài) (mm)</i>
Z_1	2,73 x 0,30 (mm)
Z_2	0,15 x 4,39 (mm)
Z_3	0,24 x 0,44 (mm)
Z_4	1,49 x 1,12 (mm)
Bù ký sinh đầu vào	1,82 x 1,00 (mm)
Bù ký sinh đầu ra	1,61 x 7,98 (mm)

Ở đây, vật liệu được sử dụng vẫn là vật liệu RO4350B với độ dày lớp điện môi 10 mil. Sau khi hiệu chỉnh, tối ưu hóa, kết quả cuối cùng thu được sơ đồ thiết kế layout của bộ KĐCS thứ hai được chỉ ra trên Hình 3.22.

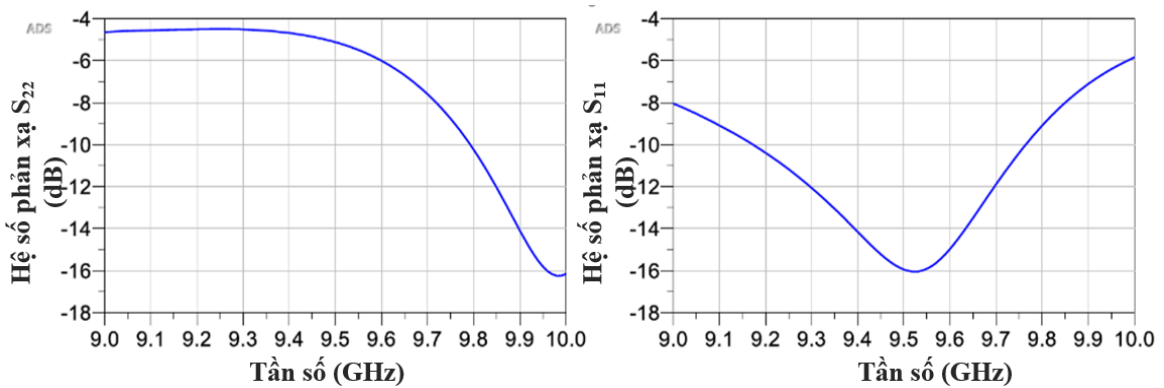


Hình 3.22: Thiết kế layout của bộ KĐCS thứ hai

Theo hình vẽ, kích thước thiết kế layout tổng thể của bộ KĐCS thứ hai được xác định là $27.4 \text{ mm} \times 11.4 \text{ mm}$. Đây là kích thước có thể được xem xét để ứng dụng trong các MĐTP dùng cho HTMPTC ở băng tần X.

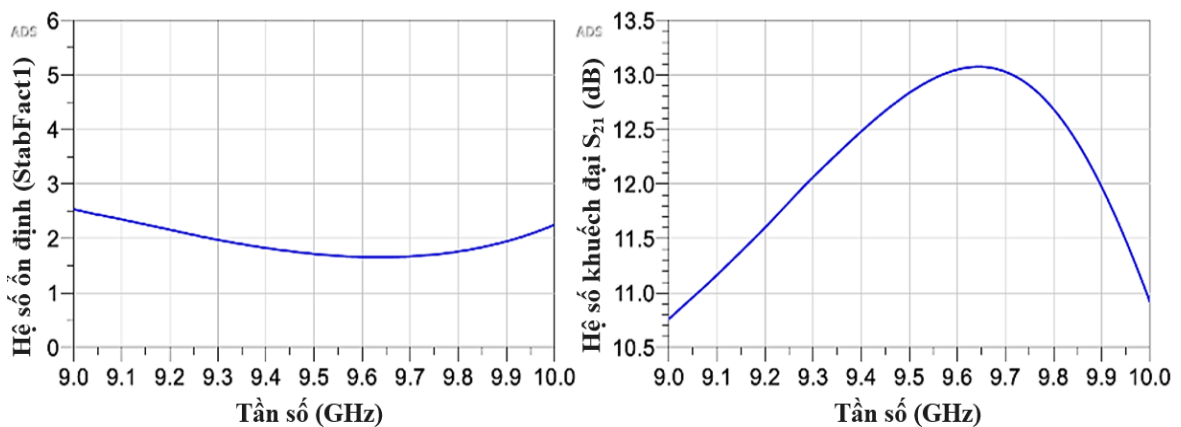
3.3.2. Kết quả mô phỏng hiệu suất của bộ KĐCS thứ hai

Trước tiên, đánh giá khả năng làm việc, và hiệu suất của bộ KĐCS thứ hai với mô hình tín hiệu nhỏ. Các kết quả mô phỏng hiệu suất mô hình tín hiệu nhỏ của bộ KĐCS thứ hai được mô tả trên các Hình 3.23 và Hình 3.24. Trong đó, Hình 3.23 mô tả các đặc tuyến hệ số phản xạ đầu vào S_{11} và đầu ra S_{22} theo tần số hoạt động trong dải tần (9,0 ÷ 10,0) GHz.



Hình 3.23: Các đặc tuyến hệ số phản xạ đầu vào S_{11} và đầu ra S_{22}

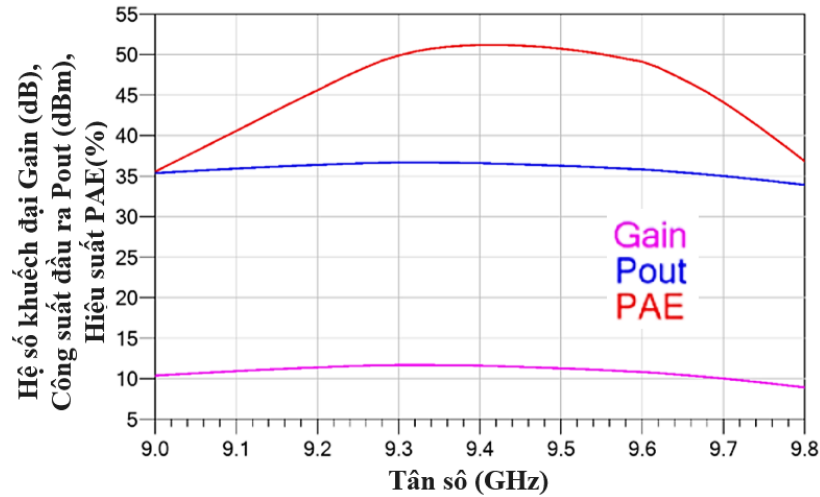
Theo hình vẽ, các hệ số phản xạ S_{11} và S_{22} của bộ KĐCS thứ hai đều đạt mức thấp trong toàn dải tần số trên. Các đường đặc tuyến về hệ số ổn định (StabFact1) và HSKĐ S_{21} của bộ KĐCS thứ hai được mô tả trên Hình 3.24.



Hình 3.24: Hệ số khuếch đại và hệ số ổn định của bộ KĐCS thứ hai

Theo hình vẽ, hệ số ổn định (StabFact1) của bộ KĐCS thứ hai có giá trị luôn lớn hơn một. Điều này chứng tỏ rằng bộ KĐCS thứ hai hoạt động ổn định,

và không xuất hiện các dao động tự kích trong dải tần (9,0 ÷ 10,0) GHz. Bên cạnh đó, có thể thấy rằng hệ số khuếch đại S_{21} của bộ KĐCS thứ hai được duy trì ở mức cao và có giá trị lớn hơn 10,5 dB trong toàn bộ dải tần số này.



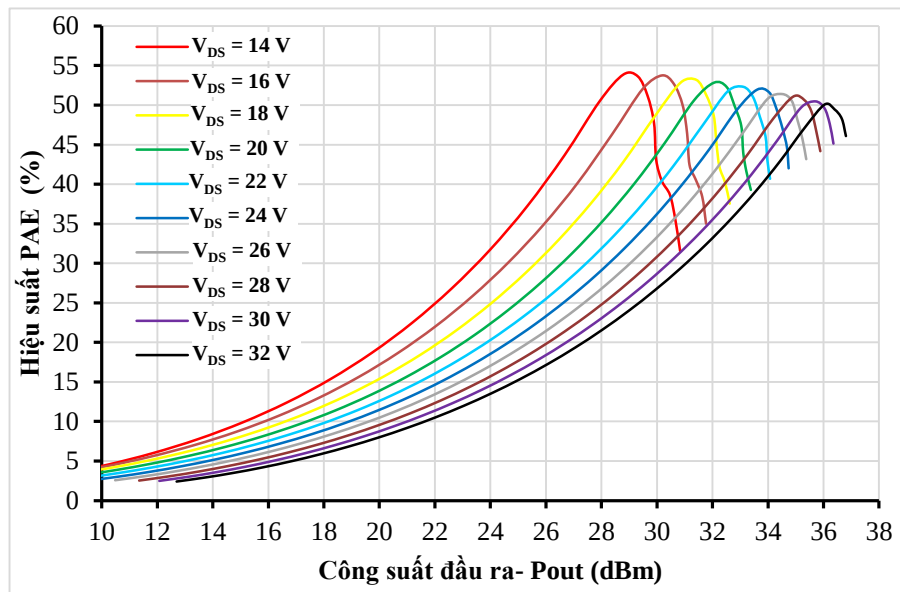
Hình 3.25: Hiệu suất mô hình tín hiệu lớn bộ KĐCS thứ hai

Kết quả mô phỏng hiệu suất công suất với mô hình tín hiệu lớn của bộ KĐCS thứ hai được mô tả trên Hình 3.25, bao gồm các đặc tuyến hệ số khuếch đại ($Gain$), công suất đầu ra (P_{out}) và hiệu suất PAE theo tần số trong dải tần (9,0 ÷ 9,8) GHz. Theo đó, trong cả dải tần khảo sát, hệ số khuếch đại $Gain$ hầu như lớn hơn 10 dB, công suất đầu ra P_{out} chỉ thay đổi trong dải nhỏ hơn 2 dB, trong khi hiệu suất PAE đạt mức cao và duy trì ở mức lớn hơn 35 %. Xét tại điểm tần số trung tâm 9,4 GHz, hệ số khuếch đại $Gain$ đạt giá trị 12 dB, công suất đầu ra P_{out} là 36 dBm (4W) và hiệu suất PAE đạt mức trên 50%.

Tóm lại, các kết quả mô phỏng tín hiệu nhỏ và tín hiệu lớn đều cho thấy bộ KĐCS thứ hai có băng thông làm việc và hiệu suất công suất PAE được cải thiện và nâng cao rõ rệt so với bộ KĐCS thứ nhất.

Tiếp theo, chúng ta sẽ xem xét khả năng duy trì hiệu suất cao của bộ KĐCS thứ hai khi hoạt động ở chế độ điều chế nguồn. Trong đó, điện áp nguồn V_{DS} thay đổi phù hợp với sự thay đổi mức công suất đầu ra yêu cầu. Việc đánh giá

và tối ưu hiệu suất mô hình tín hiệu lớn của bộ KĐCS thứ hai bằng cách sử dụng công cụ phân tích Harmonic Balance Analysis trong phần mềm ADS. Thực hiện mô phỏng các đặc tuyến hiệu suất PAE của bộ KĐCS thứ hai tại tần số $9,4\text{ GHz}$ với mười giá trị điện áp riêng lẻ khác nhau thay đổi từ 14 V đến 32 V của điện áp nguồn V_{DS} . Kết quả thu được họ các đường đặc tuyến hiệu suất PAE như trên Hình 3.26.

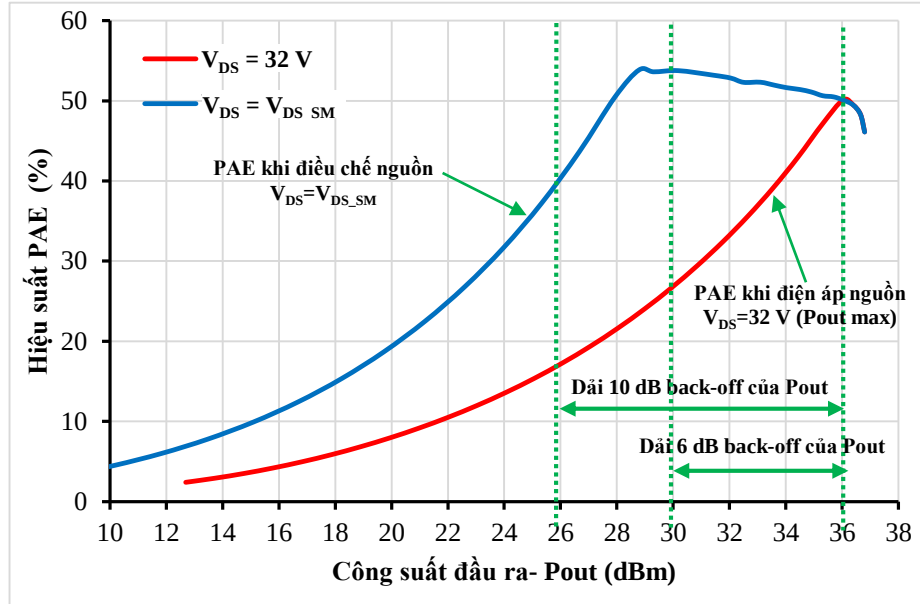


Hình 3.26: Hiệu suất PAE với các điện áp nguồn khác nhau

Tương tự như bộ KĐCS thứ nhất, ở mức công suất đầu ra P_{out} thấp, hiệu suất PAE của các trường hợp là hội tụ. Tuy nhiên, khi mức công suất đầu ra tăng lên, hiệu suất PAE ứng với điện áp nguồn V_{DS} thấp hơn sẽ tăng nhanh hơn và sớm đạt mức hiệu suất PAE cực đại, rồi sau đó nhanh chóng giảm xuống.

Trên cơ sở các đặc tuyến rời rạc, xây dựng đường đặc tuyến hiệu suất PAE khi điều chế nguồn V_{DS} theo mức công suất P_{out} . Để so sánh, các đường đặc tuyến hiệu suất PAE của bộ KĐCS thứ hai khi điều chế nguồn $V_{DS} = V_{DS_SM}$ và khi hoạt động ở điện áp nguồn cố định $V_{DS} = 32\text{ V}$ được xây dựng và mô tả như trên Hình 3.27. Trong hình vẽ, đường màu đỏ biểu thị đường

đặc tuyến hiệu suất PAE ứng với giá trị điện áp nguồn cố định $V_{DS} = 32\text{ V}$, đường màu xanh tương ứng với trường hợp điện áp nguồn $V_{DS} = V_{DS_SM}$, thay đổi tương thích với mức công suất đầu ra yêu cầu.



Hình 3.27: Hiệu suất PAE với khi điều chế nguồn và khi nguồn cố định

Từ Hình 3.27, rút ra một số nhận xét cụ thể như sau:

- Bộ KĐCS thông thường được thiết lập hoạt động ở điện áp nguồn cố định cao nhất ($V_{DS} = 32\text{ V}$) để đạt mức công suất P_{out} cực đại với hiệu suất PAE cao nhất. Trong trường hợp này, hiệu suất PAE của bộ KĐCS đạt giá trị lớn nhất khoảng 50 % tại công suất P_{out} cực đại 36 dBm. Tuy nhiên, hiệu suất PAE giảm xuống rất nhanh còn 27,5 % và 17,2 % lần lượt tại các điểm 6 dB back-off và 10 dB back-off của công suất P_{out} cực đại.

- Khi hoạt động ở chế độ điều chế nguồn, hiệu suất PAE của bộ KĐCS thứ hai đạt lớn nhất giá trị khoảng 55 % và duy trì ở mức cao trong dải rộng công suất đầu ra. Cụ thể, hiệu suất PAE của bộ KĐCS thứ hai hoạt động ở chế độ điều chế nguồn lần lượt đạt các giá trị 53,25 % và 40,65 % tại các điểm 6 dB back-off và 10 dB back-off của công suất P_{out} cực đại.

Điều này chứng tỏ bộ KĐCS thứ hai sử dụng điều chế nguồn có khả năng nâng cao và duy trì hiệu suất PAE trong một dải rộng mức công suất đầu ra khi so với các bộ KĐCS thông thường hoạt động ở điện áp nguồn cố định.

Kết quả này có được một phần là vì bộ KĐCS thứ hai được thiết kế và tối ưu theo hướng ưu tiên đạt hiệu suất PAE cao hơn với mức công suất đầu ra và tương ứng là điện áp nguồn V_{DS} thấp hơn. Điều này giúp cải thiện tốt hơn hiệu suất năng lượng tổng thể của HTMPTC. Lý do xuất phát từ đặc tính phân bố công suất trên mặt mở ăng-ten của HTMPTC. Theo đó, để tổng hợp búp sóng và giảm mức búp sóng bên, thông thường chỉ có một số ít các MĐTP và tương ứng là các bộ KĐCS hoạt động ở mức công suất đầu ra lớn nhất còn đa số các bộ KĐCS khác hoạt động ở mức công suất đầu ra thấp hơn. Ngoài ra, các dạng điều chế tín hiệu liên quan tới biên độ và sự thay đổi phạm vi hoạt động dẫn tới công suất P_{out} của phần lớn bộ KĐCS cũng sẽ thấp hơn mức công suất P_{out} cực đại. Do vậy, việc ưu tiên đạt hiệu suất PAE cao hơn cho mức công suất P_{out} thấp hơn sẽ giúp cải thiện hiệu suất PAE tổng của hệ thống.

So sánh các tham số chính của bộ KĐCS thứ hai với một số công bố nghiên cứu liên quan về bộ KĐCS băng tần X được trình bày trong Bảng 3.3. Trong đó, các điều kiện tương đồng được xem xét gồm kiểu bộ khuếch đại (các kiểu bộ KĐCS hiệu suất cao), vật liệu, công nghệ và tần số hoạt động. Các tham số được phân tích gồm hiệu suất PAE và băng tần hoạt động của các bộ KĐCS.

- Xét về hiệu suất PAE cực đại, kết quả tổng kết trong Bảng 3.3 cho thấy, hiệu suất PAE cực đại của bộ KĐCS thứ hai cao hơn so với các công bố [79] và [120] nhưng thấp hơn so với các công bố [74], [121], [122] và [123]. Lý do một phần xuất phát từ sự giới hạn về hiệu suất PAE của bản thân linh kiện đóng vỏ được sử dụng trong bộ KĐCS thứ hai [103]. Ngoài ra, các công bố [121], [122] và [123] tập trung theo mục tiêu hiệu suất PAE cao và xem xét với

băng thông hẹp, trong khi bộ KĐCS thứ hai được nghiên cứu, thiết kế với mục tiêu băng thông hoạt động rộng và khả năng duy trì hiệu suất *PAE* trong dải rộng công suất đầu ra.

Bảng 3.3: Bảng so sánh bộ KĐCS thứ hai với các công bố khác

	[121]	[79]	[74]	[122]	[123]	[120]	Bộ KĐCS thứ hai
Kiểu bộ KĐCS	Điều chế nguồn	Doherty	Class E Doherty	Class F	Class F	-	Điều chế nguồn
Vật liệu	GaN	GaN	GaN	GaN	GaAs	GaAs	GaN
Công nghệ	MMIC	MMIC	MMIC	MMIC	MMIC	Đóng vỏ	Đóng vỏ
Công suất ra cực đại (dBm)	36.5	36	37	45	40	31.25	36
Hiệu suất <i>PAE</i> cực đại (%)	65.4	47	61	61.4	63	33.6	54
<i>PAE</i> tại 6dB back-off (%)	50	41	24	48.9	-	-	54
Tần số (GHz)	10	10	10	10	10	8.2	9.4
Băng thông (MHz)	18 (Tín hiệu)	10 (Tín hiệu)	3000	20 (Tín hiệu)	400	200	800

- Xét về khả năng duy trì hiệu suất *PAE* theo tần số, bộ KĐCS thứ hai có khả năng duy trì hiệu suất *PAE* cao trong dải tần rộng hơn các công bố so với các công bố [79], [121], [122], [123] và [120]. Công bố [74] có hiệu suất *PAE* cực đại cao, băng thông rộng nhưng hiệu suất *PAE* không được duy trì ở mức cao trong dải công suất đầu ra rộng (hiệu suất *PAE* tại 6 dB back-off giảm xuống còn 24% từ mức cực đại 61%)

- Xét về khả năng duy trì hiệu suất PAE theo dải công suất đầu ra, bộ KĐCS thứ hai là tốt hơn các công bố liệt kê khi có khả năng duy trì hiệu suất PAE cao trong dải rộng công suất đầu ra ($>50\%$ trong cả dải 6 dB back-off).

Tóm lại, bộ KĐCS thứ hai có các ưu điểm tổng thể nổi bật so với các thiết kế trong các công bố trước đây như: tăng độ ổn định, mở rộng băng thông và duy trì hiệu suất cao trong dải băng thông và dải công suất đầu ra rộng tốt hơn.

3.4. Hiệu quả cải thiện hiệu suất công suất của hệ thống

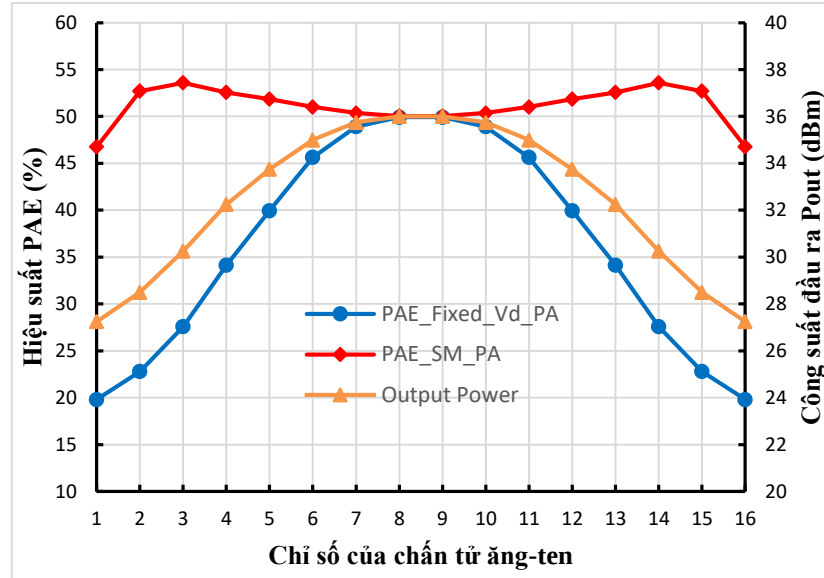
Trong mục này, việc đánh giá khả năng cải thiện hiệu suất công suất của HTMPTC với bộ KĐCS thứ hai được phân tích chi tiết. Trong đó, hiệu quả cải thiện hiệu suất công suất hệ thống được thực hiện bằng so sánh hiệu suất của HTMPTC khi sử dụng bộ KĐCS thứ hai hoạt động ở chế độ điều chế nguồn (bộ KĐCS điều chế nguồn) với trường hợp khi sử dụng bộ KĐCS thứ hai hoạt động với điện áp nguồn cố định $V_{DS} = 32 \text{ V}$ (bộ KĐCS nguồn cố định).

3.4.1. Hệ thống sử dụng mạng ăng-ten dạng đường thẳng

Trước tiên, xét với hệ thống đơn giản sử dụng mạng ăng-ten dạng đường thẳng gồm 16 chấn tử đặt cách nhau nửa bước sóng. Phân bố công suất sử dụng là phân bố Taylor với $n = 3$ để đạt mức búp sóng bên yêu cầu là -25 dB .

Các kết quả tính toán, mô phỏng được thể hiện trong Hình 3.28. Các đường đặc tuyến trên hình vẽ được xây dựng theo chỉ số chấn tử ăng-ten của mạng ăng-ten, bao gồm: phân bố công suất đầu ra P_{out} (đường nét đứt màu cam), hiệu suất PAE của các bộ KĐCS tương ứng với các chấn tử ăng-ten và mức công suất ra yêu cầu. Trong đó, đường nét liền màu xanh nước biển là trường hợp sử dụng bộ KĐCS nguồn cố định, đường nét liền màu đỏ là trường hợp sử dụng bộ KĐCS điều chế nguồn. Từ hình vẽ ta thấy, công suất P_{out} của các bộ KĐCS giảm dần từ tâm ra hai phía cạnh của mạng ăng-ten và phân bố trong khoảng từ

36 dBm đến 27 dBm (phân bố trong phạm vi 9 dB tính từ công suất P_{out} cực đại). Theo phân bố này, với các bộ KĐCS nguồn cố định, hiệu suất PAE giảm nhanh theo chiều từ tâm sang hai phía cạnh của mạng.



Hình 3.28: Khảo sát hiệu suất bộ KĐCS với mạng đường thẳng

Cụ thể, hiệu suất PAE đạt giá trị từ 50 % tại vị trí tâm mạng và giảm xuống chỉ còn 20 % tại vị trí cạnh rìa của mạng. Trong khi đó, khi sử dụng các bộ KĐCS điều chế nguồn, hiệu suất PAE luôn được duy trì ở mức cao, hầu hết đều lớn hơn 50 %. Kết quả đem lại sự cải thiện đáng kể hiệu suất PAE hệ thống nếu dùng các bộ KĐCS điều chế nguồn.

3.4.2. Hệ thống sử dụng mạng ăng-ten mạng pha phẳng hình chữ nhật

Trong phần này, Luận án trình bày một số phân tích sự cải thiện hiệu suất của HTMPTC với ăng-ten mạng pha phẳng hình chữ nhật khi sử dụng bộ KĐCS thứ hai. Việc phân tích, đánh giá được thực hiện với các phân bố công suất và kích thước khác nhau của mạng ăng-ten, cũng như mức công suất đầu ra thay đổi theo phạm vi hoạt động.

Ăng-ten được xem xét là loại mạng pha phẳng hình chữ nhật có các chân tử bố trí cách đều $1/2$ bước sóng, tần số làm việc trung tâm là 9,4 GHz. Kích

thước mạng ăng-ten được thể hiện qua số lượng chân tử theo hàng và cột. Các kích thước mạng ăng-ten được lựa chọn sử dụng để so sánh bao gồm: 4×16 , 8×16 và 16×16 (hàng $\times$ cột).

Bảng 3.4: Các loại phân bố biên độ sử dụng để phân tích

<i>Phân bố biên độ</i>	<i>Mức búp sóng bên</i>	<i>Ký hiệu phân bố</i>	<i>Phân bố biên độ</i>	<i>Mức búp sóng bên</i>	<i>Ký hiệu phân bố</i>
Chebyshev	-20 dB	Cheb_20	Taylor $\bar{n} = 2$	-20 dB	TayN2_20
Chebyshev	-25 dB	Cheb_25	Taylor $\bar{n} = 3$	-25 dB	TayN3_25
Chebyshev	-30 dB	Cheb_30	Taylor $\bar{n} = 4$	-30 dB	TayN4_30

Lựa chọn phân tích trên các phân bố phổ biến là Chebyshev và Taylor $\bar{n}$ với tham số và ký hiệu trong Bảng 3.4. Các loại phân bố biên độ (công suất) được áp dụng trên cả hai chiều của mảng để giảm mức búp sóng bên.

Để thuận tiện cho việc đánh giá hiệu quả cải thiện hiệu suất PAE hệ thống khi sử dụng bộ KĐCS thứ hai ở chế độ điều chế nguồn so với chế độ thông thường, định nghĩa mức cải thiện hiệu suất PAE hệ thống là hiệu giữa hiệu suất PAE hệ thống khi các bộ KĐCS điều chế nguồn và hiệu suất PAE hệ thống khi các bộ KĐCS nguồn cố định với các điều kiện khác (công suất đầu ra, kích thước mảng .v.v.) tương đương. Theo đó ta có:

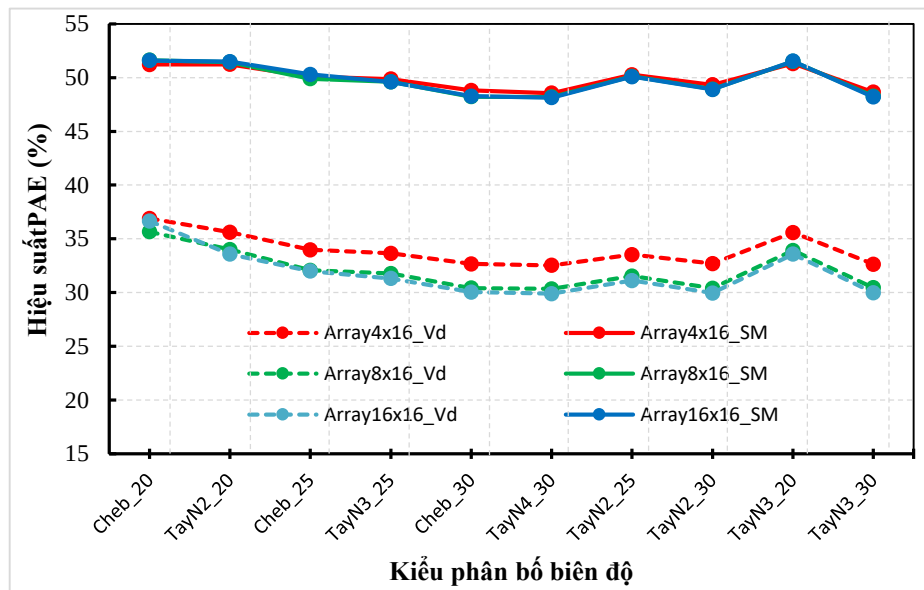
$$PAE_{Imp}(\%) = PAE_{SM}(\%) - PAE_{Vds\max}(\%) \quad (3.5)$$

trong đó, PAE_{Imp} là mức cải thiện hiệu suất PAE hệ thống, PAE_{SM} và $PAE_{Vds\max}$ lần lượt là hiệu suất PAE hệ thống trong trường hợp sử dụng các bộ KĐCS điều chế nguồn và trường hợp sử dụng các bộ KĐCS nguồn cố định.

a) Phân tích, đánh giá theo kích thước mạng và phân bố công suất

Kết quả tính toán hiệu suất PAE của HTMPTC theo các kích thước mạng và phân bố biên độ khác nhau được chỉ ra trên Hình 3.29. Trong đó, các

đường nét đứt là các đặc tuyến hiệu suất PAE của hệ thống sử dụng các bộ KĐCS nguồn cố định và các đường nét liền biểu thị các đặc tuyến hiệu suất PAE của hệ thống sử dụng các bộ KĐCS điều chế nguồn. Kết quả trên hình vẽ chỉ ra rằng, trong trường hợp thứ nhất, hiệu suất PAE của hệ thống chỉ đạt từ 30 % đến 37 %. Còn khi sử dụng các bộ KĐCS điều chế nguồn, hiệu suất PAE của hệ thống luôn được duy trì ở mức cao trong khoảng từ 47 % đến 52 % trong tất cả các trường hợp.



Hình 3.29: Hiệu suất PAE của HTMPTC với các điều kiện khác nhau

Bên cạnh đó, từ hình vẽ ta thấy, các phân bố đạt mức búp sóng bên thấp sẽ có hiệu suất PAE của hệ thống thấp. Nguyên nhân của kết quả này là vì để đạt được mức búp sóng bên thấp, công suất đầu ra sẽ được phân bố trên một dải rộng hơn, nhiều bộ KĐCS làm việc với mức công suất đầu ra thấp và rất thấp, vượt ra khỏi vùng duy trì hiệu suất cao của bộ KĐCS thứ hai khi điều chế nguồn. Kết quả dẫn tới hiệu suất PAE của hệ thống giảm theo.

Áp dụng công thức (3.5), tính toán PAE_{Imp} của hệ thống với các trường hợp phân bố biên độ và kích thước mạng đã khảo sát, phân tích ở trên. Các kết quả tính toán được thể hiện trong Bảng 3.5.

Bảng 3.5: Mức cải thiện hiệu suất *PAE* (%) ở các điều kiện khác nhau

Kích thước mạng ăng-ten (hàng×cột)	Phân bố Chebyshev			Phân bố Taylor $\bar{n}$		
	-20 dB	-25 dB	-30 dB	-20 dB ($n=2$)	-25 dB ($n=3$)	-30 dB ($n=4$)
4×16	14.33	16.14	16.13	15.62	16.22	16.03
8×16	15.97	17.83	17.82	17.44	17.85	17.87
16×16	14.95	18.31	18.23	17.91	18.28	18.24

Theo kết quả trong bảng, hiệu suất *PAE* hệ thống được cải thiện từ 14.33 % đến 18.31 % hiệu suất trong các trường hợp xem xét. Trong đa số các trường hợp, có thể nhận thấy, hệ thống có kích thước càng lớn thì hiệu quả cải thiện hiệu suất càng tốt hơn với cùng phân bố biên độ sử dụng.

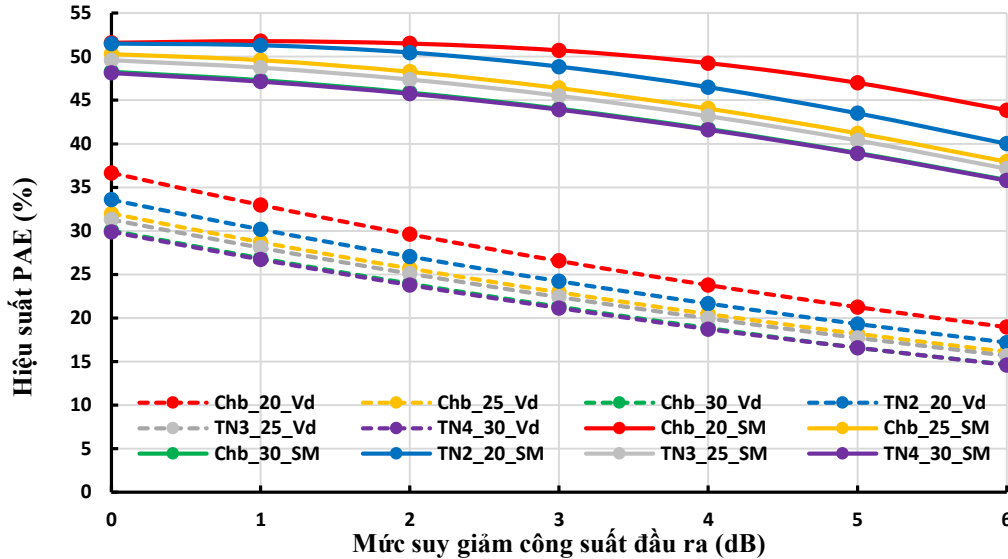
Như vậy, trong tất cả các trường hợp phân tích với các kích thước mạng và phân bố công suất sử dụng khác nhau, hiệu suất *PAE* của hệ thống khi các bộ KĐCS hoạt động ở chế độ điều chế nguồn đều đạt mức cao và được cải thiện, nâng cao rõ rệt so với trường hợp sử dụng nguồn cố định.

b) Phân tích, đánh giá theo mức công suất hệ thống

Trong phần tiếp theo, sự cải thiện hiệu suất *PAE* hệ thống khi sử dụng bộ KĐCS điều chế nguồn trong trường hợp công suất phát thay đổi được xem xét và trình bày chi tiết. Trong đó, giả thiết rằng công suất đầu ra tổng của hệ thống được thay đổi theo tỉ lệ đều trên các bộ KĐCS trong hệ thống, nghĩa là, nếu muốn công suất đầu ra tổng cộng giảm 1 dB thì công suất đầu ra của từng bộ KĐCS cũng giảm 1 dB.

Ở đây, việc đánh giá được thực hiện trên HTMPTC sử dụng mạng ăng-ten có kích thước 16×16(hàng×cột) với các phân bố công suất tương tự như trên. Công suất đầu ra của hệ thống được xem xét thay đổi từng dB trong dải 6 dB back-off tính từ mức công suất đầu ra cực đại của hệ thống. Theo đó, mức công suất đầu ra của các bộ KĐCS sẽ suy giảm từ 0 dB đến 6 dB tính từ giá trị

cực đại theo phân bố công suất được sử dụng. Hiệu suất PAE hệ thống trong các trường hợp khác nhau được tính toán và thể hiện trên Hình 3.30.



Hình 3.30: Hiệu suất PAE hệ thống theo mức suy giảm công suất đầu ra

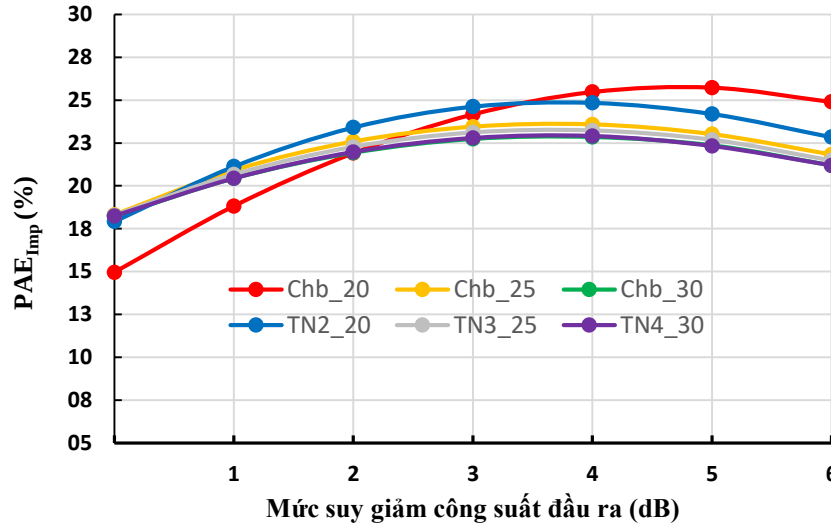
Trong đó, các đường đặc tuyến nét đứt là hiệu suất PAE hệ thống trong các trường hợp sử dụng bộ KĐCS nguồn cố định, trong khi các đường đặc tuyến nét liền biểu thị các đặc tuyến hiệu suất PAE hệ thống khi sử dụng các bộ KĐCS điều chế nguồn.

Theo kết quả trên Hình 3.30, trong tất cả các trường hợp, hiệu suất PAE hệ thống đều có xu hướng giảm dần khi công suất đầu ra giảm. Tuy nhiên, sử dụng các bộ KĐCS điều chế nguồn luôn đem lại hiệu suất PAE hệ thống cao hơn đáng kể so với việc sử dụng các bộ KĐCS nguồn cố định.

Điều này đạt được là do đặc điểm của bộ KĐCS điều chế nguồn được thiết kế để có khả năng duy trì hiệu suất cao trong dải công suất đầu ra rộng, và được tối ưu để có hiệu suất công suất cao hơn ở một dải nhất định công suất đầu ra thấp hơn mức công suất đầu ra cực đại.

Để định lượng hiệu quả nâng cao hiệu suất PAE mạng lại, áp dụng công thức, tính mức cải thiện hiệu suất PAE hệ thống theo các loại phân bố biên độ

áp dụng và mức suy giảm công suất đầu ra. Kết quả tính toán thu được như mô tả trên Hình 3.21.



Hình 3.31: Mức cải thiện hiệu suất theo mức suy giảm công suất đầu ra

Theo hình vẽ, mức cải thiện hiệu suất PAE_{Imp} trong phân tích này lúc đầu có xu hướng tăng lên theo mức giảm công suất đầu ra. Tuy nhiên, nếu tiếp tục giảm công suất đầu ra, mức cải thiện hiệu suất PAE_{Imp} sẽ giảm dần. Lý do là vì ưu thế về khả năng duy trì hiệu suất cao các bộ KĐCS điều chế nguồn giảm đi khi mức công suất đầu ra quá nhỏ.

Như vậy, khi hệ thống hoạt động ở các chế độ có mức công suất đầu ra thấp hơn mức công suất cực đại, sử dụng bộ KĐCS điều chế nguồn không chỉ giúp duy trì hiệu suất PAE hệ thống ở mức cao mà còn có hiệu quả cải thiện hiệu suất còn tăng lên nếu so sánh với khi sử dụng bộ KĐCS nguồn cố định.

Tóm lại, các kết quả phân tích trong các trường hợp trên chỉ ra rằng việc sử dụng bộ KĐCS công nghệ GaN kết hợp với kỹ thuật điều chế nguồn là thích hợp và đem lại hiệu quả cao trong nâng cao hiệu suất PAE của các HTMPTC. Cụ thể với các trường hợp đặc trưng của các HTMPTC là sử dụng các phân bố công suất để thực hiện tổng hợp búp sóng, giảm mức búp sóng bên, cũng như

khi thay đổi công suất phát của hệ thống theo phạm vi hoạt động. Sự cải thiện hiệu suất công suất này càng có ý nghĩa với các hệ thống có số lượng phân tử lớn và khi thay đổi công suất phát theo phạm vi hoạt động.

3.5. Kết luận chương 3

Trong chương này, luận án đưa ra giải pháp và thiết kế bộ KĐCS hiệu suất cao phù hợp với đặc điểm hoạt động của HTMPTC. Trong đó, bóng bán dẫn công nghệ GaN với ưu thế hiệu suất cao được lựa chọn sử dụng. Chế độ hoạt động Class AB, mạng phối hợp trở kháng bằng các đường truyền mạch dải có trở kháng khác nhau và kỹ thuật điều chế nguồn giúp bộ KĐCS thiết kế cải thiện độ tuyến tính, mở rộng băng thông và duy trì hiệu suất ở mức cao trong dải rộng mức công suất đầu ra. Các kết quả mô phỏng và phân tích với HTMPTC sử dụng ăng-ten mạng pha phẳng chỉ ra rằng, bộ KĐCS GaN điều chế nguồn được thiết kế đem lại cải thiện hiệu suất công suất của HTMPTC lên đến 18% khi sử dụng phân bố công suất trong tổng hợp búp sóng, và 26% khi thay đổi công suất phát theo phạm vi hoạt động. Các kết quả nghiên cứu trong Chương 3 của luận án đã được công bố trong các công trình [C1, C2].

Các giải pháp đề xuất và kết quả nghiên cứu, thiết kế trong **Chương 2** và **Chương 3** sẽ được tích hợp trong mô hình đề xuất tổng thể của MĐTP dùng cho HTMPTC trong **Chương 4**.

Chương 4

CẤU TRÚC MÔ ĐUN THU PHÁT GIAO TIẾP SỐ CHO HỆ THỐNG MẠNG PHA TÍCH CỰC ĐA CHỨC NĂNG

Hiện nay, ngoài việc nghiên cứu phát triển các vi mạch tích hợp một hoặc nhiều MĐTP trên cùng một chip cho các HTMPTC [24], [124], các mô hình MĐTP sử dụng linh kiện tích hợp chức năng vẫn được chú trọng nghiên cứu phát triển do các ưu điểm về khả năng tiếp cận linh kiện, tính khả thi trong triển khai thực hiện. Điều này là phù hợp điều kiện hiện nay tại Việt Nam khi việc chế tạo vi mạch và tiếp cận các linh kiện tích hợp tổng thể MĐTP gặp nhiều khó khăn và hạn chế. Việc nghiên cứu, phát triển từ các linh kiện tích hợp chức năng cũng là bước quan trọng và tạo tiền đề tốt cho nghiên cứu, phát triển vi mạch tích hợp tổng thể MĐTP trong tương lai. Trong chương này, luận án đề xuất cấu trúc MĐTP sử dụng các linh kiện tích hợp chức năng theo hướng ứng dụng trong các HTMPTC đa chức năng băng tần X (ra-đa, thông tin liên lạc vô tuyến và tác chiến điện tử). Bên cạnh áp dụng các kết quả nghiên cứu trong Chương 2 và Chương 3 để nâng cao chất lượng xoay pha và hiệu suất công suất của MĐTP, việc sử dụng giải pháp kết hợp bộ DDS với bộ điều chế I/Q cho phép cấu trúc MĐTP đề xuất thực hiện các chức năng tạo dạng, thiết lập các tham số pha và mức biên độ của tín hiệu phát linh hoạt, đa dạng và độ phân giải cao, đáp ứng tính đa chức năng của hệ thống. Kết quả thử nghiệm với mẫu sản phẩm bộ DDS và bộ điều chế I/Q chứng minh khả năng tạo ra một số dạng tín hiệu phát đặc trưng, cũng như khả năng thiết lập góc xoay pha và mức biên độ chính xác của tín hiệu phát.

4.1. Cấu trúc mô-đun thu phát số đề xuất

Như đã trình bày trong Chương 1, mục 1.1, 1.2, HTMPTC số đa chức năng đã trở thành xu hướng nghiên cứu, ứng dụng mạnh mẽ trong những năm gần

đây. Trong đó, MĐTP số dùng cho các HTMPTC đa chức năng là thành phần cơ bản của hệ thống và cần đáp ứng các yêu cầu đặc trưng chính dưới đây:

- Có giao tiếp số trong tạo tín hiệu phát và thu tín hiệu thu số hóa.
- Băng thông hoạt động đủ rộng đáp ứng cho các chức năng khác nhau.
- Độ phân giải điều khiển pha, biên độ cao.
- Bộ KĐCS đủ công suất và hiệu suất cao.
- Phù hợp xu hướng linh hoạt tổ hợp cấu trúc hệ thống theo các quy mô, kích thước khác nhau dựa trên các cụm MĐTP độc lập.

Ngoài vấn đề về hiệu suất năng lượng, đối với các HTMPTC đa chức năng, giải pháp tạo tín hiệu phát là vấn đề đặc biệt được quan tâm do yêu cầu về sự đa dạng chủng loại và tham số tín hiệu phát theo các chức năng khác nhau của hệ thống. Đây là cũng là các vấn đề được tập trung nghiên cứu trong cấu trúc MĐTP đề xuất của luận án.

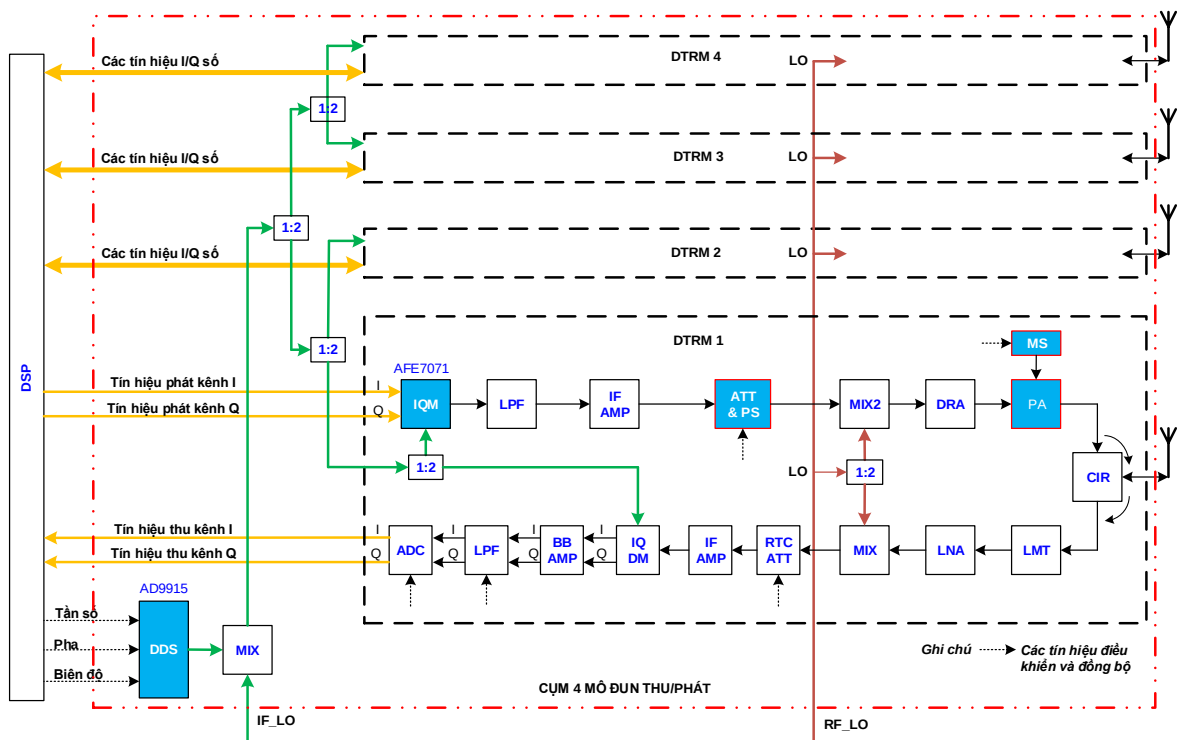
Trong thực tế, các tham số chi tiết của MĐTP phụ thuộc vào ứng dụng cụ thể của hệ thống và cần được phân tích, tính toán cẩn thận. Trong luận án, một số tham số chính của MĐTP thử nghiệm theo cấu trúc đề xuất đã được lựa chọn và chỉ ra từ các kết quả nghiên cứu trong Chương 2 và Chương 3. Cụ thể:

- Tần số hoạt động trung tâm tại 9.4 GHz, băng thông 600 MHz.
- Độ phân giải điều khiển pha, biên độ là 7 bit.
- Công suất phát cực đại là 4 W.
- Cho phép sử dụng đa dạng các loại tín hiệu điều chế như: xung đơn, mã pha, nhảy tần, điều tần liên tục ...

Tiếp theo, luận án trình bày mô tả cụ thể về cấu trúc đề xuất và các giải pháp kỹ thuật chính được áp dụng và đề xuất mới.

4.1.1. Mô tả cấu trúc và các thành phần chính

Dựa trên các yêu cầu đặc trưng đã nêu trên, luận án đề xuất cấu trúc MĐTP dùng cho các HTMPTC đa chức năng như mô tả trên Hình 4.1. Trong hình vẽ, cấu trúc MĐTP đề xuất hướng tới ứng dụng trong các HTMPTC với các chức năng thông tin liên lạc vô tuyến, ra-đa và tác chiến điện tử. Về tổng thể, cấu trúc đề xuất tích hợp bốn MĐTP tạo thành một cụm MĐTP cơ bản theo kiến trúc dạng lát (Slide), đóng vai trò đơn vị cơ sở. Từ các đơn vị cơ sở này cho phép thuận tiện để tổng hợp thành các HTMPTC với các kích cỡ khác nhau.



Hình 4.1: Cấu trúc mô-đun thu phát đề xuất

Để tổng hợp tín hiệu phát, bộ điều chế I/Q được bố trí trên mỗi MĐTP, trong khi bộ DDS được sử dụng chung cho cả 4 mô-đun. Theo Hình 4.1, tín hiệu đầu ra bộ DDS được trộn với một tín hiệu IF_LO lên tần số trung tần rồi đưa đến các bộ điều chế IQ với vai trò là tín hiệu LO. Việc sử dụng đồng thời bộ DDS và bộ điều chế I/Q trong tổng hợp và điều khiển tham số tín hiệu phát sẽ được thảo luận chi tiết trong phần sau.

Tín hiệu trung tần phát sau khi được tạo ra sẽ được lọc bởi bộ lọc thông thấp (Low Pass Filter – LPF) để loại bỏ hài bậc cao, rồi khuếch đại bởi bộ khuếch đại trung tần (IF-AMP) và đi qua bộ suy giảm tín hiệu (ATT&PS) trước khi được trộn tần lên tần số RF hoạt động bởi bộ trộn cao tần (RF-Mix). Bộ suy giảm số kết hợp xoay pha (Chương 2) là một lựa chọn ứng dụng ở vị trí ATT&PS để nâng cao độ phân giải xoay pha, hiệu chuẩn sai lệch pha giữa các MĐTP và điều chỉnh mức công suất phát theo phạm vi hoạt động.

Tín hiệu phát cao tần RF được đưa qua các tầng tiền khuếch đại (DRA) và KĐCS (PA) để đảm bảo mức công suất phát trước khi đưa tới ăng-ten để phát ra ngoài không gian. Để nâng cao hiệu suất năng lượng, bộ KĐCS GaN điều chế nguồn với các đặc điểm thiết kế phù hợp cho MĐTP dùng trong HTMPTC (Chương 3) được đề xuất sử dụng. Khi đó, cần có thêm các bộ điều chế nguồn (Modulated Supply – MS) điều khiển điện áp nguồn theo mức công suất phát.

Trong tuyến thu, cấu trúc máy thu đổi tần và giải điều chế I/Q được sử dụng. Tín hiệu thu cao tần RF từ ăng-ten lần lượt đi qua bộ chuyển mạch thu/phát (Circulator - CIR), bộ giới hạn bảo vệ máy thu (Limiter –LMT), và bộ khuếch đại tạp âm thấp LNA, rồi đi tới bộ trộn tần xuống (MIX RF) để chuyển thành tín hiệu trung tần. Tín hiệu trung tần thu đi qua bộ khuếch đại trung tần IF (IF AMP), bộ suy giảm thời gian thực (Real Time Control Attenuator – RTC ATT) và tới bộ giải điều chế I/Q (IQ DEM). Các tín hiệu đầu ra của IQ DEM là các tín hiệu băng cơ sở trên hai kênh I và Q. Các tín hiệu I/Q này được đưa qua bộ khuếch đại (AMP), bộ lọc thông thấp (LPF), và bộ ADC để biến đổi thành tín hiệu số rồi đưa tới bộ xử lý tín hiệu DSP.

Ở tầng trung tần của tuyến thu, bộ suy giảm số điều khiển thời gian thực RTC ATT được lựa chọn sử dụng để thực hiện các tính năng điều khiển nhanh biên độ tín hiệu thu giúp giải quyết các vấn đề về tránh bão hòa, tăng dải động của máy thu, đặc biệt trong các trường hợp địa vật, mục tiêu ở vùng gần hoặc kích thước lớn ... hoặc chống bão hòa tuyến thu khi bị gây nhiễu tích cực. Điều này đặc biệt có ý nghĩa khi thực hiện chức năng ra-đa.

4.1.2. Điều khiển tham số pha, biên độ của tín hiệu phát

Trong mục này, Luận án thảo luận chi tiết về các chế độ và giải pháp điều khiển tham số tín hiệu phát theo cấu trúc MĐTP đề xuất.

a) Chế độ tạo tín hiệu phát

Về chế độ hoạt động, cấu trúc MĐTP đề xuất trên Hình 4.1 có khả năng hoạt động ở hai chế độ tạo dạng và điều khiển góc xoay pha, mức biên độ của tín hiệu phát để tổng hợp và quét búp sóng phát, cụ thể gồm:

- *Chế độ tạo tín hiệu phát sử dụng bộ điều chế I/Q*: Khi đó, việc tạo dạng sóng cũng như điều khiển góc xoay pha và biên độ tín hiệu phát được thực hiện trên DSP tương tự như cấu trúc MĐTP được giới thiệu trong [61]. Trong chế độ này, bộ DDS chỉ đóng vai trò tạo dao động LO cho bộ điều chế I/Q và hiệu chuẩn sai số pha giữa các cụm MĐTP. Tuy nhiên, ở chế độ này, các loại tín hiệu phát có thể tổng hợp có băng thông bị giới hạn. Sự giới hạn này đến từ sự giới hạn của tốc độ dữ liệu và tần số đồng hồ (clock) của các bộ DAC được cấp từ DSP. Ví dụ với bộ điều chế I/Q AFE7071 của Texas Instruments, tần số clock cho DAC chỉ giới hạn ở giá trị 65 MHz [125].

- *Chế độ tạo tín hiệu phát kết hợp cả hai bộ DDS và bộ điều chế I/Q*: Để tối đa hóa các ưu điểm của cả bộ DDS và bộ điều chế I/Q, trong cấu trúc MĐTP đề xuất, tín hiệu phát có thể được tạo ra bằng sự kết hợp của cả bộ DDS và bộ điều chế I/Q. Trong đó, bộ DDS đóng vai trò tạo dạng sóng tín hiệu, trong khi bộ điều chế I/Q thực hiện nhiệm vụ điều khiển pha và biên độ của tín hiệu phát.

Trong chế độ thứ hai, bộ DDS được sử dụng để tạo tín hiệu phát chung cho cả 4 mô-đun. Bộ DDS đã được biết đến rộng rãi là một giải pháp tổng hợp tần số số với nhiều ưu điểm [126] [127] [128]. Do đó, sử dụng bộ DDS để tạo dạng tín hiệu cho phép tạo ra hầu hết các dạng tín hiệu điều chế mong muốn và hiệu quả cao cũng như cho phép tạo ra các tín hiệu có băng thông rộng, tốc độ thay đổi nhanh như các tín hiệu nhảy tần nhanh, tín hiệu FMCW.... Tất nhiên,

khả năng tổng hợp dạng tín hiệu phụ thuộc vào bộ DDS được lựa chọn sử dụng. Ví dụ với bộ DDS AD9915 của Analog Devices có tốc độ lấy mẫu 2.5 GSPS và bộ DAC 12 bit, cho phép tạo tín hiệu có tần số lên tới 1 GHz [129]. Trong cấu trúc đề xuất, với vai trò là tín hiệu LO cho bộ điều chế I/Q, bộ DDS thực hiện điều khiển các tham số điều chế liên quan về thời gian, tần số và pha của tín hiệu phát, trong khi tham số điều chế liên quan về biên độ tín hiệu phát được thực hiện bởi bộ điều chế I/Q.

Trong cả hai chế độ, việc điều khiển các tham số pha và biên độ của tín hiệu phát liên quan tới thực hiện chức năng tổng hợp và quét búp sóng phát được thực hiện bởi bộ điều chế I/Q. Do ưu điểm về khả năng đồng bộ số của các bộ DDS và bộ điều chế I/Q nên các MĐTP dễ dàng được đồng bộ chặt chẽ với nhau. Bên cạnh đó, chức năng điều khiển pha của bộ DDS còn có thể được sử dụng để bù lượng sai số pha giữa các cụm MĐTP.

b) Nguyên lý và khả năng điều khiển pha và biên độ của tín hiệu phát của chế độ tạo tín hiệu phát kết hợp cả hai bộ DDS và bộ điều chế I/Q

Trước tiên, cần nhận thấy rằng, trước khi đưa tới bộ điều chế I/Q, tín hiệu DDS có thể được trộn với tín hiệu chuẩn IF_{LO} để đưa lên tần số đủ cao giúp dễ dàng loại bỏ các thành phần hài bậc cao trong các tầng tiếp theo. Tín hiệu này được sử dụng đồng thời làm tín hiệu LO cho bộ điều chế và bộ giải điều chế I/Q. Trong đó, tần số tín hiệu LO của bộ điều chế I/Q f_{IQMod_LO} là tổng của tần số tín hiệu DDS f_{DDS} và tần số tín hiệu VCO-PLL f_{VCO_PLL} .

$$f_{IQMod_LO} = f_{DDS} + f_{VCO_PLL} \quad (4.1)$$

Trong một số trường hợp, hệ thống có thể cần loại bỏ thành phần “DC offset” xuất hiện trong máy thu, ví dụ trong ra-đa Doppler. Khi đó, giải pháp có thể áp dụng là các tín hiệu điều chế I/Q trong tuyến phát được thiết lập để tạo ra thành phần tín hiệu sin có tần số cố định ứng với chức năng và yêu cầu của

hệ thống. Khi đó, tín hiệu I/Q có tần số khác “0” và tần số tín hiệu trung tần phát bằng tổng tần số tín hiệu LO của bộ điều chế I/Q và tần số tín hiệu I/Q.

$$f_{Tran_IF} = f_{IQMod_LO} + f_{IQ} \quad (4.2)$$

trong đó, f_{Tran_IF} là tần số tín hiệu trung tần phát, f_{IQ} là tần số tín hiệu I/Q.

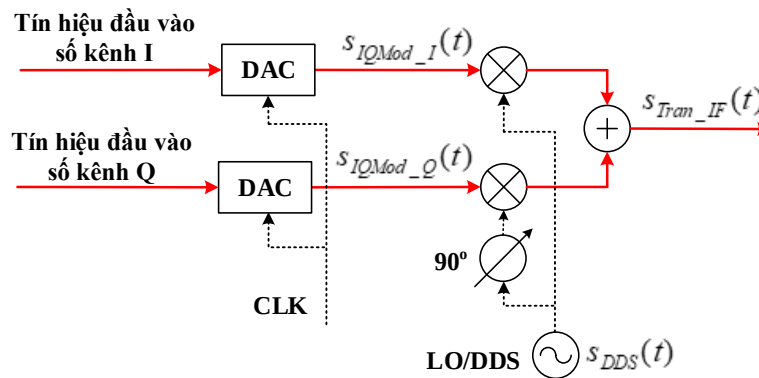
Tương ứng, trên tuyến thu, tín hiệu thu được sau khi thực hiện giải điều chế I/Q cũng chứa thành phần dao động sin với tần số tương ứng f_{IQ} .

Giả thiết tín hiệu đầu ra bộ DDS là $s_{DDS}(t)$ và được mô tả như sau:

$$s_{DDS}(t) = \sin(2\pi f_{DDS}t + \varphi_{DDS}) \quad (4.3)$$

trong đó, φ_{DDS} là góc pha ban đầu của tín hiệu DDS.

Để phân tích về hoạt động của bộ điều chế I/Q, chúng ta xem xét sơ đồ khối chức năng của bộ điều chế I/Q điển hình được mô tả trên Hình 4.2.



Hình 4.2: Sơ đồ khối chức năng bộ điều chế I/Q điển hình

Theo hình vẽ, các tín hiệu đầu vào IQ số được chuyển đổi thành các tín hiệu IQ tương tự bởi các bộ DAC và tín hiệu CLK đồng bộ. Các tín hiệu được trộn với tín hiệu LO ($s_{DDS}(t)$) để tạo ra tín hiệu trung tần (IF) phát $s_{Tran_IF}(t)$.

Theo cấu trúc MĐTP đề xuất, khi các tín hiệu điều chế I/Q có dạng đơn giản là các tín hiệu điện áp DC tương ứng với giá trị biên độ và góc pha cần thiết lập, thì máy thu sẽ có dạng tương tự máy thu không trung tần (zero-IF Receiver) (hay máy thu đổi tần trực tiếp). Khi đó, vấn đề DC offset vốn có của

máy thu zero-IF sẽ xuất hiện. Điều này có thể ảnh hưởng tới chất lượng hoạt động của hệ thống trong một số chức năng. Để tránh vấn đề này, trong trường hợp cần thiết, bộ điều chế I/Q được thiết lập để tạo các tín hiệu I/Q chứa thành phần tín hiệu dao động điều hòa có tần số cố định f_{IQ} phù hợp. Do đó, xét trong trường hợp tổng quát, các tín hiệu I/Q tương tự được biểu diễn như sau:

$$s_{IQMod_I}(t) = A_{IQ} \times \sin(2\pi f_{IQ}t + \varphi_{IQ}) \quad (4.4)$$

$$s_{IQMod_Q}(t) = A_{IQ} \times \cos(2\pi f_{IQ}t + \varphi_{IQ}) \quad (4.5)$$

trong đó, $s_{IQMod_I}(t)$, $s_{IQMod_Q}(t)$ lần lượt là tín hiệu điều chế trên kênh I, và Q, A_{IQ} và φ_{IQ} lần lượt là biên độ và góc pha điều chế I/Q.

Khi đó, tín hiệu IF phát $s_{Tran_IF}(t)$ tại đầu ra bộ điều chế I/Q được cho bởi:

$$s_{Tran_IF}(t) = A_{IQ} \times k \times \sin(2\pi f_{Tran_IF}t + \varphi_{Tran_IF}) \quad (4.6)$$

trong đó, f_{Tran_IF} là tần số tín hiệu IF phát và được tính theo công thức (4.2); k là hệ số truyền biên độ qua bộ điều chế I/Q; và φ_{Tran_IF} là pha đầu của tín hiệu IF phát được tính như sau:

$$\varphi_{Tran_IF} = \varphi_{DDS} + \varphi_{IQ} \quad (4.7)$$

Từ phương trình (4.6), biên độ của tín hiệu phát có thể được điều khiển thông qua điều khiển biên độ của tín hiệu I/Q. Theo phương trình (4.7), pha đầu của tín hiệu phát có thể được điều khiển qua pha đầu của tín hiệu I/Q hoặc tín hiệu DDS. Như đã nói ở phần trên, việc điều khiển góc pha đầu của tín hiệu phát, liên quan tới tổng hợp và quét búp sóng, được quyết định bởi các tín hiệu I/Q. Trong khi đó, khả năng điều khiển pha của bộ DDS được sử dụng để thực hiện điều chế pha tín hiệu phát và hiệu chỉnh pha giữa các cụm MĐTP.

Như vậy, cả hai tham số góc xoay pha và biên độ của tín hiệu phát, liên quan tới chức năng tổng hợp và quét búp sóng, được quyết định bởi các tín hiệu I/Q. Do đó, tiếp theo, chúng ta xem xét khả năng và chất lượng điều khiển góc pha, biên độ của tín hiệu phát của bộ điều chế I/Q.

Bộ điều chế I/Q sử dụng các bộ DAC phân giải cao để chuyển đổi mã tín hiệu số tạo ra từ FPGA thành tín hiệu tương tự cầu phương (tín hiệu I/Q). Dễ thấy, độ phân giải (hay bước nhảy) điện áp (tương ứng là biên độ) của các tín hiệu I/Q phụ thuộc vào số bit dữ liệu của DAC. Giả thiết, bộ DAC N bit tuyến tính được sử dụng trong bộ điều chế I/Q. Khi đó, độ phân giải biên độ $\Delta\alpha$ (bước nhảy biên độ) của bộ DAC được xác định theo công thức:

$$\Delta\alpha = \frac{A_{DAC}}{2^{N-1}} \quad (4.8)$$

trong đó, A_{DAC} là mức biên độ đầu ra lớn nhất của DAC, nghĩa là tín hiệu đầu ra I/Q có mức biên độ thay đổi trong dải từ $-A_{DAC}$ đến A_{DAC} .

Nếu tính theo dB, biên độ của các tín hiệu I/Q có thể thay đổi trong một dải giá trị được tính bởi:

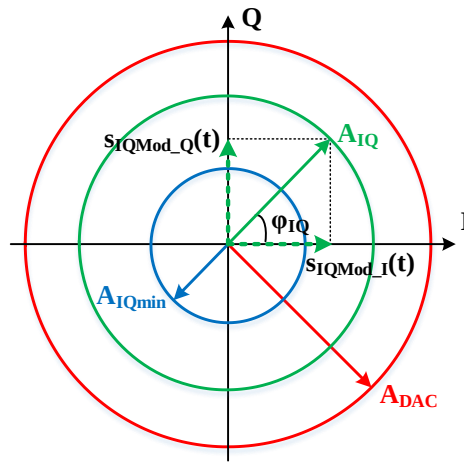
$$R_A(dB) = 20\log 2^{N-1} \approx 6(N-1) \quad (4.9)$$

trong đó, R_A là dải thay đổi mức biên độ.

Xét ví dụ với trường hợp $N = 14$ bit, R_A đạt giá trị tương ứng là 78 dB. Đây là một dải động biên độ rất lớn. Tuy nhiên, dải động biên độ của các tín hiệu I/Q trong các công thức (4.10), (4.11) dùng để điều khiển cả biên độ (A_{IQ}) và góc xoay pha (φ_{IQ}) của tín hiệu phát. Trong đó, các bit DAC trọng số thấp hơn liên quan trực tiếp tới khả năng thiết lập, độ phân giải tối thiểu và sai số pha tối đa cho phép của tín hiệu phát như trên Hình 4.3.

Theo hình vẽ, vòng tròn đỏ ngoài cùng là vòng tròn biểu diễn các véc-tơ tín hiệu tổng hợp từ tín hiệu I/Q tương ứng với mức biên độ lớn nhất (A_{DAC}). Vòng tròn màu xanh lá cây biểu diễn quỹ đạo các véc-tơ tín hiệu tổng hợp có biên độ A_{IQ} (mũi tên nét liền màu xanh lá cây) từ các tín hiệu I/Q tương ứng (các mũi tên nét đứt màu xanh lá cây). Theo đó, góc xoay pha của tín hiệu quyết định bởi tỉ lệ biên độ hai kênh I/Q, do đó, để đảm bảo độ phân giải về góc xoay pha (số lượng góc xoay pha và bước nhảy giữa các góc xoay pha), cần đảm bảo

về số lượng và độ phân giải biên độ của các tín hiệu I/Q. Nghĩa là với độ phân giải biên độ đã cho, biên độ A_{IQ} phải lớn hơn một mức tối thiểu A_{IQmin} (vòng tròn và mũi tên màu xanh nước biển), tương ứng với số lượng tối thiểu bước nhảy biên độ để đáp ứng các yêu cầu về độ phân giải và độ chính xác của góc pha. Kết quả dẫn tới dải động điều khiển biên độ tín hiệu giảm xuống chỉ còn trong phạm vi giữa hai vòng tròn màu xanh nước biển và màu đỏ.



Hình 4.3: Nguyên lý điều khiển pha và biên độ của bộ điều chế I/Q

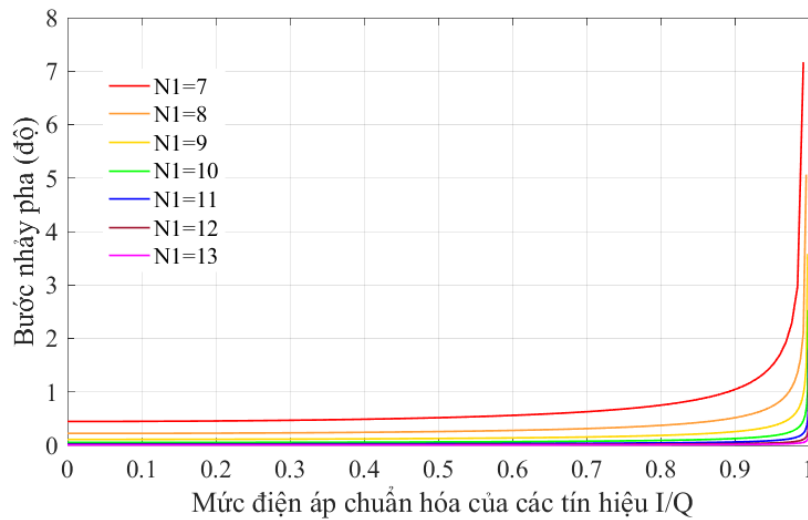
Giả sử M là số bit DAC tối thiểu cần sử dụng để đạt độ phân giải xoay pha cần thiết, tương ứng biên độ tối thiểu A_{IQmin} ($A_{IQmin} = A_{DAC} \times 2^{M-(N-1)}$). Khi đó, dải cho phép thay đổi biên độ của bộ điều chế I/Q chỉ còn từ 2^M đến 2^{N-1} bước biên độ, tương ứng $6 \times (N - M - 1)$ (dB) (công thức (4.12)). Nghĩa là số bit dùng đảm bảo độ phân giải pha càng lớn (độ phân giải pha càng cao) thì dải cho phép thay đổi biên độ càng nhỏ và ngược lại. Do đó, trong thiết kế, cần phải tính toán, lựa chọn bộ DAC có độ phân giải phù hợp để đáp ứng các yêu cầu về dải động và độ phân giải pha, biên độ của hệ thống.

Độ phân giải pha trong trường hợp này được đánh giá thông qua sự thay đổi pha (bước nhảy pha) của tín hiệu đầu ra tại hai giá trị biên độ liên tiếp của các tín hiệu I/Q (tương ứng bước nhảy biên độ $\Delta\alpha$) được thiết lập. Không mất tính tổng quát, thực hiện chuẩn hóa biên độ của tín hiệu I/Q, khi đó tính toán bước nhảy pha giữa hai giá trị biên độ chuẩn hóa thiết lập được theo công thức:

$$\Delta\varphi_k = \left| \arcsin\left(\frac{k}{2^{N_1}}\right) - \arcsin\left(\frac{k+1}{2^{N_1}}\right) \right| \quad (4.13)$$

trong đó, $\Delta\varphi_k$ là bước nhảy pha giữa hai mức biên độ thứ k và $(k+1)$, $k = 0 \div (2^{N_1} - 1)$ là chỉ số tương ứng với mức biên độ có thể thiết lập của các tín hiệu I/Q, và N_1 là số bit DAC tương ứng với mức biên độ A_{IQ} .

Dễ thấy, số bit N_1 càng lớn, càng có nhiều bước nhảy pha trong mỗi chu kỳ và bước nhảy pha càng nhỏ. Ngoài ra, càng gần giá trị biên độ A_{IQ} , bước nhảy pha càng lớn. Khảo sát bước nhảy pha của tín hiệu các với N_1 có giá trị từ 7 đến 13 bit trên bộ DAC 14 bit, cho kết quả như trên Hình 4.4.



Hình 4.4: Bước nhảy pha theo mức điện áp chuẩn hóa

Kết quả thu được cho thấy, khi mức điện áp của các tín hiệu I/Q nhỏ hơn 0.9 giá trị biên độ A_{IQ} , bước nhảy pha giữa các mức điện áp là rất nhỏ (nhỏ hơn 1 độ ngay cả khi số bit N_1 bằng 7). Càng gần giá trị biên độ A_{IQ} , bước nhảy pha càng tăng nhanh. Giá trị bước nhảy pha cực đại ứng với các giá trị số bit N_1 từ 7 đến 13 được liệt kê trong Bảng 4.1. Nếu lấy bước nhảy pha cực đại cho phép làm yêu cầu về độ phân giải pha của hệ thống, sẽ xác định được giá trị số bit M tương ứng với biên độ tối thiểu $A_{IQ_{\min}}$, kết hợp với yêu cầu về bước nhảy biên độ và dải động biên độ để cân đối và xác định số bit DAC N cần thiết.

Trường hợp ví dụ với yêu cầu độ phân giải pha là 5.6 độ và dải động biên độ là 30 dB thì số bit N cần tối thiểu là 14 bit.

Bảng 4.1: Số bit N_1 và bước nhảy pha cực đại

Số bit N_1	Bước nhảy pha cực đại (độ)	Số bit N_1	Bước nhảy pha cực đại (độ)
7	7,17	11	1,79
8	5,07	12	1,27
9	3,58	13	0,89
10	2,53		

Từ các công thức (4.14), (4.15), số bit dữ liệu N của các bộ DAC quyết định đồng thời các tham số dải động, độ phân giải biên độ và độ phân giải pha. Trong giải pháp xoay pha bằng điều chế I/Q, bước nhảy pha giữa các mức giá trị tín hiệu rời rạc là không đều và tăng dần khi mức tín hiệu I/Q tăng. Đặc biệt, khi mức tín hiệu lớn hơn 0.9 mức biên độ A_{IQ} , bước nhảy pha sẽ tăng rất nhanh dẫn tới sai số pha lớn. Do đó, để đảm bảo yêu cầu về sai số pha và dải động biên độ, các bộ DAC đòi hỏi có số bit dữ liệu lớn.

Đối với cấu trúc đề xuất, một giải pháp khác có thể được sử dụng để thực hiện điều khiển góc pha tín hiệu giữa các MĐTP trong trường hợp các tín hiệu I/Q có tần số f_{IQ} khác không. Khi đó, tín hiệu I/Q của các MĐTP được tạo ra giống nhau nhưng được giữ chậm khác nhau. Thời gian giữ chậm này tương ứng với góc xoay pha cần thiết lập.

Về mặt lý thuyết, giải pháp này dựa trên mối quan hệ giữa độ giữ chậm về thời gian τ với góc dịch pha φ_{PS} giữa các tín hiệu I/Q của các MĐTP tương ứng. Theo đó, xét trong một chu kỳ tín hiệu I/Q, mối quan hệ này được cho bởi công thức dưới đây:

$$\varphi_{PS} = \frac{\tau}{T} \times 360 \quad (4.16)$$

trong đó, T là chu kỳ của các tín hiệu I/Q.

Để thấy, trong trường hợp này, độ phân giải pha (tương ứng với bước nhảy pha) của các tín hiệu I/Q tỉ lệ thuận với tốc độ cập nhật dữ liệu của tín hiệu I/Q (hay tỉ lệ nghịch với tần số tín hiệu clock f_{CLK_DAC} của các bộ DAC) và tỉ lệ nghịch với chu kỳ T (hay tỉ lệ thuận với tần số f_{IQ}) của tín hiệu I/Q cần tạo ra. Theo đó, độ phân giải pha $\Delta\varphi$ (tính theo độ) được cho bởi:

$$\Delta\varphi = \frac{f_{IQ}}{f_{CLK_DAC}} \times 360 \quad (4.17)$$

Ngược lại, với độ phân giải pha $\Delta\varphi$ yêu cầu và tần số f_{CLK_DAC} biết trước, tần số f_{IQ} tối đa để đảm bảo độ phân giải pha yêu cầu được tính như sau:

$$f_{IQ} \leq \frac{\Delta\varphi}{360} \times f_{CLK_DAC} \quad (4.18)$$

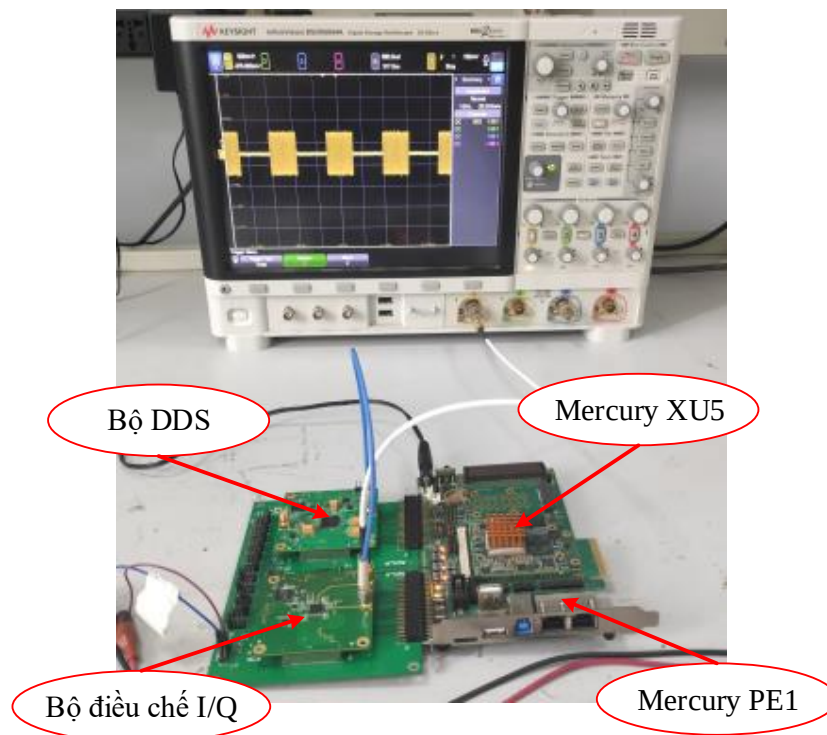
Ví dụ, với trường hợp yêu cầu độ phân giải pha $\Delta\varphi = 5,6$ (độ) (tương đương bộ xoay pha 6 bit), tần số f_{IQ} được thiết lập phải không lớn hơn $1/64$ giá trị tần số f_{CLK_DAC} . Cần chú ý rằng, việc giữ chậm tín hiệu giữa các MĐTP có thể được thực hiện đồng bộ và chính xác thông qua sử dụng các mạch giữ chậm hoặc điều khiển giá trị pha ban đầu của các bộ dao động điều khiển số (Numerically Controlled Oscillators – NCO) trên FPGA.

Theo công thức (4.19), giải pháp xoay pha giữa các MĐTP bằng cách giữ chậm dữ liệu cho phép tạo ra bước nhảy pha đều nhau theo tần số tín hiệu CLK của các bộ DAC. Tuy nhiên, để đảm bảo độ phân giải về pha, đòi hỏi tỉ số giữa tần số f_{CLK_DAC} và f_{IQ} phải đủ lớn. Giả sử độ phân giải pha yêu cầu là 1 độ thì tần số f_{CLK_DAC} phải gấp 360 lần so với tần số f_{IQ} . Điều này dẫn tới tần số clock f_{CLK_DAC} phải rất lớn hoặc tần số f_{IQ} của tín hiệu I/Q rất thấp. Vì tần số f_{CLK_DAC} bị hạn chế do được cung cấp và đồng bộ bởi FPGA, dẫn tới sự giới hạn giá trị tần số f_{IQ} của tín hiệu I/Q (cũng là tần số trung tần thấp của tín hiệu thu sau giải điều chế I/Q). Tuy nhiên, trong trường hợp MĐTP số tần số trung

tần thấp (LIF- Low Intermediate Frequency) giải pháp xoay pha bằng điều khiển độ giữ chậm tín hiệu giữa các mô-đun thu phát là hoàn toàn có thể áp dụng và phát huy hiệu quả.

4.2. Thử nghiệm các thành phần tổng hợp tín hiệu phát

Trong phần này, các kết quả thử nghiệm về khả năng tổng hợp tín hiệu phát theo giải pháp kỹ thuật trong cấu trúc MĐTP đề xuất được mô tả và thảo luận cụ thể. Sản phẩm thử nghiệm là thành phần tổng hợp tín hiệu phát gồm bộ điều chế I/Q được thiết kế và chế tạo dựa trên vi mạch tích hợp AFE7071 của Texas Instruments, và bộ DDS được lựa chọn sử dụng là vi mạch AD9915 của Analog Devices. Các chương trình điều khiển và đồng bộ hoạt động của các bộ DDS và điều chế I/Q thực hiện trên nền tảng FPGA được thiết kế bằng Vivado Design Suite và tổng hợp lên vi mạch Xilinx® Zynq Ultrascale+™ MPSoC trên các bo mạch Mercury PE1 [130] và Mercury XU5 [131] của Enclustra. Hệ thống thử nghiệm được mô tả trên Hình 4.5.



Hình 4.5: Hệ thống thử nghiệm với bộ DDS và bộ điều chế I/Q

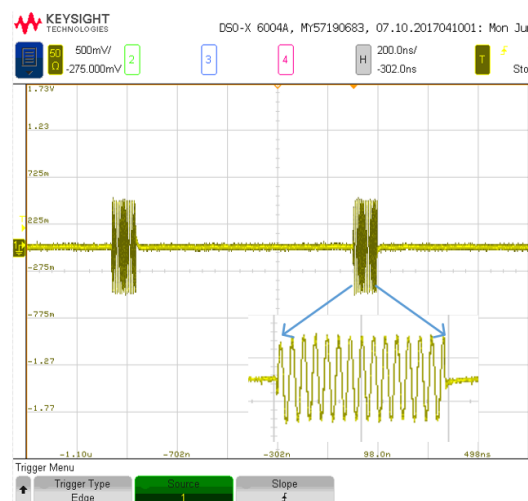
Theo hình vẽ, bộ DDS và bộ điều chế I/Q được cắm lên trên bo mạch kết nối chung để nhận nguồn và tín hiệu điều khiển từ FPGA. Tín hiệu đầu ra của bộ DDS được đưa trực tiếp qua làm tín hiệu LO cho bộ điều chế I/Q (dây cáp tín hiệu màu xanh dương). Tín hiệu đầu ra của bộ điều chế I/Q được đo và kiểm tra trên các thiết bị của hãng Keysight, bao gồm máy hiện sóng DSOX6004A (băng thông 1 GHz và tốc độ lấy mẫu 20 GSa/S) [132] (như trên Hình 4.5) và máy phân tích phổ N9343C (có thể phân tích tần số lên tới 13.5 GHz) [133].

4.2.1. Thử nghiệm khả năng tổng hợp các dạng tín hiệu phát

Một số loại tín hiệu đại diện được tổng hợp và đánh giá, bao gồm tín hiệu xung đơn và một số dạng tín hiệu điều chế điển hình như tín hiệu điều chế mã pha, tín hiệu nhảy tần, tín hiệu liên tục điều tần (Frequency Modulated Continuous Wave - FMCW) (tín hiệu điều chế có băng tần rộng).

a) Tổng hợp tín hiệu trung tần phát dạng xung đơn

Tín hiệu phát dạng xung đơn là dạng tín hiệu thường dùng trong các hệ thống ra-đa truyền thống. Các tham số chính của tín hiệu cần tạo là tần số 150 MHz và độ rộng xung 96 ns. Hình 4.6 chỉ ra kết quả đo kiểm tín hiệu xung đơn có chu kỳ và hình phóng to tín hiệu trong xung được tạo ra trên mẫu thử nghiệm.

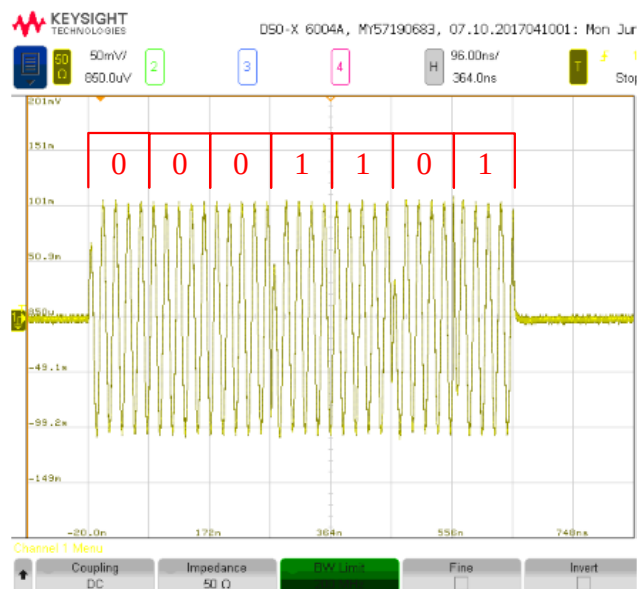


Hình 4.6: Thử nghiệm tạo tín hiệu ra-đa xung đơn

Kết quả cho thấy, tín hiệu được tổng hợp đáp ứng đầy đủ các yêu cầu đặt ra về tần số và độ rộng xung. Từ hình vẽ có thể thấy, mức biên độ của tín hiệu trong xung là tương đối bằng phẳng.

b) Tổng hợp tín hiệu điều chế mã pha

Mã pha điều chế được sử dụng là chuỗi bit “0001101”, trong đó, bit “0” tương ứng với góc pha “0”, bit “1” tương ứng với góc pha “ π ” và độ rộng của mỗi xung con là 96 ns. Trên hình Hình 4.7 là kết quả tổng hợp tín hiệu điều chế mã pha theo mã điều chế sử dụng trên hệ thống thử nghiệm.



Hình 4.7: Tín hiệu điều chế mã pha

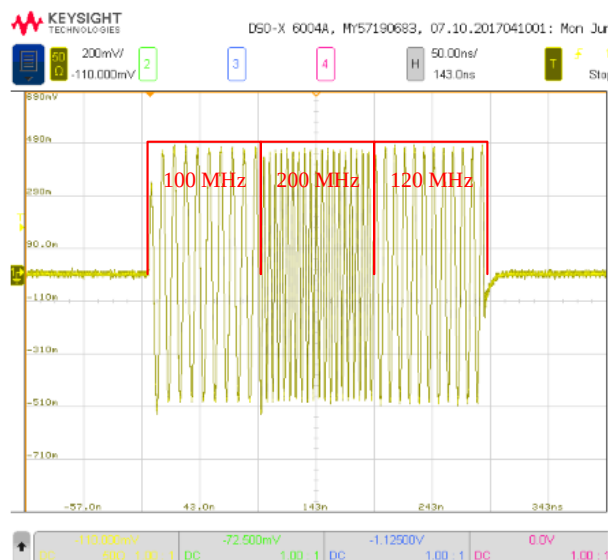
Hình vẽ cho thấy tín hiệu tạo ra đáp ứng đúng quy luật điều chế yêu cầu. Dễ dàng quan sát được sự chuyển đổi pha của tín hiệu tại các thời điểm bit điều chế thay đổi từ “0” sang “1” và ngược lại.

Các kết quả thử nghiệm cũng chỉ ra rằng, các giá trị giữa các bit mã liên tiếp là bằng nhau thì pha và biên độ của tín hiệu tổng hợp giữa các xung tương ứng là ổn định. Trong trường hợp có sự thay đổi giá trị giữa các bit mã liên kế, pha của tín hiệu được đảo tương ứng với sự thay đổi. Tuy nhiên, do đặc tính của các phần tử trong bộ DDS, khi có sự thay đổi về tần số, pha, hoặc biên độ,

của tín hiệu điều chế, các linh kiện cần một khoảng thời gian nhỏ để ổn định các tham số của tín hiệu đầu ra. Đối với bộ DDS AD9915, các kết quả thực nghiệm cho thấy, thời gian này là không quá 15 ns. Điều này cần được chú ý do gây ra sự giới hạn độ rộng nhỏ nhất của xung điều chế.

c) Tổng hợp tín hiệu nhảy tần

Thực hiện thử nghiệm để đánh giá khả năng tạo tín hiệu nhảy tần. Trong đó, tín hiệu tổng hợp có tần số thay đổi từ xung sang xung với độ rộng xung con là 96 ns và thứ tự nhảy cũng như tần số tương ứng là (100, 200, 120) MHz. Kết quả đo tín hiệu nhảy tần trên máy hiện sóng được thể hiện trên Hình 4.8.



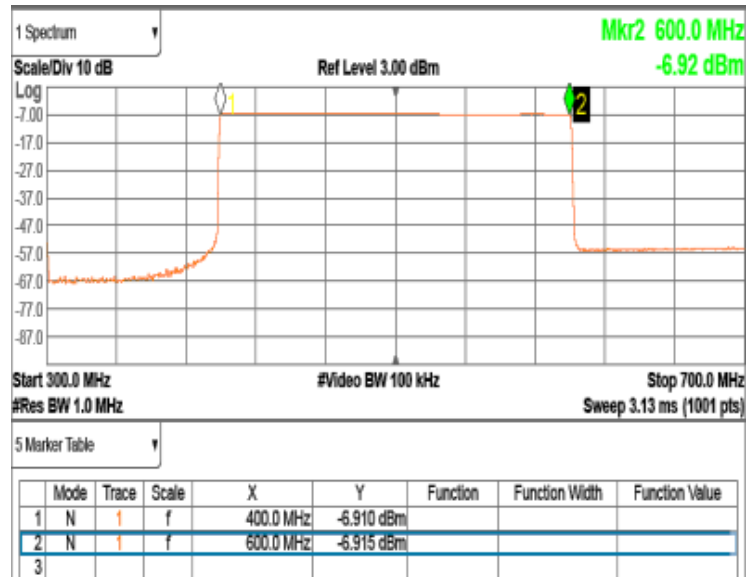
Hình 4.8: Kiểm tra khả năng điều chế tín hiệu nhảy tần từ xung sang xung

Kết quả trên hình vẽ cho thấy, tín hiệu tạo ra có tần số thay đổi từ xung sang xung theo quy luật tương ứng với chuỗi tần số thiết lập và có mức biên độ hầu như bằng nhau. Việc chuyển đổi tần số giữa các xung con là rất nhanh chóng và hầu như không có sự quá độ hay bất ổn định.

d) Tổng hợp tín hiệu phát băng thông rộng

Tín hiệu băng thông rộng được lựa chọn để tổng hợp là dạng tín hiệu điều tần liên tục FMCW. Các tham số yêu cầu của tín hiệu tạo ra bao gồm, tần số

trung tâm 500 MHz, kiểu điều chế dạng răng cưa, băng thông 200 MHz (dải tần số điều chế từ 400 MHz đến 600 MHz) và chu kỳ lặp là 1 ms. Kết quả phân tích phổ của tín hiệu FMCW tạo ra được thể hiện trên Hình 4.9.



Hình 4.9: Kiểm tra khả năng điều chế tín hiệu băng thông rộng FMCW

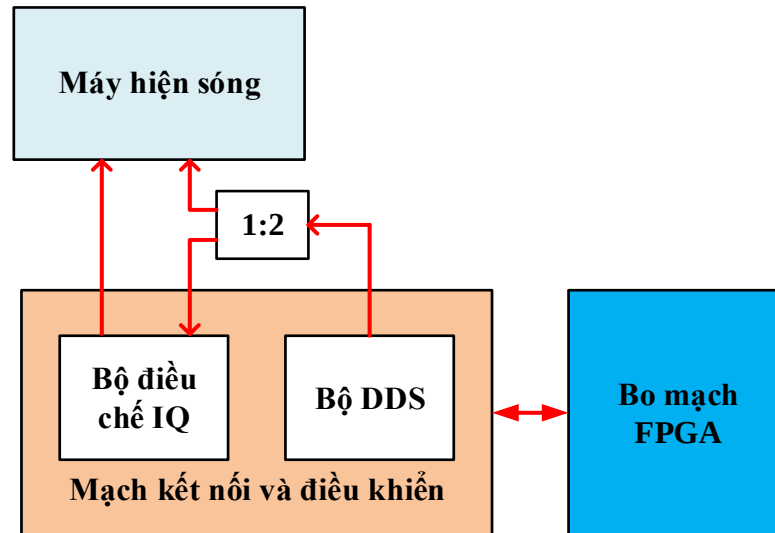
Như được chỉ ra trên hình vẽ, tín hiệu được tạo ra đáp ứng hoàn toàn các yêu cầu về tần số và băng thông. Chúng ta có thể thấy rằng, trên toàn bộ băng thông, mức công suất của tín hiệu phát là bằng phẳng với độ mấp mô trên toàn băng thông chỉ khoảng 0.01 dB.

Tóm lại, các kết quả thử nghiệm trên chứng minh rằng giải pháp tổng hợp tín hiệu phát kết hợp bộ DDS và bộ điều chế I/Q trong cấu trúc MĐTP đề xuất có khả năng tổng hợp đa dạng các loại tín hiệu, kể cả các tín hiệu điều chế phức tạp và băng rộng. Đặc tính này đáp ứng yêu cầu về sự đa dạng của tín hiệu sử dụng trong các HTMPTC đa chức năng.

4.2.2. Thử nghiệm khả năng xoay pha và điều khiển biên độ

Trong phần này, khả năng xoay pha và điều khiển biên độ của thành phần tổng hợp tín hiệu theo cấu trúc MĐTP đề xuất được khảo sát, đánh giá chi tiết. Theo mô hình thử nghiệm, tín hiệu đầu ra bộ DDS được đưa qua bộ chia 2, một

nhánh được sử dụng làm tín hiệu LO cho bộ điều chế I/Q, nhánh còn lại được đưa lên máy hiện sóng làm tín hiệu tham chiếu và đồng bộ. Sơ đồ khối hệ thống thử nghiệm được mô tả trong Hình 4.10.



Hình 4.10: Sơ đồ kết nối thử nghiệm điều khiển pha, biên độ

Theo mục 4.1.2, yêu cầu về sai số pha lớn nhất cần được xác định trước tiên để từ đó xác định các tham số tiếp theo. Giả thiết yêu cầu sai số pha lớn nhất cần đạt là 5.6 độ. Theo Bảng 4.1, để đảm bảo yêu cầu về độ phân giải pha này, số bit M được chọn là 8 bit. Với các bộ DAC 14 bit được tích hợp sẵn trong vi mạch điều chế IQ AFE7071 sử dụng, xác định được dải điều khiển biên độ tín hiệu là 30 dB.

Để sát thực tế, các thử nghiệm khả năng điều khiển pha, biên độ tín hiệu phát được thực hiện dựa trên bài toán tổng hợp và quét búp sóng của ăng-ten mạng pha dạng đường thẳng với các giả thiết và yêu cầu thử nghiệm như sau:

- Mạng ăng-ten khảo sát được giả thiết chứa 16 chân tử ăng-ten mạch dải (Micro-strip patch) được đặt cách đều nhau một nửa bước sóng.
- Các thành phần từ đầu ra bộ điều chế I/Q đến đầu ra chân tử ăng-ten của các MĐTP là như nhau. Nghĩa là phân bố pha, biên độ tại mặt mở ăng-ten giống với phân bố pha, biên độ tại đầu ra các bộ điều chế I/Q.

- Thực hiện điều khiển pha, biên độ tín hiệu của các chân tử ăng-ten để tổng hợp búp sóng ăng-ten theo các tham số khác nhau. Các tham số cơ bản về góc búp sóng chính so với trục vuông góc của mảng, mức búp sóng phụ và kiểu phân bố biên độ lựa chọn sử dụng như trong Bảng 4.2.

Bảng 4.2: Tham số các trường hợp thử nghiệm điều khiển pha, biên độ

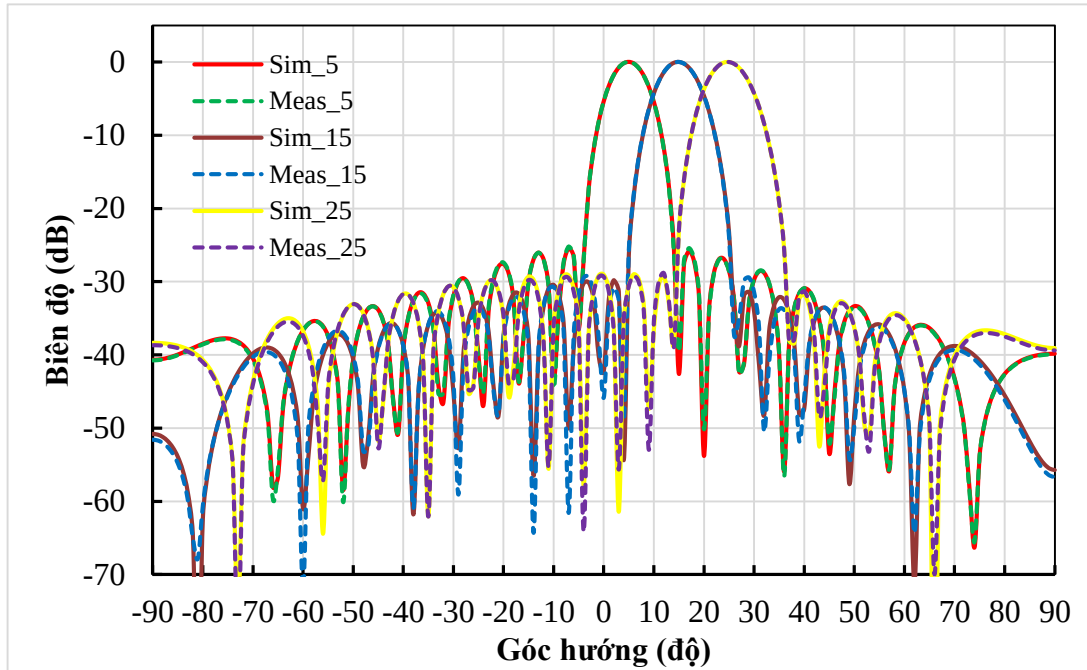
<i>Trường hợp thử nghiệm</i>	<i>Góc búp sóng chính (độ)</i>	<i>Mức búp sóng phụ (dB)</i>	<i>Phân bố biên độ sử dụng</i>
Thử nghiệm 1	5	-25	Taylor với $n=3$
Thử nghiệm 2	15	-30	Taylor với $n=4$
Thử nghiệm 3	25	-30	Chebyshev

Theo các giả thiết trên, chúng ta chỉ cần điều khiển, thiết lập các giá trị pha, biên độ tín hiệu phát tại đầu ra bộ điều chế I/Q đảm bảo đạt được các giá trị theo yêu cầu tương ứng với các tham số tại các chân tử trên mặt mở ăng-ten. Dựa trên các tham số của các trường hợp thử nghiệm trên, các giá trị pha, biên độ cần thiết lập cho từng chân tử được xác định bằng cách sử dụng phần mềm PCAAD của Antenna Design Associates [134]. Trong đó, biên độ tín hiệu của các chân tử được chuẩn hóa với mức biên độ cực đại là 1 (0 dB).

Trong các thử nghiệm này, thành phần tổng hợp tín hiệu phát hoạt động với tần số DDS được thiết lập ở 150 MHz. Thực hiện việc thiết lập các tham số tín hiệu cho các bộ điều chế I/Q và bộ DDS dựa trên các giá trị được xác định từ phần mềm PCADD và thực hiện việc đo lường kết quả theo mô hình thử nghiệm trên Hình 4.10. Các kết quả tính toán các giá trị cần thiết lập từ phần mềm, các kết quả đo lường giá trị thực tế, cũng như các tính toán sai số về góc pha và biên độ tín hiệu được trình bày chi tiết trong phụ lục II của luận án.

Từ các kết quả thử nghiệm cho thấy, trong các trường hợp đã thử nghiệm, sai số về pha của tín hiệu tạo ra so với giá trị yêu cầu nằm chỉ nằm trong khoảng ± 1 độ, còn sai số về biên độ của tín hiệu thực tế đo được so với giá trị thiết lập

theo yêu cầu nằm trong khoảng ± 0.15 dB. Sử dụng các số liệu đo đạc để tổng hợp giản đồ bức sóng phát theo các trường hợp thử nghiệm trên bằng phần mềm PCAAD. Kết quả thu được các giản đồ bức sóng theo các trường hợp thử nghiệm trong Bảng 4.2 như được mô tả trên Hình 4.11.



Hình 4.11: Tổng hợp giản đồ ăng-ten các trường hợp thử nghiệm

Trong hình vẽ, các đường nét liền là các giản đồ ăng-ten ứng với giá trị tính toán theo phần mềm mô phỏng và được ký hiệu là Sim_X, các đường nét đứt ứng với các giản đồ ăng-ten tổng hợp dựa trên các giá trị đo thực tế và được ký hiệu là Meas_X (trong đó, X là giá trị góc hướng của bức sóng chính). Các đặc tuyến trên hình vẽ cho thấy, các giản đồ ăng-ten được tổng hợp trong cả hai trường hợp sử dụng dữ liệu tính toán mô phỏng và đo lường thực tế là hầu như trùng khớp hoàn toàn với nhau.

Kết quả này có được là do độ chính xác cao của giá trị pha và biên độ thiết lập so với giá trị yêu cầu. Trên thực tế, các sai số pha và biên độ là lớn hơn do sự tồn tại các sai lệch về pha và biên độ trên đường truyền của các kênh I và Q cả bên trong và bên ngoài bộ điều chế I/Q. Tuy nhiên, bộ điều chế I/Q AFE7071

được lựa chọn sử dụng có giải pháp tích hợp sẵn bên trong chip bao gồm các bộ bù sai lệch pha và biên độ phân giải cao. Trong đó, bộ bù sai lệch biên độ có 11 bit điều khiển và phạm vi bù biên độ bù là $(0 \div 2)$ dB, bộ bù sai lệch pha có 10 bit điều khiển và giá trị bù góc pha trong dải $(-22,5 \div +22,5)$ độ. Ngoài ra, AFE7071 còn có khả năng loại bỏ độ lệch của tín hiệu LO. Tất cả các giải pháp này giúp tối thiểu hóa sai số pha và biên độ của tín hiệu IF tạo ra.

Các kết quả thử nghiệm trên đây một lần nữa minh chứng rõ ràng rằng cấu trúc và giải pháp điều khiển pha, biên độ đề xuất có khả năng điều khiển pha và biên độ của tín hiệu tổng hợp với độ phân giải và độ chính xác cao.

4.2.3. Nhận xét kết quả thử nghiệm

Từ các kết quả thử nghiệm trên, so sánh với một số cấu trúc MĐTP số dùng cho HTMPTC đa chức năng đã được công bố trong [59] [60] [61] cho thấy giải pháp tạo tín hiệu phát kết hợp cả hai bộ DDS và bộ điều chế I/Q đề xuất của Luận án có những ưu điểm như sau:

+ Cho phép tổng hợp đa dạng nhiều loại tín hiệu, kể cả các loại tín hiệu biến đổi nhanh và băng thông rộng. Lợi ích này xuất phát từ ưu điểm của DDS trong tổng hợp dạng sóng và băng thông của tín hiệu tạo ra. Đặc điểm này vượt trội hơn so với các cấu trúc MĐTP chỉ sử dụng các bộ điều chế I/Q.

+ Việc chỉ phải điều khiển pha, biên độ cho từng MĐTP cũng giúp nâng cao chất lượng, độ phân giải của các tham số này, qua đó, nâng cao chất lượng của việc tổng hợp và quét búp sóng phát của hệ thống.

+ Các bộ DDS thường có mức tiêu thụ năng lượng lớn, đặc biệt khi hoạt động ở tần số cao và sử dụng bộ VCO-PLL nội. Do đó, so với giải pháp sử dụng bộ DDS cho từng MĐTP, việc sử dụng chung bộ DDS trong cấu trúc đề xuất giúp giảm năng lượng tiêu thụ, nâng cao hiệu suất năng lượng. Ngoài ra, các bộ DDS với băng thông rộng hiện vẫn có giá cao hơn rất nhiều so với các

bộ điều chế I/Q. Do đó, cấu trúc đề xuất cũng giúp giảm bớt một phần độ phức tạp điều khiển và giá thành sản phẩm.

Ngoài ra, cần nhấn mạnh rằng, cấu trúc MĐTP số đề xuất còn có ưu điểm về khả năng đạt độ phân giải pha, hiệu chuẩn biên độ và hiệu suất công suất cao nhờ sử dụng bộ suy giảm kết hợp xoay pha số và bộ KĐCS GaN điều chế nguồn như đã được trình bày chi tiết trong Chương 2 và Chương 3 của luận án.

4.3. Kết luận chương 4

Trong chương này, Luận án đã trình bày các kết quả nghiên cứu về MĐTP dùng trong các HTMPTC đa chức năng. Trên cơ sở phân tích yêu cầu của MĐTP, Luận án đề xuất cấu trúc MĐTP số phù hợp. Trong cấu trúc MĐTP đề xuất các kết quả nghiên cứu trong Chương 2 và Chương 3 được xem xét áp dụng để nâng cao chất lượng điều khiển pha, biên độ và hiệu suất công suất của MĐTP. Đặc biệt, sử dụng kết hợp DDS và bộ điều chế I/Q trong tổng hợp dạng sóng và điều khiển pha, biên độ của tín hiệu phát. Giải pháp này phát huy được các ưu điểm của các giải pháp DDS và điều chế I/Q, phù hợp với điều kiện sử dụng trong các hệ thống vô tuyến đa chức năng, sử dụng mạng pha tích cực.

Kết quả nghiên cứu trong Chương 4 của luận án được trình bày và công bố trong công trình [J1].

Tuy nhiên, các kết quả nghiên cứu mới chỉ dừng lại ở việc đề xuất cấu trúc MĐTP, cũng như các phân tích, đánh giá và thử nghiệm trên một số thành phần chính của MĐTP. Việc phân tích sâu hơn và thử nghiệm với mẫu MĐTP hoàn chỉnh và gắn với ATMP thực tế cần được thực hiện đầy đủ trong thời gian tới để đánh giá đầy đủ hơn hiệu quả của giải pháp đề xuất sử dụng. Các kết quả nghiên cứu cũng là tiền đề cho việc phát triển các nghiên cứu sau này theo hướng vi mạch tích hợp hoàn toàn cho các hệ thống vô tuyến hiện đại, tích hợp lớn và các ứng dụng ở băng tần cao hơn.

KẾT LUẬN VÀ HƯỚNG NGHIÊN CỨU

Mô-đun thu phát là thành phần cơ bản và cốt lõi của HTMPTC nói chung và HTMPTC đa chức năng nói riêng. Vì vậy, nâng cao chất lượng MĐTP là mục tiêu nghiên cứu quan trọng trong phát triển, ứng dụng HTMPTC ở hiện tại cũng như trong tương lai, trong lĩnh vực quân sự cũng như các ứng dụng dân sự. Các yếu tố chất lượng của MĐTP trong các HTMPTC tập trung ở khả năng xoay pha, điều khiển biên độ, tổng hợp tín hiệu và hiệu suất công suất của các bộ KĐCS. Đây cũng là các nội dung nghiên cứu và đề xuất giải pháp nâng cao chất lượng MĐTP trong Luận án. Các giải pháp đề xuất được phân tích, đánh giá từ mô hình toán học, mô phỏng trên các công cụ phần mềm tương thích và các thử nghiệm, đo kiểm kết quả với các sản phẩm mẫu thử trên các thiết bị đo. Các kết quả nghiên cứu và đóng góp chính của Luận án bao gồm:

1. Dựa trên sự có mặt các bộ suy giảm tín hiệu trên MĐTP và nguyên lý cộng véc-tơ tín hiệu, Luận án đề xuất cấu trúc bộ suy giảm số kết hợp xoay pha tín hiệu cho phép thực hiện đồng thời chức năng suy giảm và xoay pha tín hiệu. Cấu trúc đề xuất vừa đảm bảo chất lượng của bộ suy giảm, vừa cho phép xoay pha tín hiệu với độ phân giải cao. Cấu trúc này cho phép loại bỏ sự xoay pha theo mức suy giảm và giúp nâng cao độ phân giải xoay pha cho MĐTP. Việc sử dụng linh kiện COST cho phép triển khai ứng dụng dễ dàng với chi phí thấp.

2. Đề xuất giải pháp nâng cao hiệu suất công suất của MĐTP trong các HTMPTC bằng các bộ KĐCS GaN điều chế nguồn. Các bộ KĐCS được thiên áp hoạt động ở Class AB để có tính tuyến tính tốt hơn. Các đường truyền mạch dải có trở kháng đặc trưng khác nhau được sử dụng thiết kế các mạng phối hợp trở kháng đầu vào, đầu ra giúp loại bỏ các hài bậc cao, nâng cao hiệu suất và mở rộng băng thông hoạt động của bộ KĐCS. Thiết kế theo hướng ưu tiên đạt và duy trì hiệu suất trong một dải công suất đầu ra từ mức công suất đỉnh để

phù hợp với đặc điểm phân bố công suất trong HTMPTC. Các kết quả mô phỏng và phân tích chứng tỏ giải pháp và kết quả thiết kế giúp nâng cao đáng kể hiệu suất tổng của hệ thống trong các trường hợp áp dụng phân bố biên độ để tổng hợp giản đồ ăng-ten và thay đổi công suất phát theo phạm vi hoạt động.

3. Luận án đề xuất cấu trúc MĐTP số cho HTMPTC đa chức năng. Trong đó, hai kết quả nghiên cứu và đóng góp trên được đưa vào áp dụng. Bộ DDS và bộ điều chế I/Q được sử dụng kết hợp trong việc tổng hợp và điều khiển pha, biên độ của tín hiệu phát. Giải pháp này có tính đến cấu trúc mô-đun hóa của HTMPTC, và kết hợp các ưu điểm của cả bộ DDS và bộ điều chế I/Q. Các kết quả mô phỏng, phân tích và thử nghiệm chứng minh sự phù hợp và khả thi của cấu trúc đề xuất trong việc ứng dụng trên các HTMPTC đa chức năng.

Bên cạnh đó, Luận án cũng còn có một số tồn tại cần giải quyết trong các nghiên cứu tiếp theo như sau:

1. Giải pháp phụ thuộc vào đặc tính của bộ suy giảm số sử dụng. Bên cạnh đó, việc có thêm các thành phần bộ chia/cộng tín hiệu và bộ suy giảm số cũng sẽ làm tăng kích thước và suy giảm mức tín hiệu.

2. Các bộ KĐCS điều chế nguồn trên từng MĐTP cần được cấp điện áp nguồn tương ứng với mức công suất ra tương ứng. Điều này đòi hỏi phải có thêm mạch điều chế nguồn theo mức tín hiệu dẫn tới tăng không gian bố trí linh kiện và các giải pháp biến đổi DC-DC hiệu suất cao để ảnh hưởng nhiều hiệu quả của bộ KĐCS. Trong đó, tích hợp các bộ biến đổi nguồn DC-DC và bộ KĐCS trên cùng một vi mạch tích hợp là hướng nghiên cứu tiếp theo.

3. MĐTP đề xuất mới chỉ được phân tích ở mức cấu trúc và thử nghiệm một phần mà chưa được thử nghiệm tổng thể các mô-đun, nên chưa có được đầy đủ các đánh giá về hiệu quả và khả năng ứng dụng thực tế. Đây là vấn đề cần có thêm thời gian và kinh phí để triển khai trong các nghiên cứu tiếp theo.

4. Tích hợp toàn bộ các đề xuất Luận án vào một MĐTP dùng trong HTMPTC. Để làm được việc này, đòi hỏi cần có một thiết kế tổng thể, khảo sát đánh giá các tác động khác nhau, tiến tới mô phỏng, thiết kế và thử nghiệm từng phần sản phẩm trước khi tích hợp tổng thể. Điều này đòi hỏi thời gian, công sức và kinh phí rất lớn. Luận án đề xuất đưa nội dung này vào hướng nghiên cứu tiếp theo.

DANH MỤC CÁC CÔNG TRÌNH CỦA TÁC GIẢ

J1. Pham Cao Dai, Le Dai Phong, Luu Van Tuan, Nguyen Hoang Nguyen and Dao Ngoc Linh, “A novel transceiver module structure for multifunctional active phased array system,” *Section on Information and Communication Technology, Journal of Science and Technique*, vol. 10, no. 2, p. 18-31, 2021.

J2. Phạm Cao Đại, Lê Đại Phong, Phạm Việt Anh, Lưu Văn Tuấn, “Thiết kế bộ trộn tần chống nhiễu ứng dụng cho mô-đun thu phát băng tần X,” *Tạp chí Khoa học và Công nghệ, Đại học Thái Nguyên*, số 225, trang 3-10, 2020.

C1. Pham Cao Dai, Le Dai Phong, Luu Van Tuan and Nguyen Hoang Nguyen, "Improving Power Efficiency of AESA System with GaN Supply-Modulated Power Amplifier," in *7th EAI International Conference on Industrial Networks and Intelligent Systems (EAI INISCOM 2021)*, Hanoi, Vietnam, 2021.

C2. Pham Cao Dai, Le Dai Phong, Luu Van Tuan, Luong Duy Manh and Dao Thanh Toan, "A High-Efficiency X-band Microwave Power Amplifier for AESA Radar System," in *2020 4th International Conference on Recent Advances in Signal Processing, Telecommunications & Computing (SigTelCom)*, Hanoi, Vietnam, 2020.

C3. Pham Cao Dai, Le Dai Phong, Luu Van Tuan and Le Hai, “High Resolution Phase Shifter, Attenuator Based on Combination of Coupler and Digital Step Attenuator in 3.4-4.2GHz Frequency Range,” in *2019 3rd International Conference on Recent Advances in Signal Processing, Telecommunications & Computing (SigTelCom)*, Hanoi, Vietnam, 2019.

TÀI LIỆU THAM KHẢO

- [1] T. Edwards, “Semiconductor technology trends for phased array antenna power amplifiers,” trong *2006 European Radar Conference*, 2006.
- [2] J. L. Armitage, “Electronic warfare solid-state phased arrays,” *Microwave Journal*, tập 29, pp. 109-112, Feb. 1986.
- [3] H. Hommel and H. P. Feldle, “Current status of airborne active phased array (AESA) radar systems and future trends,” trong *IEEE MTT-S International Microwave Symposium Digest, 2005*, Long Beach, CA, 2005.
- [4] S. Ohmori, “Phased array antennas for mobile communications,” *Annales des télécommunications, Springer-Verlag*, 1999, tập 54, số 1, pp. 93-102, 1999.
- [5] E. Brookner, “Recent developments and future trends in phased arrays,” trong *2013 IEEE International Symposium on Phased Array Systems and Technology*, 2013.
- [6] S. Rick and H. Mike, *Transmit Receive Modules for Radar and Communication Systems*, ARTECH HOUSE, 2016.
- [7] R. C. Hansen, *Phased array antennas*, John Wiley & Sons, Inc., 2009.
- [8] R. Mailloux, *Phased Array Antenna Handbook*, 2nd ed. biên tập viên, Boston, MA, USA: Artech House, 2005.
- [9] C. Hemmi et al., “Multifunction wide-band array design,” *IEEE Transactions on Antennas and Propagation*, tập 47, số 3, p. 425–431, 1999.
- [10] D. Parker, D. C. Zimmermann, “Phased arrays—Part 1: Theory and architectures,” *IEEE Trans. Microw. Theory Tech*, tập 50, p. 678–687, 2002.
- [11] C. Fulton et al., “Digital Phased Arrays: Challenges and Opportunities,” *Proceedings of the IEEE*, tập 104, số 3, pp. 487-503, March 2016.
- [12] W. Gautier, W. Gruener and M. Kirscht, “Technology Challenges and Opportunities for Next Generation AESA Based Airborne Surveillance Radar,” trong *Proceedings of EUSAR 2016: 11th European Conference on Synthetic Aperture Radar*, 2016.
- [13] R. Flamini et al., “Millimeter-wave phased arrays for 5G: An industry view on current issues and challenges,” trong *IEEE International Symposium on*

Phased Array System & Technology (PAST), Waltham, MA, USA, 2019.

- [14] M. Oppermann, J. Schroth and F. Thurow, “Transmit/Receive (T/R) modules—key elements for phased array antennas,” *Journal of Microelectronics and Electronic Packaging*, tập 10, pp. 116-119, 2013.
- [15] R. J. Mailloux, *Phased Array Antenna Handbook*, Artech House, Inc., 2005.
- [16] D. H. T. Alan et al., “The Development of Phased-Array Radar Technology,” *LINCOLN LABORATORY*, tập 12, số 2, 2000.
- [17] A. H. Naqvi and S. Lim, “Review of recent phased arrays for millimeter-wave wireless communication,” *Sensors*, tập 10, p. 3194, 2018.
- [18] R. Huang and Y. Manoli, “Phased array and adaptive antenna transceivers in wireless sensor networks,” trong *Euromicro Symposium on Digital System Design*, Rennes, France, Sept. 2004.
- [19] Y. Monnai and H. Shinoda, “Microwave phased array sheet for wireless sensor network,” trong *2010 Seventh International Conference on Networked Sensing Systems (INSS)*, Kassel, Germany, 2010 .
- [20] N. C. Karmakar and M. E. Bialkowski, “Development and performance of an L-band phased array antenna for mobile satellite communications,” *Antennas and Propagation Society International Symposium, 1999. IEEE*, tập 1, pp. 158-161, 1999.
- [21] N. Dube, “Introduction to phased array ultrasonic technology applications,” *Olympus NDT*, 2004.
- [22] D. Gryglewski et al., “A 10W GaN based X-band T/R module for AESA,” trong *2016 21st International Conference on Microwave, Radar and Wireless Communications (MIKON)*, 2016.
- [23] N. V. Zhuchkova, “Multi-channel transmit/receive modules for X-band AESA,” trong *2013 IX Internatioal Conference on Antenna Theory and Techniques*, 2013 .
- [24] K. Tang et al., “A 4TX/4RX Pulsed Chirping Phased-Array Radar Transceiver in 65-nm CMOS for X-Band Synthetic Aperture Radar Application,” *IEEE Journal of Solid-State Circuits*, tập 55, số 11, pp. 2970-2983, Nov. 2020.
- [25] S. Shahramian, M. J. Holyoak and Y. Baeyens, “A 16-element W-band phased array transceiver chipset with flip-chip PCB integrated antennas

- for multi-gigabit data links,” trong *2015 IEEE Radio Frequency Integrated Circuits Symposium (RFIC)*, Phoenix, AZ, 2015.
- [26] B. Sadhu et al., “A 28GHz 32-element phased-array transceiver IC with concurrent dual polarized beams and 1.4 degree beam-steering resolution for 5G communication,” trong *2017 IEEE International Solid-State Circuits Conference (ISSCC)*, San Francisco, CA, USA, 2017.
 - [27] J. M. Yang et al., “GaAs bi-directional amplifier for low cost electronic scanning array antenna,” trong *25th Annual Technical Digest 2003. IEEE Gallium Arsenide Integrated Circuit (GaAs IC) Symposium*, 2003, 2003.
 - [28] R. Wang et al., “A 55% efficiency 5 W PHEMT X-band MMIC high power amplifier,” trong *GaAs IC Symposium IEEE Gallium Arsenide Integrated Circuit Symposium. 18th Annual Technical Digest* 1996, 1996.
 - [29] U. Schmid et al., “Ultra-Wideband GaN MMIC Chip Set and High Power Amplifier Module for Multi-Function Defense AESA Applications,” *IEEE Transactions on Microwave Theory and Techniques*, tập 61, số 8, pp. 3043-3051, Aug. 2013.
 - [30] V. Timoshenkov et al., “X-band power amplifier for active electronically scanned array antenna,” trong *2018 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering (EIConRus)*, 2018.
 - [31] R. Rieger et al., “A Full-Array-Grid-Compatible Wideband Tx/Rx Multipack Using Multifunctional Chips on GaN and SiGe,” trong *2018 48th European Microwave Conference (EuMC)*, 2018.
 - [32] M. Oppermann and R. Rieger, “RF modules (Tx-Rx) with multifunctional MMICs,” trong *2017 IMAPS Nordic Conference on Microelectronics Packaging (NordPac)*, 2017.
 - [33] P. Schuh, H. Sledzik and R. Reber, “GaN-based single-chip frontend for nextgeneration X-band AESA systems,” *International Journal of Microwave and Wireless Technologies*, tập 10, số 5-6, pp. 660 - 665, June 2018.
 - [34] T. K. Thrivikraman, W. M. L. Kuo, and J. D. Cressler, “A Two-Channel, Ultra-Low-Power, SiGe BiCMOS Receiver Front-end for X-Band Phased Array Radars,” trong *Bipolar/BiCMOS Circuits and Technology Meeting*, November 2009.

- [35] M. V. Heijningen, J. Essing, and F.E. V. Vliet, “X-band GaAs Phase Driver MMIC optimized for GaN-based Phased-Array Radar Transmit Chain,” trong *The 13th European Microwave Integrated Circuits Conference*, September 2018.
- [36] [Trực tuyến]. Available: <https://www.most.gov.vn/vn/tin-tuc/18575/nghien-cuu--thiet-ke-va-che-tao-he-thong-ang-ten-thong-minh-lam-viec-o-bang-l-va-bang-s-cho-cac-tram-mat-dat-ve-tinh-tam-thap.aspx>.
- [37] Hoàng Phúc Định, Nguyễn Bình Dương, “Anten mảng phản xạ 2 bit cho truyền thông vệ tinh,” *Tạp chí Khoa học Công nghệ Thông tin và Truyền thông*, tập 3, số 4, pp. 66-71, 2016.
- [38] [Trực tuyến]. Available: <http://viettelrd.com.vn/ra-da-0>.
- [39] [Trực tuyến]. Available: <https://nhandan.vn/thong-tin-so/viettel-va-vingroup-hop-luc-phat-trien-tram-phat-song-5g-621240/>.
- [40] Nguyễn Văn Hạnh, Võ Văn Phúc, Trần Thị Trâm, Đinh Văn Trường, Cao Văn Vũ, “Thiết kế, chế tạo anten mạng pha băng X điều khiển búp sóng số,” *Tạp chí Nghiên cứu KH&CN Quân sự*, tập 53, pp. 89-95, 02-2018.
- [41] A. T. Milligan , *Modern Antenna Design*, 2nd Ed, John Wiley & Sons, 2005.
- [42] C. A. Balanis, *Antenna Theory: Analysis and Design*, 4th Ed., John Wiley & Sons., p. 302–303.
- [43] W. L. Stutzman and G. A. Thiele, *Antenna Theory and Design.*, John Wiley & Sons, p. 315.
- [44] H. J. Visser, *Array and Phased Array Antenna Basics*, John Wiley & Sons., 2006.
- [45] W. Bridger and M. Ruiz, “Total Ownership Cost Reduction Case Study: AEGIS Radar Phase Shifters,” *Naval Postgraduate School*, 2006.
- [46] H. Feldle, “State of the Active Phased Array Technology,” trong *2007 2nd International ITG Conference on Antennas*, Munich, 2007.
- [47] H. van Bezouwen, H. Feldle and W. Holpp, “Status and trends in AESA-based radar,” trong *2010 IEEE MTT-S International Microwave Symposium*, Anaheim, CA, 2010,.
- [48] A. K. Mishra , “AESA radar and its application,” trong *2018 International Conference on Communication, Computing and*, Chennai, India, 2018.

- [49] J. E. Stailey and D.H. Kurt, “Multifunction phased array radar for aircraft and weather surveillance,” *Proceedings of the IEEE*, tập 104, số 3, pp. 649-659, 2016.
- [50] L. Zheng et al., “Radar and communication coexistence: An overview: A review of recent methods,” *IEEE Signal Processing Magazine*, tập 36, số 5, pp. 85-99, 2019.
- [51] Liang Han, Ke Wu, “Joint wireless communication and radar sensing systems - state of the art and future prospects,” *IET Microwaves, Antennas & Propagation*, pp. 876-885, May 2013.
- [52] F. Liu et al., “Joint Radar and Communication Design: Applications, State-of-the-Art, and the Road Ahead,” *IEEE Transactions on Communications*, tập 68, số 6, pp. 3834-3862, June 2020.
- [53] H. Griffiths et al., “Radar spectrum engineering and management: Technical and regulatory issues,” *Proceedings of the IEEE*, tập 103, số 1, p. 85–102, 2015.
- [54] D. B. Shannon and S. P. Erik, Radar and communication spectrum sharing, Scitech Publishing, 2018.
- [55] G. C. Tavik et al., “The Advanced Multifunction RF Concept,” *IEEE Trans. Microw. Theory Tech*, tập 53, p. 1009–1020, 2005.
- [56] B. R. Jones and Kopp, “Duplexer Considerations for X-Band T/R Modules,” *Microwave Journal*, tập 43, p. 348–352, May 2000.
- [57] A. Agrawal, R. Clark and J. Komiak, “T/R Module Architecture Trade-offs for Active Phased Array Antennas,” trong *1996 IEEE MTT-S Int. Microwave Symp.*, San Francisco, CA, Jun 1996.
- [58] C. Moore and B. Kopp, “Phase and Amplitude Noise Due to Analog Control Components,” *Microwave Journal*, tập 41, p. 64–72, 1998.
- [59] Lu Jiaguo, Wu Manqin, Jin Xueming and Fang Zhengxing, “Active phased array antenna based on DDS,” trong *IEEE International Symposium on Phased Array Systems and Technology*, 2003, Boston, MA, USA, 2003.
- [60] L. Han, and K. Wu, “Radio and radar data fusion platform for future intelligent transportation systems,” trong *Seventh European Radar Conf.*, Paris, France, 2010.

- [61] E. Dobychina, R. Malakhov and M. Snastin, “Digital transceiver module for on-board communication system,” trong 2014 16th International Conference on Transparent Optical Networks (ICTON), Graz, Austria, 2014.
- [62] [Trực tuyến]. Available: <https://www.qorvo.com/products/p/RFSA3714>.
- [63] “HMC425A,” Analog Devices, [Trực tuyến]. Available: <https://www.analog.com/en/products/hmc425a.html#product-overview>.
- [64] H. Yan et al., “Performance, Power, and Area Design Trade-Offs in Millimeter-Wave Transmitter Beamforming Architectures,” *IEEE Circuits and Systems Magazine*, tập 19, pp. 33-58, 2019.
- [65] Kim Tran and R. Martin, “A class-F 5 – 6 GHz 10-W GaN-on-SiC amplifier,” trong 2016 *Texas Symposium on Wireless and Microwave Circuits and Systems (WMCS)*, Waco, TX, USA, 2016.
- [66] V. Lakshminarayanan and N. Sriraam, “The effect of temperature on the reliability of electronic components,” trong 2014 *IEEE International Conference on Electronics, Computing and Communication Technologies (CONECCT)*, Bangalore, India, 2014.
- [67] D. Maassen et al., “An 60 W average power wideband amplifier with envelope tracking for DVB-T applications,” trong 2016 *46th European Microwave Conference (EuMC)*, London, UK, 2016.
- [68] D. Dai et al., “A 10W broadband power amplifier for base station,” trong 2012 *International Conference on Microwave and Millimeter Wave Technology (ICMMT)*, Shenzhen, China, 2012.
- [69] G. F. Collins and J. Wood, “Class-E power amplifier design at 2.5 GHz using a packaged transistor,” trong 2013 *IEEE Topical Conference on Biomedical Wireless Technologies, Networks, and Sensing Systems*, Austin, TX, USA, 2013 .
- [70] D. Kuchta, D. Gryglewski, and W. Wojtasiak, “A GaN HEMT Amplifier Design for Phased Array Radars and 5G New Radios,” *Micromachines*, tập 11, số 4, p. 398, 2020.
- [71] “Next-Generation, GaN-based Power Amplifiers for Radar,” [Trực tuyến]. Available: https://www.rfmw.com/data/rfmd_aichele_ganpas_jan09_mpd.pdf.
- [72] Z. Yusoff et al., “The benefit of GaN characteristics over LDMOS for

- linearity improvement using drain modulation in power amplifier system,” trong *2011 Workshop on Integrated Nonlinear Microwave and Millimetre-Wave Circuits*, Vienna, Austria, 2011 .
- [73] “RF GaN: Trends and Directions,” June 2021. [Trực tuyến]. Available: https://www.microwavejournal.com/articles/36141-rf-gan-trends-and-directions?gclid=CjwKCAiApfeQBhAUEiwA7K_UH00q-pf8YyKR9j1BKuqXbk_djPHKc0pmlTBhorF7bbUxfl8x1o-tdRoC-swQAvD_BwE.
- [74] J. S. Moon et al., “High efficiency X-band class-E GaN MMIC high-power amplifiers,” trong *2012 IEEE Topical Conference on Power Amplifiers for Wireless and Radio Applications*, Santa Clara, CA, USA, 2012 .
- [75] E. C. Tubitak et al., “High Efficiency Wideband Power Amplifier with Class-J Configuration,” trong *2018 18th Mediterranean Microwave Symposium (MMS)*, Istanbul, Turkey, 2018.
- [76] D. Xie et al., “Broadband and highly efficient class-j power amplifier with compact output matching network,” trong *2017 Sixth Asia-Pacific Conference on Antennas and Propagation (APCAP)*, Xi'an, China, 2017.
- [77] A. N. Stameroff et al., “Wide-Bandwidth Power-Combining and Inverse Class-F GaN Power Amplifier at X-Band,” *IEEE Transactions on Microwave Theory and Techniques*, tập 61, số 3, pp. 1291-1300, March 2013.
- [78] P. Colantonio et al., “An X-Band GaAs MMIC Doherty Power Amplifier,” trong *2010 Workshop on Integrated Nonlinear Microwave and Millimeter-Wave Circuits*, Gothenburg, Sweden, 2010.
- [79] M. Coffey et al., “A 4.2-W 10-GHz GaN MMIC Doherty Power Amplifier,” trong *2015 IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS)*, New Orleans, LA, USA, 2015.
- [80] J. Wong, N. Watanabe and A. Grebennikov, “High-power high-efficiency broadband GaN HEMT Doherty amplifiers for base station applications,” trong *2018 IEEE Topical Conference on RF/Microwave Power Amplifiers for Radio and Wireless Applications (PAWR)*, Anaheim, CA, USA , 2018 .
- [81] M. Wu et al., “Design of Doherty Power Amplifier Using Load-pull X-Parameters,” trong *2021 IEEE MTT-S International Wireless Symposium (IWS)*, Nanjing, China, 2021.

- [82] Y. Tajima et al., “Improved efficiency in outphasing power amplifier by mixing outphasing and amplitude modulation,” trong *2017 IEEE Topical Conference on RF/Microwave Power Amplifiers for Radio and Wireless Applications (PAWR)*, Phoenix, AZ, USA, 2017.
- [83] Y. Chen et al., “Broadband Doherty-Outphasing RF Power Amplifier for S-Band,” trong *2019 8th International Symposium on Next Generation Electronics (ISNE)*, Zhengzhou, China, 2019.
- [84] K. D. Holzer, W. Yuan and J. S. Walling, “Wideband Techniques for Outphasing Power Amplifiers,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, tập 65, số 9, pp. 2715-2725, 2018.
- [85] Z. Popovic, “GaN power amplifiers with supply modulation,” trong *2015 IEEE MTT-S International Microwave Symposium*, Phoenix, AZ, USA, 2015 .
- [86] M. Masood et al., “Linearity considerations for a high power Doherty amplifier,” trong *2012 IEEE Topical Conference on Power Amplifiers for Wireless and Radio Applications*, Santa Clara, CA, USA, 2012.
- [87] D. Kang et al., “A Highly Efficient and Linear Class-AB/F Power Amplifier for Multimode Operation,” *IEEE Transactions on Microwave Theory and Techniques*, tập 56, số 1, pp. 77-87, 2008.
- [88] T. Sharma et al., “Generalized Continuous Class-F Harmonic Tuned Power Amplifiers,” *IEEE Microwave and Wireless Components Letter*, tập 26, số 3, pp. 213-215, March 2016.
- [89] Y. Dong, L. Mao and S. Xie, “Extended Continuous Inverse Class-F Power Amplifiers With Class-AB Bias Conditions,” *IEEE Microwave and Wireless Components Letters*, tập 27, số 4, pp. 368-370, April 2017.
- [90] M. I. Skolnik, *Radar handbook*, McGraw-Hill, 2008.
- [91] Foad Sohrabi, Wei Yu, “Hybrid Digital and Analog Beamforming Design for Large-Scale Antenna Arrays,” *IEEE Journal of Selected Topics in Signal Processing*, tập 10, p. 501–513, 2016.
- [92] Won-Gyum Kim et al., “Ka-band Hybrid Phase Shifter for Analog Phase Shift Range Extension using 0.13- μm CMOS Technology,” *IEEE International Symposium on Phased Array Systems and Technology*, p. 603–606, 2010.

- [93] Sadia Afroz and Kwang-Jin Koh, “90 degrees Hybrid-Coupler Based Phase- Interpolation Phase-Shifter for Phased-Array Applications at W-Band and Beyond,” *IEEE MTT-S International Microwave Symposium*, pp. 1-4, 2016.
- [94] Toshihiro Shimura, Takenori Ohshima and Yoji Ohashi, “Low Power Consumption Vector-Sum Phase Shifters using Zero-Pi Amplifiers for Millimeter-Wave Beamforming,” trong *The 47th European Microwave Conference*, 2017.
- [95] W. Lim, X. Tang and K. Mouthaan, “A 10-200 MHz 360° Vector-Sum Phase Shifter using COTS Components for Wideband Phased Array Systems,,” *EEE International Wireless Symposium*, pp. 1-4, 2013,.
- [96] W. Lim, X. Tang and K. Mouthaan, “L-band 360° vector-sum phase shifter using COTS components,” trong *2012 Asia Pacific Microwave Conference Proceedings*, Kaohsiung, Taiwan, 2012 .
- [97] [Trực tuyến]. Available: <https://www.ttm.com/en/solutions/rfs-components/xinger-components/90-degree-hybrid-couplers>.
- [98] [Trực tuyến]. Available: <https://www.ttm.com/en/solutions/rfs-components/xinger-components/power-dividers>.
- [99] “PNA-X Network Analyzers,” Keysight, [Trực tuyến]. Available: <https://www.keysight.com/zz/en/products/network-analyzers/pna-network-analyzers/pna-x-network-analyzers.html#NPXKeySpecifications>.
- [100] “Digikey Electronics,” [Trực tuyến]. Available: <https://www.digikey.com/>.
- [101] “Mouser Electronics,” [Trực tuyến]. Available: <https://www.mouser.com/>.
- [102] T. Winslow et al., “Advances in GaN technology and design for active arrays,” trong *2013 IEEE International Symposium on Phased Array Systems and Technology*, Waltham, MA, 2013.
- [103] [Trực tuyến]. Available: <https://www.qorvo.com/>.
- [104] [Trực tuyến]. Available: <https://www.keysight.com/zz/en/products/ software/pathwavedesign-software/pathwave-advanced-design-system.html>.
- [105] [Trực tuyến]. Available: <https://www.modelithics.com/>.
- [106] M. Kamiyama, R. Ishikawa, and K. Honjo, “5.65 GHz highefficiency GaN HEMT power amplifier with harmonics treatment,” *IEEE Microw. Wireless Compon. Lett.*, tập 22, số 6, pp. 315 - 317, Jun. 2012.

- [107] Yao, Tomohiro, et al., “Frequency Characteristic of Power Efficiency for 10 W 30 W-Class 2 GHz Band GaN HEMT Amplifiers with Harmonic Reactive Terminations,” trong *2013 Asia-Pacific Microwave Conference Proceedings (APMC)*, Nov. 2013.
- [108] Enomoto, Jun, Ryo Ishikawa, and Kazuhiko Honjo, “Second harmonic treatment technique for bandwidth enhancement of GaN HEMT amplifier with harmonic reactive terminations,” *IEEE Transactions on Microwave Theory and Techniques*, tập 65, số 12, pp. 4947-4952, 2017.
- [109] [Trực tuyến]. Available: <https://rogerscorp.com/advanced-electronics-solutions/ro4000-series-laminates/ro4350b-laminates>.
- [110] Chen, S., and Xue, Q., “A Class-F Power Amplifier With CMRC,” *IEEE Microwave and Wireless Components Letters*, tập 21, số 1, pp. 31-33, 2011.
- [111] Hayati, M., and Shama, F., “High efficiency class-F power amplifier integrated with microstrip asymmetric lowpass filter,” *Analog Integrated Circuits and Signal Processing*, tập 98, pp. 587-596, 2019.
- [112] Cheng, Z., et al., “Design of 0.8–2.7 GHz High Power Class-F Harmonic-Tuned Power Amplifier with Parasitic Compensation Circuit,” *Active and Passive Electronic Components*, p. 1–8, 2017.
- [113] C. Monzon, “Analytical derivation of a two-section impedance transformer for a frequency and its first harmonic,” *IEEE Microwave and Wireless Components Letters*, tập 12, số 10, pp. 381-382, 2002.
- [114] D. M. Pozar, *Microwave Engineering*, Wiley, 2004.
- [115] X. Wang, M. Ohira, Zh. Ma, “A flexible two-section transmission-line transformer design approach for complex source and real load impedances,” *IEICE Electronics Express*, tập 14, số 1, pp. 1-6, 2017.
- [116] Sobhan Roshani and Saeed Roshani, “Two-Section Impedance Transformer Design and Modeling for Power Amplifier Applications,” *ACES Journal*, tập 32, số 11, p. 1042–1047, 2021.
- [117] Bae, K.-T., and Kim, D.-W., “2-6 GHz GaN distributed power amplifier MMIC with tapered gate-series/drain-shunt capacitors,” *International Journal of RF and Microwave Computer-Aided Engineering*, tập 26, số 5, p. 456–465, 2016.
- [118] Ayasli, Y., et al., “Capacitively Coupled Traveling-Wave Power

- Amplifier,” *IEEE Transactions on Microwave Theory and Techniques*, tập 32, số 12, p. 1704–1709., 1984.
- [119] Chéron, J., et al., “Electrical modeling of packaged GaN HEMT dedicated to internal power matching in S-band,” *International Journal of Microwave and Wireless Technologies*, tập 4, số 5, p. 495–503, 2012.
 - [120] Hui Xu et al., “Design of X-band GaAs power amplifier,” trong *2015 IEEE 6th International Symposium on Microwave, Antenna, Propagation, and EMC Technologies (MAPE)*, Shanghai, China, 2015.
 - [121] A. Zai et al., “High-efficiency X-band MMIC GaN power amplifiers with supply modulation,” trong *2014 IEEE MTT-S International Microwave Symposium (IMS2014)*, Tampa, FL, USA, 2014.
 - [122] G. Collins et al., “C-band and X-band class F, F–1 GaN MMIC PA design for envelope tracking systems,” trong *2015 10th European Microwave Integrated Circuits Conference (EuMIC)*, Paris, France, 2015 .
 - [123] A. Alizadeh et al., “A 10-W X-Band Class-F High-Power Amplifier in a 0.25- μm GaAs pHEMT Technology,” *IEEE Transactions on Microwave Theory and Techniques*, tập 69, số 1, pp. 157-169, 2021.
 - [124] P. Lohmiller et al., “SiGe BiCMOS X-band transceiver-chip for phased-array systems,” trong *2017 European Radar Conference (EURAD)*, Nuremberg, Germany, 2017.
 - [125] “Texas Instruments,” AFE7071, [Trực tuyến]. Available: <https://www.ti.com/product/AFE7071#tech-docs>. [Đã truy cập 11 Jan. 2021].
 - [126] [Trực tuyến]. Available: <https://www.analog.com/en/analog-dialogue/articles/dds-generates-high-quality-waveforms-efficiently.html>.
 - [127] Z. Zhao et al., “The design and implementation of signal generator based on DDS,” trong *2017 IEEE 9th International Conference on Communication Software and Networks (ICCSN)*, 2017.
 - [128] K. Kim et al., “Development and Comparison of DDS and Multi-DDS Chirp Waveform Generator,” trong *IGARSS 2019 - 2019 IEEE International Geoscience and Remote Sensing Symposium*, 2019.
 - [129] “Analog Devices,” AD9915, [Trực tuyến]. Available: <https://www.analog.com/en/products/ad9915.html#product-overview>. [Đã truy cập 11 Jan. 2021].

- [130] [Trực tuyến]. Available: <https://www.enclustra.com/en/products/end-of-life-products/mercury-pe1-kits/>.
- [131] [Trực tuyến]. Available: <https://www.enclustra.com/en/products/system-on-chip-modules/mercury-xu5/>.
- [132] [Trực tuyến]. Available: <https://www.keysight.com/zz/en/support/DSOX6004A/oscilloscope-1-ghz-6-ghz-4-analog-channels.html>.
- [133] [Trực tuyến]. Available: <https://www.keysight.com/zz/en/support/N9343C/handheld-spectrum-analyzer-hsa-13-6-ghz.html>.
- [134] [Trực tuyến]. Available: <https://antennadesignassociates.com/pcaad7.htm>.

PHỤ LỤC

I. Chương trình tính toán, lựa chọn cặp hệ số suy giảm cho bộ suy giảm số kết hợp xoay pha tín hiệu

```
clc;
clear all;
close all;
% Khai báo tham số bộ suy giảm
ATT_Bit = 7;
ATT = [0:0.25:31.75];
ATT_Phase = zeros(1,2^ATT_Bit);
ATT_MagCur = 0.1;
ATT_PhaseCur = 0.5;
% Khai báo tham số xoay pha
Phase_bit = 7;
Phase_step = 360/(2^Phase_bit);
Phase_1 = Phase_step;
Phase_Error = min (Phase_step, 1);
% Dung đặc tuyến pha theo biên độ
ptr_Phase_vs_ATT = fopen('Phase_3p5GHz.csv','w');
ATT_Phase = Phase_vs_ATT (ATT, ATT_MagCur, ATT_PhaseCur);
fprintf (ptr_Phase_vs_ATT, '%2.2f, %2.2f\n', ATT, ATT_Phase);
fclose (ptr_Phase_vs_ATT);
figure (1);
plot (ATT, ATT_Phase)
% Tín hiệu kênh I/Q
A = 0;
AI_dBm = A-3;
AQ_dBm = A-3;
```

II

```
loss_splitter = 0;
N_vs_Phase = zeros (1, 360);
A_max_vs_pha = zeros (1, 360);
A_min_vs_pha = zeros (1, 360);
% Khao sat cac goc xoay pha trong dai 0-45 do
for n = 1: (2^Phase_bit/8) + 1
    Phase_Shift = (n - 1) * Phase_step;
    dem = 1;
    data_ATT_I = 0;
    data_ATT_Q = 0;
    data_pha_sum = 0;
    data_bien_do = 0;
    data_bien_do_dbm = 0;
    Phase_Sum = 0;
    s = 1;
    % Xet voi ATT kenh I
for j = 1: (2^ATT_Bit)
    ATT_dB_I_dB = ATT(j) + ATT_MagCur * (rand - 0.5);
    Phase_ATT_I = ATT_Phase(j) + ATT_PhaseCur * (rand - 0.5);
    AI_vol = dBm2Vol (AI_dBm - ATT_dB_I_dB);
    % Xet voi ATT kenh Q
for k = 1: (2^ATT_Bit)
    ATT_dB_Q_dB = ATT(k) + ATT_MagCur * (rand - 0.5);
    Phase_ATT_Q = ATT_Phase(k) + ATT_PhaseCur * (rand - 0.5);
    AQ_vol = dBm2Vol (AQ_dBm - ATT_dB_Q_dB);
    Phase_I = (-1) * Phase_ATT_I;
    Phase_Q = (-1) * Phase_ATT_Q;
    Phase_I_Rad = Phase_I * (pi/180);
    Phase_Q_Rad = Phase_Q * (pi/180);
    [ATT_Sum, Phase_Sum_Rad] = Cong_TH (AI_vol, Phase_I_Rad,
```


III

```
AQ_vol, Phase_Q_Rad);
    Phase_Sum(s) = Phase_Sum_Rad * (180/pi);
    Phase_Sum_Tmp = Phase_Sum(s);
    s = s+1;
    Bdo_out_dBm = Vol2dBm(ATT_Sum) - loss_splitter;
    % Kiem tra sai so yeu cau
    if (abs (Phase_Sum_Tmp - Phase_Shift) <= Phase_Error)
    if (Bdo_out_dBm >= -32) && (Bdo_out_dBm <= 0)
        data_ATT_I(dem) = ATT_dB_I_dB;
        data_ATT_Q(dem) = ATT_dB_Q_dB;
        data pha_sum(dem) = Phase_Sum_Tmp;
        data_bien_do(dem) = ATT_Sum;
        data_bien_do_dbm(dem) = Bdo_out_dBm;
        dem = dem + 1;
    end
    end
end
end

Phase_Nth(n) = Phase_Shift;
N_vs_Phase(n) = dem -1;
A_max_vs pha(n) = max(data_bien_do_dbm);
A_min_vs pha(n) = min(data_bien_do_dbm);
end

%Khao sat goc xoay pha cu the
Temp1 = 1;
data_ATT_I1 = 0;
data_ATT_Q1 = 0;
data_phase_sum1 = 0;
data_ATT1 = 0;
data_ATT_dbm1 = 0;
```

IV

```

for j = 1:(2^ATT_Bit)
    ATT_dB_I_dB = ATT(j) + ATT_MagCur * (rand - 0.5);
    Phase_ATT_I = ATT_Phase(j) + ATT_PhaseCur * (rand - 0.5);
    AI_vol = dBm2Vol (AI_dBm - ATT_dB_I_dB);
for k = 1:(2^ATT_Bit)
    ATT_dB_Q_dB = ATT(k)+ATT_MagCur*(rand-0.5);
    Phase_ATT_Q = ATT_Phase(k)+ATT_PhaseCur*(rand-0.5);
    AQ_vol = dBm2Vol (AQ_dBm - ATT_dB_Q_dB);
    Phase_I = (-1) * Phase_ATT_I;
    Phase_Q = (-1) * Phase_ATT_Q;
    Phase_I_Rad = Phase_I * (pi/180);
    Phase_Q_Rad = Phase_Q * (pi/180);
    [ATT_Sum, Phase_Sum_Rad] = Cong_TH (AI_vol, Phase_I_Rad,
    AQ_vol, Phase_Q_Rad);
    Phase_Sum(s) = Phase_Sum_Rad*(180/pi);
    Phase_Sum_Tmp = Phase_Sum(s);
    s= s+1;
    Bdo_out_dBm = Vol2dBm (ATT_Sum) - loss_splitter;
    if (abs (Phase_Sum_Tmp - Phase_1) <= Phase_Error)
    if (Bdo_out_dBm >= -32) && (Bdo_out_dBm <= 0)
        data_ATT_I1(Temp1) = ATT_dB_I_dB;
        data_ATT_Q1(Temp1) = ATT_dB_Q_dB;
        data_phase_sum1(Temp1) = Phase_Sum_Tmp;
        data_ATT1(Temp1) = ATT_Sum;
        data_ATT_dbm1(Temp1) = Bdo_out_dBm;
        Temp1 = Temp1 + 1;
    end
    end
end
end
end

```

```

N_vs_Phase1    = Temp1 -1;
A_max_vs pha1 = max(data_ATT_dbm1);
A_min_vs pha1 = min(data_ATT_dbm1);
for i = 1: length(data_ATT_dbm1)-1
for j = i+1: length(data_ATT_dbm1)
    if(data_ATT_dbm1(i) < data_ATT_dbm1(j))
        % Sap xep bien do, pha va cac cap he so
        temp = data_ATT_dbm1(i);
        data_ATT_dbm1(i) = data_ATT_dbm1(j);
        data_ATT_dbm1(j) = temp;
        temp = data_phase_sum1(i);
        data_phase_sum1(i) = data_phase_sum1(j);
        data_phase_sum1(j) = temp;
        temp = data_ATT_I1(i);
        data_ATT_I1(i) = data_ATT_I1(j);
        data_ATT_I1(j) = temp;
        temp = data_ATT_Q1(i);
        data_ATT_Q1(i) = data_ATT_Q1(j);
        data_ATT_Q1(j) = temp;
    end
end
end
% Tinh buoc suy giam ung voi goc pha cu the thu 1
for j = 1: length (data_ATT_dbm1) - 1
    ATT_Step_1(j) = data_ATT_dbm1(j) - data_ATT_dbm1(j + 1);
end
ATT_Step_1(length(data_ATT_dbm1))    =    ATT_Step_1    (length
(data_ATT_dbm1) - 1);
% Ghi file
ptr_N_vs_Phase = fopen('N_vs_Phase.csv','w'); % So luong cap he so

```

VI

```
ptr_A_vs_pha = fopen('Aout_vs_pha.csv','w'); % Bien do theo pha
ptr_goc_1= fopen('xoay_1.csv','w'); % Goc xoay pha cu the

% Ghi ket qua khao sat dai goc xoay pha
for i = 1:(2^Phase_bit/8) + 1
    fprintf (ptr_N_vs_Phase, '%3.3f, %3.3f\n', Phase_Nth(i),
N_vs_Phase(i));
    fprintf (ptr_A_vs_pha,'%3.3f, %3.3f, %3.3f\n', Phase_Nth(i),
A_max_vs_pha(i), A_min_vs_pha(i));
end
fclose(ptr_N_vs_Phase);
fclose(ptr_A_vs_pha);
%Ghi ket qua khao sat goc xoay pha cu the
for i = 1: length(data_ATT_dbm1)
    fprintf (ptr_goc_1, '%d, %3.2f, %3.2f, %3.2f, %3.2f, %3.2f\n', i,
data_phase_sum1(i), data_ATT_dbm1(i), buoc_suy_giam_1(i),
data_ATT_I1(i), data_ATT_Q1(i));
end
fclose(ptr_goc_1);
```

II. Các kết quả đo lường, kiểm tra thử nghiệm thành phần tạo tín hiệu phát theo giải pháp đề xuất

Các giá trị tính toán từ phần mềm (giá trị thiết lập) và các kết quả thử nghiệm thiết lập pha, biên độ trên sản phẩm mẫu thử nghiệm được tổng hợp trong các Bảng I và Bảng II dưới đây.

Bảng I. Kết quả thử nghiệm thiết lập pha của các chân tử (tính theo độ)

Số thứ tự của chân tử	Thử nghiệm 1			Thử nghiệm 2			Thử nghiệm 3		
	<i>Góc pha thiết lập</i>	<i>Góc pha đo được</i>	<i>Sai số</i>	<i>Góc pha thiết lập</i>	<i>Góc pha đo được</i>	<i>Sai số</i>	<i>Góc pha thiết lập</i>	<i>Góc pha đo được</i>	<i>Sai số</i>
1	0,0	0,1	0,1	0,0	0	0,0	0,0	0	0,0
2	-15,7	-15,5	0,2	-46,7	-46,5	0,2	-76,3	-76,2	0,1
3	-31,4	-31,2	0,2	-93,4	-93,2	0,2	-152,5	-152,4	0,1
4	-47,1	-47	0,1	-140,1	-139,9	0,2	131,2	131,3	0,1
5	-62,8	-62,8	0,0	173,2	173,7	0,5	54,9	55,2	0,3
6	-78,4	-78,5	-0,1	126,4	127	0,6	-21,4	-21	0,4
7	-94,1	-94,2	-0,1	79,7	80	0,3	-97,6	-97,4	0,2
8	-109,8	-109,7	0,1	33,0	33,2	0,2	-173,9	-173,2	0,7
9	-125,5	-125,4	0,1	-13,7	-13,3	0,4	109,8	110,2	0,4
10	-141,2	-141,2	0,0	-60,4	-59,9	0,5	33,5	33,7	0,2
11	-156,9	-156,8	0,1	-107,1	-106,6	0,5	-42,7	-42,4	0,3
12	-172,6	-172,4	0,2	-153,8	-153,6	0,2	-119,0	-118,7	0,3
13	171,7	171,8	0,1	159,5	159,8	0,3	164,7	164,9	0,2
14	156,1	156,2	0,1	112,7	112,8	0,1	88,4	88,7	0,3
15	140,4	140,4	0,0	66,0	66,2	0,2	12,2	12,6	0,4
16	124,7	124,8	0,1	19,3	19,6	0,3	-64,1	-64	0,1

VIII

Bảng II. Kết quả thử nghiệm thiết lập biên độ của các chấn tử (tính theo dB)

Số thứ tự của chấn tử	Thử nghiệm 1			Thử nghiệm 2			Thử nghiệm 3		
	<i>Biên độ thiết lập</i>	<i>Biên độ đo được</i>	<i>Sai số</i>	<i>Biên độ thiết lập</i>	<i>Biên độ đo được</i>	<i>Sai số</i>	<i>Biên độ thiết lập</i>	<i>Biên độ đo được</i>	<i>Sai số</i>
1	-8,81	-8,79	0,02	-12,03	-12,13	-0,11	-10,72	-10,88	-0,15
2	-7,55	-7,46	0,09	-9,86	-9,88	-0,02	-9,97	-10,05	-0,08
3	-5,68	-5,61	0,06	-7,04	-6,92	0,12	-6,83	-6,78	0,04
4	-3,80	-3,77	0,04	-4,56	-4,54	0,02	-4,41	-4,43	-0,02
5	-2,24	-2,20	0,04	-2,66	-2,60	0,06	-2,59	-2,60	-0,01
6	-1,10	-1,06	0,03	-1,31	-1,26	0,05	-1,27	-1,28	-0,01
7	-0,36	-0,36	0,00	-0,43	-0,42	0,02	-0,42	-0,46	-0,04
8	0,00	0,00	0,00	0,00	0,00	0,00	0,00	0,00	0,00
9	0,00	0,00	0,00	0,00	0,00	0,00	0,00	0,00	0,00
10	-0,36	-0,36	0,00	-0,43	-0,42	0,02	-0,42	-0,46	-0,04
11	-1,10	-1,06	0,03	-1,31	-1,26	0,05	-1,27	-1,28	-0,01
12	-2,24	-2,20	0,04	-2,66	-2,60	0,06	-2,59	-2,60	-0,01
13	-3,80	-3,77	0,04	-4,56	-4,54	0,02	-4,41	-4,43	-0,02
14	-5,68	-5,61	0,06	-7,04	-6,92	0,12	-6,83	-6,78	0,04
15	-7,55	-7,46	0,09	-9,86	-9,88	-0,02	-9,97	-10,05	-0,08
16	-8,81	-8,79	0,02	-12,03	-12,13	-0,11	-10,72	-10,88	-0,15