

**CỘNG HOÀ XÃ HỘI CHỦ NGHĨA VIỆT NAM**  
**Độc lập - Tự do - Hạnh phúc**

---

**TRÍCH YẾU LUẬN ÁN TIẾN SĨ KỸ THUẬT**

Họ và tên tác giả : **Phạm Mạnh Hà**  
Đề tài luận án : ***“Nghiên cứu cải tiến mạch san bằng, mạch khôi phục dữ liệu và xung đồng hồ trong máy thu quang”.***  
Chuyên ngành : Kỹ thuật Điện tử  
Mã số : 9.52.02.03  
Cơ sở đào tạo : Học viện Kỹ thuật Quân sự  
Cán bộ hướng dẫn : PGS.TS. Nguyễn Thế Quang

**1. Mục tiêu và nhiệm vụ của luận án**

Trong Luận án này, tác giả đặt mục tiêu nghiên cứu đề xuất mạch san bằng thích nghi và mạch khôi phục dữ liệu và xung đồng hồ trong máy thu quang có kiến trúc thực hiện mạch không phức tạp, có thời gian bám tần số và thời gian thích nghi san bằng ngắn.

Nhiệm vụ của luận án để đạt được mục tiêu nêu trên là:

- Đề xuất kỹ thuật san bằng thích nghi sử dụng bộ đếm để nâng cao độ chính xác san bằng và giảm thời gian san bằng thích nghi.

- Đề xuất mạch khôi phục dữ liệu và xung đồng hồ với phương pháp phát hiện tần số có kiến trúc không phức tạp, dải bám tần số rộng, không sử dụng tần số tham chiếu, có khả năng phát hiện tần số theo hai hướng, có khả năng đáp ứng với dữ liệu đầu vào có tốc độ thay đổi liên tục và có thời gian đạt được tần số ngắn.

**2. Đối tượng và phạm vi nghiên cứu của luận án**

- Đối tượng nghiên cứu: Mạch san bằng, mạch khôi phục dữ liệu và xung đồng hồ.

- Phạm vi nghiên cứu: Các mạch san bằng và khôi phục dữ liệu và xung đồng hồ trong máy thu quang hữu tuyến, cụ thể:

+ Kỹ thuật san bằng thích nghi.

+ Kỹ thuật phát hiện tần số trong mạch khôi phục dữ liệu và xung đồng hồ dải rộng, không sử dụng tần số tham chiếu.

**3. Phương pháp nghiên cứu của luận án**

Luận án kết hợp phương pháp phân tích lý thuyết, thiết kế và mô phỏng trên phần mềm thiết kế chip chuyên dụng, cụ thể:

- Phương pháp phân tích lý thuyết được sử dụng để nghiên cứu, đánh giá các giải pháp thực hiện san bằng thích nghi và phát hiện tần số trong máy thu quang, từ đó đề xuất các giải pháp thực hiện để nâng cao chất lượng của các mạch san bằng và khôi phục dữ liệu và xung đồng hồ.

- Thiết kế, mô phỏng các mạch san bằng và khôi phục dữ liệu và xung đồng hồ đề xuất trên phần mềm Cadence để đánh giá chất lượng của mạch.

#### **4. Đóng góp của luận án**

Các đóng góp chính của luận án có thể được tóm tắt như sau:

1. Đề xuất mạch san bằng không có các mạch tương tự phức tạp, sử dụng bộ đếm cho các sườn của dữ liệu đã lấy mẫu để điều chỉnh thích nghi hệ số khuếch đại của mạch san bằng, nhằm nâng cao độ chính xác san bằng và đạt được thời gian thích nghi ngắn.

2. Đề xuất mạch khôi phục dữ liệu và xung đồng hồ dải rộng, không sử dụng tần số tham chiếu, có khả năng bám tốc độ dữ liệu đầu vào thay đổi liên tục và có thời gian bám tần số ngắn:

- Luận án đề xuất kết hợp giữa vòng bám tần số tinh và vòng bám tần số thô để mạch CDR đạt được tốc độ dữ liệu liên tục, có khả năng phát hiện tần số hai hướng và không nhạy cảm với mật độ chuyên của dữ liệu đầu vào.

- Đề xuất và thiết kế mạch lựa chọn dải tần số cho mạch VCO dải rộng để nâng cao chất lượng của mạch CDR. Kết quả cho thấy mạch CDR với VCO chia làm 3 dải có chất lượng jitter của xung đồng hồ và dữ liệu khôi phục tốt hơn so với mạch VCO dải rộng không chia dải.

- Đề xuất mạch lựa chọn xung điều khiển bám tăng tần số cho xử lý bám tần số để giảm thời gian đạt được tần số của mạch CDR. Kết quả cho thấy, với chỉ các mạch logic đơn giản được thêm vào, mạch CDR với mạch lựa chọn xung điều khiển bám tăng tần số giảm được thời gian đạt được tần số khi so sánh với mạch CDR không có mạch lựa chọn xung điều khiển bám tăng tần số.

*Hà Nội, ngày 20 tháng 02 năm 2023*

**CÁN BỘ HƯỚNG DẪN**

**NGHIÊN CỨU SINH**



**PGS.TS. Nguyễn Thế Quang**

**ThS. Phạm Mạnh Hà**