

THÔNG TIN TÓM TẮT VỀ NHỮNG KẾT LUẬN MỚI CỦA LUẬN ÁN TIẾN SĨ

(Thông tin đưa lên trang Web)

Tên luận án: **Nghiên cứu thiết kế phần cứng thực hiện các hàm toán học điện hình trên cơ sở phương pháp xấp xỉ áp dụng trong xử lý tín hiệu số**

Chuyên ngành: **Kỹ thuật điện tử**

Mã số: **9 52 02 03**

Nghiên cứu sinh: **Sái Văn Thuận**

Người hướng dẫn khoa học: **1. TS Trần Văn Khản**

2. PGS.TS Hoàng Văn Phúc

Cơ sở đào tạo: **Học viện Kỹ thuật quân sự**

TÓM TẮT KẾT LUẬN MỚI CỦA LUẬN ÁN

- Đề xuất một phương pháp tính toán hàm logarithm nhị phân dựa trên xấp xỉ phân đoạn tuyến tính đều với các hệ số tối ưu nhằm đạt được sai số xấp xỉ nhỏ. Ngoài ra, còn sử dụng một bảng LUT để bù sai số nhằm tăng độ chính xác. Trên cơ sở phương pháp đề xuất một kiến trúc tính toán logarithm nhị phân của một số 16 bit đầu vào đã được đưa ra và thực thi trên FPGA và ASIC. Các kết quả thực thi cho thấy bộ chuyển đổi logarithm nhị phân đạt được hiệu quả về tài nguyên và tốc độ;

- Đề xuất một phương pháp cải tiến cho tính toán hàm sin ứng dụng cho bộ tổ hợp tần số trực tiếp dựa trên kỹ thuật xấp xỉ phân đoạn tuyến tính đều kết hợp với bảng LUT. Phương pháp đề xuất tập trung vào cải thiện tỷ lệ nén sin-LUT của bộ chuyển đổi pha-biên độ trong DDFS. Các kết quả thực thi đã cho thấy kiến trúc đề xuất đạt được hiệu quả về mặt tài nguyên;

- Đề xuất một phương pháp tính toán các hàm toán học được ứng dụng phổ biến trong xử lý tín hiệu số dựa trên xấp xỉ hai mức, mức xấp xỉ thứ nhất dựa trên phương pháp xấp xỉ phân đoạn tuyến tính đều và mức xấp xỉ thứ hai là bước xấp xỉ hàm sai số gây ra bởi mức đầu tiên theo phương pháp xấp xỉ phân đoạn tuyến tính có đối xứng. Các thực thi một số hàm toán học điện hình theo phương pháp đề xuất đã cho thấy hiệu quả về tốc độ.

- Đề xuất một phương pháp tính toán các hàm toán học dựa trên tính toán ngẫu nhiên kết hợp với xấp xỉ phân đoạn tuyến tính đều. Dựa trên phương pháp này 9 hàm toán học sử dụng phổ biến trong ứng dụng xử lý tín hiệu số và mạng nơ-ron đã được thực thi. Đồng thời, một kiến trúc chung cho tính toán nhiều hàm toán học dựa trên phương pháp đề xuất cũng được thiết kế và thực thi. Các kết quả tổng hợp trên FPGA và ASIC cho thấy hiệu quả của phương pháp đề xuất so với các nghiên cứu tương tự.

Cán bộ hướng dẫn 1

Cán bộ hướng dẫn 2

Nghiên cứu sinh

TS Trần Văn Khản

PGS. TS Hoàng Văn Phúc

Sái Văn Thuận

INFORMATION ON NEW CONCLUSIONS OF DOCTORAL THESIS

(Information will be posted on the Website)

Thesis title: **Research on hardware design of typical mathematical based on the approximation method for digital signal processing.**

Specialization: **Electronic engineering**

Code: **9 52 02 03**

Name of PhD student: **Sai Van Thuan**

Advisors: 1. **Dr. Tran Van Khan**

2. **Assoc. Prof. Dr. Hoang Van Phuc**

Training Institution: **Military Technical Academy**

SUMMARY OF NEW CONTRIBUTIONS OF THE THESIS

- Proposed a method for the hardware implementation of the binary logarithm function based on piecewise linear approximation with optimal coefficients to achieve a small approximation error. In addition, one LUT is used to compensate the approximation errors to increase the accuracy. Then, the hardware architecture for the 16-bit binary logarithm generator was proposed and implemented on FPGA and ASIC platforms. The implementation results show that the binary logarithm converter can improve the hardware resource efficiency and computation speed;

- Proposed an improved method for the sine function implementation and applied for direct digital frequency synthesizer based on piecewise linear approximation combined with LUT. The proposed method focuses on improving the sine-LUT compression ratio of the phase-to-amplitude converter in DDS. The implementation results show that the proposed architecture achieves good hardware resource efficiency;

- Proposed a method for calculating typical mathematical functions in digital signal processing based on two-level approximation approach. The first approximation level is based on the linear approximation method. The second level is the approximation of the error function caused by the first level by the symmetric linear approximation method. The implementation results of some typical mathematical functions with the proposed method has shown the speed improvement;

- Proposed a method for calculating mathematical functions based on stochastic computing combined with piecewise linear approximation. Based on this method, 9 mathematical functions commonly used in digital signal processing and neural network applications have been implemented. At the same time, a general architecture for computation of different mathematical functions based on the proposed method is also designed and implemented. The implementation results on FPGA and ASIC show the effectiveness of the proposed method in comparison with other studies.

Advisor 1
(Signature)

Advisor 2
(Signature)

PhD. Student
(Signature)

Dr. Tran Van Khan

Assoc. Prof. Dr. Hoang Van Phuc

Sai Van Thuan

